

7.1 Kapitel / Rainer Taube

Anforderungen an Anschlußflächen (Lötflächen) auf Leiterplatten Teil 1

Vorwort

Die Vielfältigkeit der Anforderungen an das Leiterplattendesign findet zunehmend ihren Ausdruck in unzähligen "Design for ..." Schlagworten, von denen, aus nicht immer nachvollziehbaren Ursachen, mal das eine, mal das andere mehr im Zentrum der Aufmerksamkeit steht.

"Design for Manufacturing" oder "Design for Manufacturability" (DFM) gehört sicherlich zu den am häufigsten genannten, weil man im Laufe der Zeit erkannt hat, daß neben der Entwicklung der Funktionalität der elektronischen Baugruppe die Berücksichtigung und Planung der Fertigbarkeit bereits während des Designprozesses einen wesentlichen Einfluß auf die Produktqualität und die Herstellkosten des Produktes hat.

Aber auch DFM ist ein weites Feld. Manchmal wird darunter nur die Herstellbarkeit der Leiterplatte verstanden, zunehmend fallen aber auch Aspekte der Baugruppenproduktion unter diesen Begriff. In einen umfassenden und kontrollierten Designprozeß müssen sowohl die Anforderungen der Leiterplattenherstellung wie auch die der Baugruppenproduktion einbezogen und umgesetzt werden.

Einer der wesentlichen Faktoren für zuverlässige und wirtschaftlich herstellbare Baugruppen sind optimale Anschlußflächen für die Lötung von Bauteilen auf die Leiterplatte.

Im aktuellen Beitrag soll zunächst näher auf die allgemeinen Anforderungen an Anschlußflächen eingegangen werden, die sich aus den Lötverfahren ergeben. Später, im Teil 2, werden dann Fehlerbilder, Lösungsansätze und die Anforderungen an Anschlußflächen für aktuelle Bauformen beschrieben, speziell die neuen Bauteile ohne ausgeformten Anschluß (BTC = Bottom Termination Components).

SMD-Anschlußflächen und Lötverfahren

Seit Einführung der SMD-Technik Anfang der 80er Jahre des vorigen Jahrhunderts, also vor ca. 30 Jahren, ist die Festlegung der richtigen Anschlußflächen auf Leiterplatten Gegenstand ständiger Diskussionen unter Leiterplattendesignern und zwischen Designern und Baugruppenproduzenten.

Oft können Designer die Auswirkungen von Anschlußflächen nicht richtig einschätzen, weil sie oft im Vorfeld nicht wissen, wo die Baugruppen produziert und wie die Baugruppen später gelötet werden sollen, oder, weil sie nur begrenzte Kenntnisse über die speziellen Anforderungen und Eigenarten der verschiedenen Lötverfahren besitzen.

Daher sind Designer oft gezwungen unkritisch auf die Bibliotheksdefinitionen von Bauteilherstellern und CAD-Systemen zurückzugreifen oder sie verlassen sich - in den letzten Jahren zunehmend - auf Anschlußflächendefinitionen in Normen wie IEC 61188-5-XX oder die 1999 erstmalig veröffentlichte IC-Richtlinie IPC-7351, teilweise sogar noch auf die inzwischen durch IPC-7351 abgelöste IPC-782, die, als sie in 1987 veröffentlicht wurde, ein erster Versuch war, Anforderungen an SMD-Anschlußflächen in Form einer Richtlinie zu veröffentlichen.



Alle diese Ansätze haben den Nachteil, daß sie bei der Anschlußflächendefinition wenig oder gar nicht auf die Eigenarten der Lötverfahren Rücksicht nehmen, sondern im Prinzip unter Berücksichtigung von Bauteil-, Leiterplattenfertigungs- und Plazierungstoleranzen von Bestückungsautomaten universelle Anschlußflächen beschreiben, die für alle Lötverfahren gelten sollen und die von vielen Designern auch so verwendet werden (Bild 7-1).

Sowohl bei IEC wie auch bei IPC werden je nach der verfügbaren Leiterplattenfläche die Anschlußflächen lediglich in Dichteklassen unterschieden, wodurch suggeriert wird, daß ohne weitere Konsequenzen bei ausreichend Platz auf der Leiterplatte die jeweils größeren Anschlußflächendefinitionen verwendet werden können.

Das kann jedoch, wie später noch gezeigt wird, insbesondere beim Reflowlöten fatale Folgen haben.

Hinzu kommt, daß in der Anfangszeit der SMD-Technik Wellenlöten das hauptsächlich eingesetzte Massenlötverfahren war, daß mit relativ großen Toleranzen gerechnet wurde, daß die Bauteilbauformen im Vergleich zu heute relativ groß waren und daß man auch davon ausging, daß die Lötstelle um so zuverlässiger ist, je größer das Lotvolumen in der Lötstelle ist.

Dieser Ansatz führte insbesondere bei den immer kleiner werdenden Bauteilen, mit denen wir es heute zu tun haben, zunehmend zu Problemen bei der Baugruppenfertigung. Daher ist es wichtig, daß der Leiterplattendesigner die Eigenarten der Lötverfahren kennt und bereits während des Leiterplattendesigns das Lötverfahren festlegt und für das jeweils festgelegte Lötverfahren die optimale Anschlußflächen auch im CAD-Design einsetzt.

Anforderungen der Massenlötverfahren an die SMD-Anschlußflächen

Grundlegender Unterschied bei allen SMD-Massenlötverfahren ist, ob die Bauteile durch Kleber vor dem Lötens fixiert werden oder ob sie während des Lötens frei beweglich auf dem Lot aufschwimmen. Ersteres ist bei allen Wellenlötverfahren der Fall, letzteres bei allen Aufschmelzlötverfahren (...also beim Reflowlöten).

Über diesen grundlegenden Unterschied hinaus haben alle Varianten dieser Verfahren Eigenarten, z.B. aufgrund des vorhandenen Lotvolumens und der prozeßbedingten Wärmekapazität, die weitere Anforderungen hinsichtlich optimaler Anschlußflächen nach sich ziehen.

Die üblichen Lötverfahren sind nachfolgend erläutert.

1. Wellenlöten

Beim Wellenlöten werden vor dem Lötprozeß alle **SMD-Bauteile** durch Kleber **fixiert**.

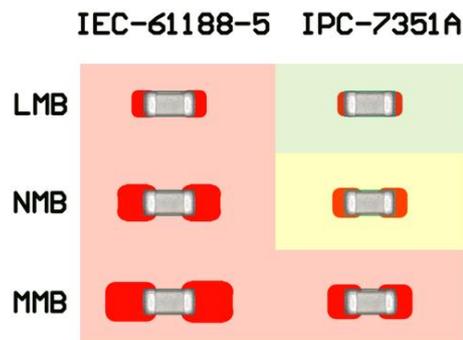


Bild 7.1-1 Vergleich von IEC 61188-5 und IPC-7351 Anschlußflächen für G0402 - Nur die Variante LMB aus IPC-7351A ist für das Reflowlöten brauchbar

Daher besteht im Gegensatz zum Reflowlöten bei korrekter Dosierung und Aushärtung des Fixierklebers kein Risiko für Verdrehungen und für das Aufstellen von Bauteilen (Tombstoning) während des Lötprozesses.

Im Gegensatz zum Reflowlöten wird darüber hinaus das Lotvolumen durch die Lötwellen zugeführt (Bild 7-2).

Das Lotvolumen und auch die Wärmekapazität sind nahezu unendlich im Vergleich zum Lotbedarf der einzelnen Lötstelle. Es besteht also kein Risiko, daß der Prozeß nicht genügend Lot für die geforderte Lötstelle zur Verfügung stellt.

Die Probleme beim Wellenlöten entstehen im Gegensatz dadurch, daß die Bauteile komplett in das Lotbad eingetaucht werden und daß durch Lotüberschuß Brücken zwischen benachbarten Anschlüssen entstehen. Deshalb lassen sich Bauteile mit Bauformen < G0603 und < Pitch 1.27mm nicht problemlos wellenlöten.



Bild 7.1-2 Vergleich von IEC 61188-5 und IPC-7351 Anschlußflächen für G0402 - Nur die Variante LMB aus IPC-7351A ist für das Reflowlöten brauchbar

Die Größe der Anschlußfläche ist insofern kritisch, als Bauteilanschluß und/oder Anschlußfläche durch die Lötstelle erreicht werden müssen - deshalb müssen Anschlußflächen und Bauteilabstände bei einer Wellenlötung deutlich größer sein, als bei einer Reflowlötung.

Darüber hinaus haben auch der Wellendruck und die Turbulenz der Lötwellen großen Einfluß auf die Größenanforderungen der Anschlußflächen.

Grundsätzlich aber gilt bei Wellenlötung von SMD-Bauteilen: es sind eher größere Anschlußflächen zu verwenden, damit die Anschlußfläche und das Bauteil sicher benetzt werden und es sind außerdem die Abstände zwischen den Bauteilen so groß wie möglich auszuführen, damit die Bildung einer Lotbrücke vermieden wird. Da die Bauteile durch den Kleber fixiert sind, gibt es kein Risiko aufgrund zu großer Anschlußflächen.

2. Reflowlöten (Konvektion)

Im Gegensatz zum Wellenlöten wird beim Aufschmelzlöten (Reflowlöten) vor dem Bestücken Reflowpaste auf die Anschlußflächen der Leiterplatte aufgebracht.

Die Bauteile werden anschließend in dieses Depot aus Lotpaste bestückt, welche aus einem Gemisch von Lotkugeln und Flußmittel



Bild 7.1-3 Verschiedene Lötfehler durch zu große Anschlußflächen beim Reflowlöten

besteht. Dadurch sind während der Transport- und Lötprozesse die **SMD-Bauteile nicht fixiert**, sondern werden nur durch die Klebekraft des Flußmittels auf der Paste gehalten. Deshalb können sich die Bauteile beim Aufschmelzen der Lotpaste auf dem Lotdepot frei bewegen (Bild 7-3).

Im Gegensatz zum Wellenlöten ist deshalb die Größe der Anschlußflächen kritisch. Zu große Anschlußflächen können im Zusammenhang mit einer Reihe von anderen Einflußfaktoren zu einer ganzen Reihe von Fertigungsfehlern führen. Daher ist beim Reflowlöten eine genaue Kenntnis der Einflußfaktoren und ihrer Auswirkungen auf das Lötresultat außerordentlich wichtig, um diese Fertigungsfehler zu vermeiden.

Zu berücksichtigen ist weiterhin, daß die für die Lötstelle zur Verfügung stehende Lotmenge durch die aufgebrauchte Lotpaste begrenzt wird, die zu ca. 50% aus Flußmittel besteht.

Die Öffnung der Lötstopmmaske kann bei sehr kleinen Anschlußflächen kritisch werden, insbesondere dann, wenn die Anschlußflächen mit sehr breiten Leiterbahnen mit der übrigen Schaltung verbunden werden, über die ein Teil des gedruckten Lotes aus der Lötstelle abfließen kann.

Kritisch sind auch fehlende Lötstopstege zwischen Anschlußflächen und Durchkontaktierungen sowie Bauteile auf einer Leiterplatte mit sehr unterschiedlichem Pastenbedarf, der gegebenenfalls durch spezielle Druckverfahren wie Pastendruck mit Stufenschablonen oder JET-Dispensen ausgeglichen werden muß.

Grundsätzlich gilt also beim Reflowlöten, daß die Anschlußflächen eher deutlich kleiner sein müssen als beim Wellenlöten, um Probleme in der Baugruppenfertigung zu vermeiden. Da aber Brückenbildung durch den Lötprozeß kaum auftritt, können die Bauteile wesentlich enger plaziert werden als beim Wellenlötprozeß (...limitierende Faktoren stammen hier eher aus der Leiterplattenfertigung, z.B. durch die minimale Lotstopstegbreite, oder aus dem Bestückungsprozeß, z.B. durch die Platziergenauigkeit der Bestückungsmaschinen).

3. Reflowlöten (Dampfphasenlöten)

Das Dampfphasenlöten ist eine Sonderform des Reflowlötens, bei dem die Wärmeübertragung durch Kondensation einer verdampften Flüssigkeit auf der Baugruppe erfolgt. Neben der konstanten Temperatur, mit der eine Überhitzung von empfindlichen Bauteilen sicher verhindert werden kann, herrscht in der Dampfphase praktisch eine sauerstofffreie Atmosphäre, was die Oxidation der Lotpaste deutlich reduziert und die Benetzung der Oberflächen beim Löten verbessert.

Durch das Verfahren steht für den Lötprozeß eine sehr große Wärmekapazität zur Verfügung, was zur Folge hat, daß die Nebenwirkungen von schlechten Anschlußflächendimensionierungen sich in der Dampfphase noch deutlicher auswirken können als beim Konvektionsreflowlöten, wo die Wärmeübertragung in der Regel langsamer erfolgt.

Das Tombstoningrisiko z.B. ist in der Dampfphase deutlich höher und Dimensionierungsfehler treten insbesondere bei kleinen 2pol. Bauteilen wie G0402 und G0201 noch deutlicher zutage.

4. Selektivlöten

Das Selektivlöten ist eine Sonderform des Wellenlötens und kommt als Ergänzung für die Lötung von bedrahteten Bauteilen zunehmend zum Einsatz, weil ein großer Teil des heutigen Bauteilspektrums mit herkömmlicher Lötwellen nicht mehr gelötet werden kann. In der Regel ist dann Selektivlöten der

dritte Lötprozeß für bedrahtete Bauteile, nachdem die SMD-Bauteile auf der Ober- und Unterseite der Leiterplatte bereits im Reflowverfahren gelötet wurden.

Das Selektivlöten **muß!** unbedingt bereits in der Designphase eingeplant und berücksichtigt werden, weil bei diesem Verfahren spezielle Anforderungen hinsichtlich der Abstände zu benachbarten SMD-Bauteilen einzuhalten sind, die oft abhängig sind von den für den Prozeß verwendeten Anlagen und Lötdüsen (z.B. 5-8mm je nach Anlage und Lötdüse).

Weiterhin ist insbesondere beim bleifreien Selektivlöten ähnlich wie beim Handlöten die schwierige Wärmedynamik der bleifreien Selektivlötstelle zu berücksichtigen. Die Anforderung ist hier, ebenso wie beim Hand- und Wellenlöten, in der durchkontaktierten Bohrung den nach IPC-A-610 geforderten Durchstieg von 75% zu erreichen.

Um dieses Ziel zu erreichen sind designseitig die folgenden Regeln zu beachten:

- Anschlußflächen (Restringe) auf der Unterseite (Lotquellseite) sollten für einen guten Wärmeeintrag möglichst vergrößert werden.
- Anschlußflächen (Restringe) auf der Oberseite (Lotzielseite) sollten für eine geringe Wärmeableitung möglichst verkleinert werden.
- Innenlagenanbindungen **müssen!!!** für geringe Wärmeableitung als Wärmefallen ausgeführt werden.

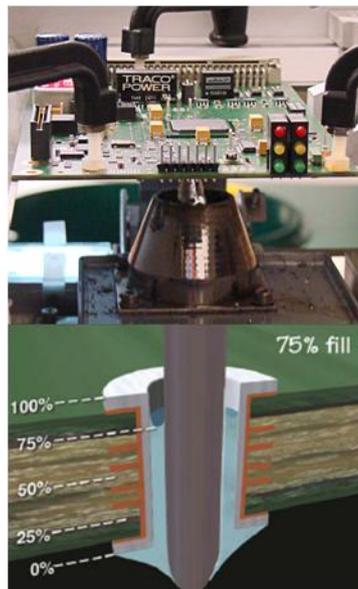


Bild 7.1-4 Selektivlöten - kritisch ist die Anforderung nach 75% Lotfüllung in der Bohrung auch im bleifreien Lötprozeß gemäß IPC-A-610.

5. Handlöten

Bis auf die Abstandsanforderungen zu benachbarten Bauteilen gelten die Anforderungen für das Selektivlöten in gleicher Weise, wenn bedrahtete Bauteile nachträglich per Hand eingelötet werden sollen.

Beim Handlöten ist besonders kritisch ein ausreichend großer Restring auf der Lotquellseite, also dort, wo die Lötspitze die Anschlußfläche kontaktiert, damit ein ausreichender Wärmeübergang möglich ist.

In bleifreien Lötprozessen ist selbst dadurch oft kein ausreichender Wärmeeintrag zu erreichen und es ist - insbesondere bei Bauteilen mit großer thermischer Masse - erforderlich, den Lötprozeß durch Infrarotvorheizung oder Heißluft zu unterstützen (Bild 7-5).



Bleihaltige und bleifreie Lote

Erste Untersuchungen nach der Umstellung auf bleifreie Lötprozesse zeigten, daß sich die Anforderungen an Anschlußflächen für SMD-Bauteile nicht grundsätzlich ändern, wenn bleifrei gelötet wird.

Es findet aber eine allgemeine Verschiebung der Prozesse an die Grenzen der Belastbarkeit von Materialien und von Prozeßtoleranzen statt, die es erforderlich macht, alle Einflußfaktoren in ihrer Wirkung genauer zu betrachten, um durch optimale Designs der Verengung von Prozeßfenstern möglichst entgegenzuwirken.

Bei der Beschreibung des Selektivlötens wurde schon deutlich, wie eine Verbesserung des Durchstiegsverhaltens im Selektiv- und Handlötprozeß durch angepaßte Anschlußflächen auf der Lotquell- und Lotzielseite sowie auf den Innenlagen erreicht werden kann.

Die in Europa in der Regel verwendeten bleifreien Lote (SAC/SC) haben bekanntlich einen deutlich höheren Schmelzpunkt und eine schlechtere Benetzungsfähigkeit, was eine andere Profilierung beim Löten erfordert und höhere Anforderungen an die Flußmittel stellt.

Dadurch wird der Lötprozeß insgesamt deutlich kritischer und fehleranfälliger.

Ebenfalls werden höhere Anforderungen an die Leiterplatten- und Bauteiloberflächen gestellt, an den Lötstopplack und in Verbindung mit den ständig kleiner werdenden Bauteilen auch an die Präzision der Pastendruck- und Bestückprozesse.

In diesem Zusammenhang wachsen ebenso die Anforderungen an die Genauigkeit und die Prozeßkompatibilität der Anschlußflächen auf den Leiterplatten.

Auf diese Zusammenhänge soll anhand einer Reihe von Fehlerbildern, insbesondere in Verbindung mit den Lötprozessen von SMD-Bauteilen, die durch optimierte Anschlußflächen beseitigt oder entschärft werden können, im 2. Teil des Artikels eingegangen werden.

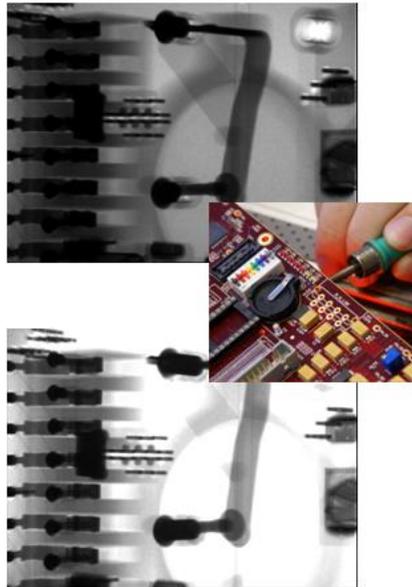


Bild 7.1-5 Beim Handlöten kann Unterstützung durch Infrarotunterheizung oder Heißluft erforderlich sein, um den ausreichenden Durchstieg des Lotes in der Bohrung zu erreichen.



7.2 Kapitel / Rainer Taube

Anforderungen an Anschlußflächen (Lötflächen) auf Leiterplatten Teil 2

Vorwort

Im ersten Teil zum Thema "Anschlußflächen auf Leiterplatten" wurden zunächst allgemein die unterschiedlichen Anforderungen der verschiedenen Lötverfahren auf das Leiterplattendesign beschrieben, weil diese in den Richtlinien zur Anschlußflächendimensionierung häufig zu wenig berücksichtigt werden.

Während dies bei den relativ großen Bauteilrastern in der Anfangsphase der SMD-Fertigung noch weitgehend tolerierbar war, treten die Risiken eines solchen Vorgehens bei Bauteilrastern von 500µm und Strukturbreiten von 200-300µm immer deutlicher zutage und führen teilweise zu schwer beherrschbaren Problemen in der Baugruppenfertigung.

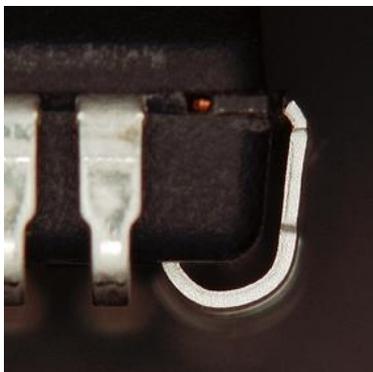
Entwicklung von Bauteilgehäusen und Anschlußtypen

Unter dem Druck, eine immer größere Funktionalität auf immer kleinerem Raum unterzubringen, hat seit der Einführung der SMD-Technik eine ständige Evolution der Bauteilgehäuse stattgefunden. Während sich die zweipoligen Bauteile seit der Einführung der SMD-Technik abgesehen von ihrer Miniaturisierung nur wenig verändert haben, sind bei mehrpoligen Bauteilen deutliche Entwicklungsstufen erkennbar.

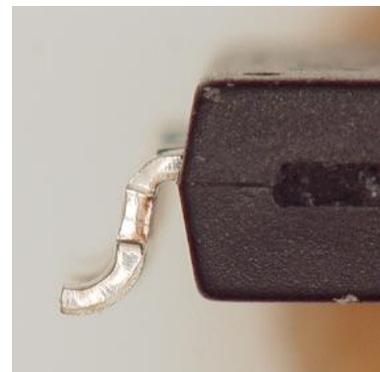
Vom heutigen Entwicklungsstand aus lassen sich die SMD-Gehäuse von **mehrpolygonen Bauteilen** im Wesentlichen in 3 Typen einteilen:

Bild 7.2-1 Am häufigsten findet man die nachfolgend dargestellten Anschlußtypen.

Typ 1 Bauteile mit geformten Anschlüssen am Gehäuserand mit verschiedenen Unterfamilien, die sich durch die Art der Ausformung des Anschlusses unterscheiden

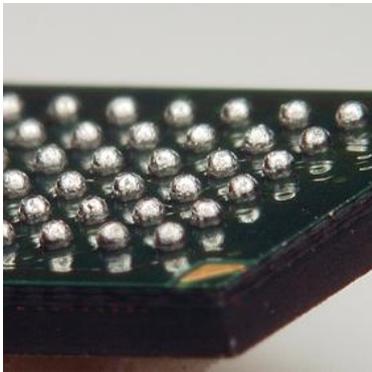


J-förmiger Anschluß (z.B. PLCC) RM 1.27, Einsatz stark rückläufig

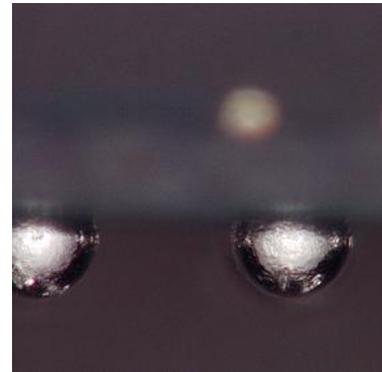


S-förmiger Anschluß (z.B. S/SO/SOT/QFP mit RM1.27-0.4mm)

Typ 2 Bauteile mit ball- oder säulenförmigen Anschlüssen im Flächenraster auf der Gehäuseunterseite - Ball Grid Arrays oder Column Grid Arrays (BGA/CGA)

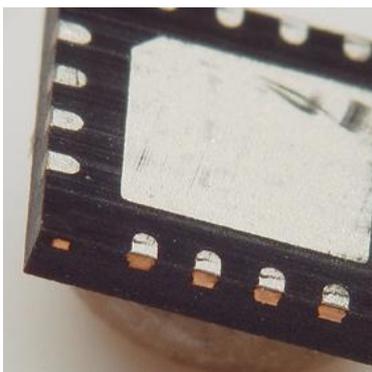


Ball Grid Array
Sicht auf die das Rasterfeld mit Solderballs



Ball Grid Array
Sicht auf einzelne Solderballs

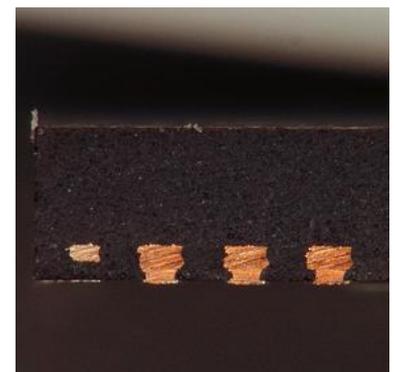
Typ 3 Bauteile mit Anschlußflächen auf der Gehäuseunterseite, die unter der Bezeichnung "Bottom Termination Components (BTC)" geführt werden



Aufsicht auf die Unterseite eines QFN16-Gehäuses



Größenvergleich einer QFN-Anschlußfläche zu einem Haar



Sicht auf die nicht benetzbaren QFN-Schnittkanten

Anforderungen an Anschlußflächen

Die Anforderungen an alle Anschlußflächen resultieren im Wesentlichen aus der Form des jeweiligen Anschlußstyps. Da inzwischen immer mehr Bauteile auf den Markt kommen, bei denen verschiedene Anschlußtypen an einem Gehäuse auch in ganz unterschiedlichen Rasterkonfigurationen verwendet werden, wird es immer wichtiger, daß der Leiterplattendesigner wieder in die Lage versetzt wird, Anschlußflächen selber zu definieren.

Natürlich ist es unmöglich im Rahmen eines solchen Artikels auf alle Typen im Einzelnen einzugehen und Bauteile der Anschlußtypen 1 und 2 sind hinsichtlich ihres Verhaltens im Lötprozeß auch relativ unproblematisch.

Daher soll im Folgenden der Fokus auf den Bauteilen liegen, die in der Baugruppenfertigung derzeit die meisten Probleme verursachen: dies sind kleine 2-polige Bauteile und alle neuen Bauteile mit Bottom Terminations/Anschlußflächen nur auf der Unterseite.

Korrekte Anschlußflächen für kleine 2-polige Bauteile (\leq I0402/M1005) definieren

Die Entwicklung bei 2-poligen Bauteilen - vornehmlich Widerstände und Kondensatoren - ist durch eine ständige Miniaturisierung gekennzeichnet und auch dadurch, daß sich diese Bauteile ab der Bauform 0402 (metrisch 1.0mm x 0.5mm) nur noch im Reflowverfahren löten lassen.

Wie bereits erwähnt, liegen beim Reflowlöten die Bauteile auf dem gedruckten Lotpastendepot nur auf, sind also nicht fixiert und können sich beim Aufschmelzen der Paste unter dem Einfluß der Benetzungskräfte des Lotes auf dem Lotdepot frei bewegen.

Dies führt vor allem bei zu großen Anschlußflächen mit einem Überschuß an Lotpaste - wie sie aufgrund der Angaben in IPC-7351 und IEC 61188-5 häufig anzutreffen sind - zu mehreren Fehlerbildern.

1. Verdrehungen

Bei Verdrehungen sind in der Regel weitere Einflußfaktoren wirksam, insbesondere gilt das für breite Leiterbahnen, die in entgegengesetzte Richtungen seitlich von den Anschlüssen weggeführt werden (Bild 7.2-2).

Auch miteinander verbundene Anschlußflächen ohne Trennung durch einen Lötstoppsteg können zu starken Verdrehungen von Bauteilen führen. Dies ist insbesondere kritisch, wenn es sich um Anzeigeelemente wie z.B. Leuchtdioden handelt, die an einer definierten Position sitzen müssen.



Bild 7.2-2 Verdrehungen

2. Offene Lötstellen

Wenn Anschlußflächen nicht nur zu groß sind sondern darüber hinaus deren Mittelpunkte auch weiter auseinander liegen, als das Bauteil lang ist, dann kann das Bauteil beim Löten mit einem Bauteilanschluß so weit ins Zentrum der zugehörigen Anschlußfläche gezogen werden, daß der andere Bauteilanschluß keine Verbindung mehr zum aufgeschmolzenen Lot auf der anderen Seite bekommt oder nur noch eine sehr geringe Überlappung von Bauteilanschluß und Anschlußfläche entsteht (Bild 7.2-3).



Bild 7.2-3 Offene Lötstellen

3. Partielles oder vollständiges Tombstoning

Beim häufig bei sehr kleinen Bauteilen auftretenden Grabstein-effekt (~ Tombstoning) wird das Bauteil nicht nur auf die gegenüberliegende Anschlußfläche gezogen sondern es richtet sich außerdem auch mehr oder weniger auf (Bild 7.2-4).

Dieser Effekt tritt dann auf, wenn die Benetzungskraft, die an der Stirnfläche wirkt, größer ist, als die Benetzungskraft, die im Lotspalt wirkt, also in dem Bereich zwischen der Bauteilanschlußunterseite und der Anschlußfläche auf der Leiterplatte.

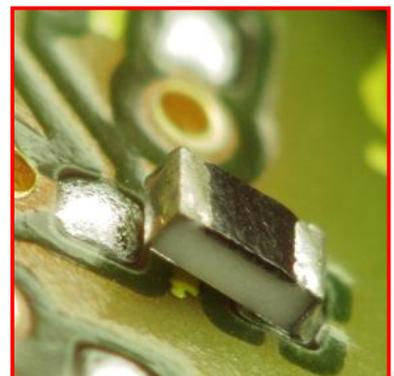


Bild 7.2-4 Tombstoning

Insbesondere partielles Tombstoning, bei dem das Bauteil nur geringfügig angehoben wird, so daß keine Lötverbindung mehr entsteht, ist bei kleinen Bauteilen in der visuellen Prüfung schwer zu erkennen. Die Korrektur von Bauteilen mit Tombstoning ist sehr aufwendig und risikoreich, da die Haftung der betroffenen Anschlußflächen auf der Leiterplatte äußerst gering ist.

Ziel bei der Definition von Anschlußflächen für 2-polige Baueile muß es also sein, Bewegungen des Bauteils auf den Lotdepots auch dann zu verhindern, wenn es geringfügigen Plazierungsversatz und/oder geringfügige Benetzungs- und Temperaturunterschiede an den zu verbindenden Oberflächen gibt.

Um dieses Ziel zu erreichen, müssen die Benetzungskräfte im Lotspalt immer größer sein als die Benetzungskräfte an den Stirnflächen des Bauteils. Umgekehrt ist zu beachten, daß das Risiko für Tombstoning um so größer wird, je größer die Stirnfläche des Bauteilanschlusses im Verhältnis zur Anschlußunterseite ausfällt.

Dies ist besonders bei keramischen Vielschichtkondensatoren der Fall, die oft in großer Zahl zum Abblocken der Spannungsversorgung an FPGAs verwendet werden. Bei ungünstig dimensionierten Anschlußflächen findet man gerade bei diesem Bauteiltyp sehr häufig Tombstoning.

Durch Einhalten der folgenden allgemeinen Grundregeln bei der Anschlußflächendimensionierung können die beschriebenen Fehlerbilder sicher vermieden werden:

- Regel 1** Der Mittelpunkt der Bauteilanschlußunterseite und der Anschlußfläche auf der Leiterplatte sollten möglichst nahe beieinander liegen.
- Regel 2** Der Überstand der Anschlußfläche über den Bauteilanschluß hinaus **außerhalb** des Bauteilkörpers (Pad Protrusion) sollte zwischen 25% und 50% der Bauteilanschlußhöhe liegen.

Die Größe des Überstandes läßt sich auch ohne große Mathematik relativ einfach dadurch ermitteln, daß man von der gewünschten oder geforderten Anstiegshöhe des Lotes unter 45° eine Linie auf die Anschlußfläche projiziert.

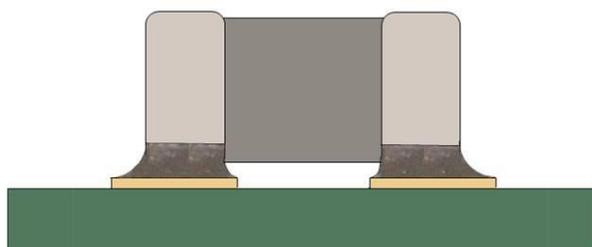


Bild 7.2-5 Gegen Tombstoning und Verdrehen bzw. Lötfehler optimierte Anschlußflächen für die Bauform I0402/M1005 ("I" ~ Inch, "M" ~ Metrisch)

Regel 3 Der Überstand der Anschlußfläche über den Bauteilanschluß hinaus **innerhalb** des Bauteilkörpers sollte nicht größer sein als 50-100µm, je nach Bauteilgröße.

Damit wird vermieden, daß sich Lotpaste im nicht benetzbaren Bereich des Bauteilkörpers befindet und daß **designbedingte** Lotperlen entstehen könnten.

Hinweis

Nur die sorgfältige Definition der Geometrien der Löt pads sichert eine zuverlässige Produktion und Funktion der Baugruppe.

Die wichtigsten Aspekte für 2-polige Bauteile wurden hier besprochen. Erfahren Sie mehr über die anstehenden Herausforderungen bei den komplexen Anschlußgeometrien von Bottom Termination Components im dritten Teil zum Thema "Anschlußflächen auf Leiterplatten".



7.3 Kapitel / Rainer Taube

Anforderungen an Anschlußflächen (Lötflächen) auf Leiterplatten Teil 3

Vorwort

Zuletzt wurden im zweiten Teil des Themas "Anschlußflächen auf Leiterplatten" die Anforderungen an die Anschlußgeometrie zweipoliger Bauteile erläutert.

Hier erfahren Sie jetzt, welche Vorgaben für die Bauteile der nächsten Generation, der "Bottom Termination Components", erfüllt werden müssen.

Korrekte Anschlußflächen für Bottom Termination Components (BTC)

Unter dem Druck zu weiterer Miniaturisierung und Kostensenkung ist in den letzten Jahren ein neuer Typ von Bauteilen auf den Markt gekommen, der völlig ohne geformten Bauteilanschluß auskommt und daher wesentlich preiswerter herzustellen ist.

Nachdem sich in dieser Form zunächst nur eine überschaubare Anzahl von Gehäusen verbreiteten, die sogenannten QFN-Gehäuse (= Quad Flat No Lead), kann man feststellen, daß derzeit geradezu eine Explosion von Varianten erfolgt bis hin zu kleinsten diskreten Bauteilen mit geringer Polzahl, ja selbst 2-polige Bauteile werden neuerdings mit Anschlußflächen nur auf der Unterseite angeboten.

Dies hat weitreichende Konsequenzen für das Leiterplattendesign und auch für die Baugruppenfertigung.

1.

Im Gegensatz zu BGAs, die einen großen Teil des Lotes in ihren Balls mitbringen, haben BTCs (Bild 7.3-1) nur Anschlußflächen. Die Konsequenz ist, daß die Höhe der Lötstelle, die für die Zuverlässigkeit entscheidend ist, nur durch das gedruckte Pastenvolumen bestimmt wird.

2.

Bei den allermeisten BTCs sind die Schnittkanten nicht benetzbar, bei einem großen Teil sind sie gar nicht erst am Gehäuse nach außen geführt. Es macht dann keinen Sinn, die Anschlußflächen auf der Leiterplatte nennenswert über die Gehäusekante hinauszuführen.

In den meisten Herstellerdatenblättern gibt es recht gute Hinweise für die Dimensionierung von BTC-Anschlußflächen und auch für die Aufrasterung der Thermalflächen im Pastendruck. Leider muß man feststellen, daß, aus welchen Gründen auch immer, Leiterplattendesigner sehr häufig nicht die von den Herstellern vorgeschlagenen Anschlußflächen verwenden sondern irgendwelche in ihren CAD-Bibliotheken vorhandenen Anschlußflächenmuster, ohne zu prüfen, ob diese für den konkreten Typ von BTC wirklich verwendbar sind.

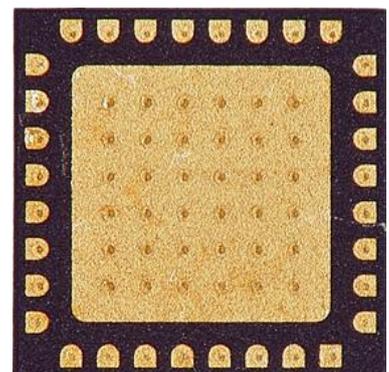


Bild 7.3-1 BTC

3.

Die meisten mehrpoligen Gehäuse haben zur besseren Wärmeabfuhr eine große Entwärmungsfläche im Zentrum des Bauteils, die in der Regel ein Vielfaches der Fläche der Signalanschlüsse hat. Zur besseren Wärmeabfuhr enthält die korrespondierende Anschlußfläche auf der Leiterplatte oft ein Raster von Durchkontaktierungen. Diese können allerdings massive Lötprobleme hervorrufen, wenn sie nicht bei der Leiterplattenfertigung gefüllt (gepluggt) werden.

Die Anschlußfläche für das Thermalpad sollte im Leiterplattendesign 1:1 oder maximal 50µm umlaufend größer dimensioniert werden, um ein Schwimmen des Bauteils auf der Fläche zu vermeiden.

Natürlich spielt das Aufrastern der Lotpaste in diesem Zusammenhang mindestens eine genauso große Rolle. Ein Liften des Bauteils beim Aufschmelzen der Paste muß vermieden werden.

Die Benetzungskräfte müssen sich über die Fläche gleichmäßig verteilen und das Bauteil beim Löten auf die Anschlußflächen herunterziehen.

Das Aufrastern dient zusätzlich dazu, das Entweichen der Flußmitteldämpfe zu ermöglichen, um Voids (i.e. kleine Gasblasen) möglichst gering zu halten, weil große Voids in Lötstellen auf den Entwärmungsflächen die erforderliche thermische Anbindung des Bauteilgehäuses an die Leiterplatte verschlechtern würden.

4.

Bei Bottom-Termination-Components kann man noch weniger als bei anderen Bauteilen davon ausgehen, daß ähnliche Bauteile tatsächlich auch die gleichen Abmessungen haben. Der Designer muß deshalb anhand des Datenblattes sorgfältig prüfen, wie die genauen Gehäuseabmessungen tatsächlich sind und seine Anschlußflächen danach anpassen. Die folgenden Bilder zeigen 2 Typen von Anschlußflächen für QFN32, die sich leicht unterscheiden und Fertigungsprobleme erzeugen, wenn keine angepaßten Anschlußflächenmuster vorgesehen werden (Bild 7.3-2).

Würde man das Bauteil des Typs 1 auf das eher übliche Anschlußflächenmuster des Typs 2 plazieren, käme es nur zu einer sehr geringen Überlappung von Bauteilanschluß und Anschlußfläche mit entsprechend unzuverlässigen oder offenen Lötstellen.

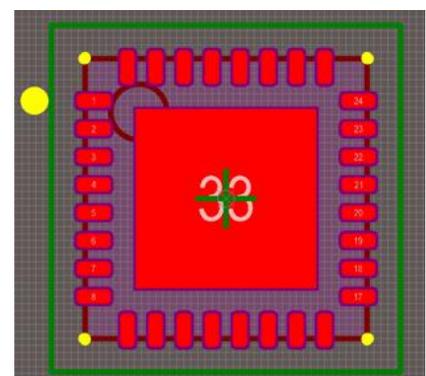
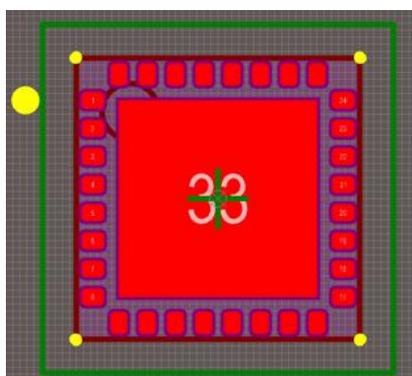


Bild 7.3-2 Anschlußvarianten für den Bauteiltyp QFN32

Typ 1 Unter das Bauteil zurückgezogene Anschlußflächen

Typ 2 Mit **nicht benetzbaren** nach außen geführten Anschlußflächen

Zusätzlich ist die Entwärmungsfläche bei Typ 1 deutlich größer als bei Typ 2, was dann das Risiko beinhaltet, daß der Typ 1 auf den Anschlußflächen des Typs 2 beim Aufschmelzen der Lotpaste schwimmen könnte, wodurch das Risiko von offenen Lötstellen noch größer würde.

5.

Das unter 4. beschriebene Problem führt zu einer weiteren Schwierigkeit bei der Namensfindung für solche Anschlußflächenmuster. Im Gegensatz zu früher, als es wenige genormte Gehäuse gab mit einigermaßen verlässlichen Maßen bei der Bauteilherstellung, wird es extrem kompliziert, die Unterschiede für die oben gezeigten Gehäuse in eine Bezeichnung einzubringen. Diesem Umstand trägt auch der Entwurf von IPC-7351B Rechnung.

Hier wird in der Diskussion der Land Pattern Bezeichnungen angemerkt: "Anmerkung 3: Eine Variationskennzeichnung für die Entwärmungsflächen der Bauteile ist außerhalb des Geltungsbereiches der Benennungsvereinbarungen von IPC-7351. Die Unterschiede in den Größen von Entwärmungsflächen und deren Anzahl pro Bauteil würden die Zuordnung eines Variantencodes innerhalb der Anschlußflächenmuster schnell unhandhabbar machen" (Quelle: IPC-7351B Final Draft, Übersetzung durch den Verfasser).

Aus diesem Grund ist es am sichersten, als Name für das Anschlußflächenmuster die exakte und vollständige Bauteilbezeichnung des Bauteilherstellers zu verwenden.

6.

Neben den BTCs mit Entwärmungsfläche (= Thermal Pad) und äußeren Anschlußreihen mit gleicher Anschlußflächengröße gibt es zunehmend unregelmäßige Strukturen, d.h. Bauteile mit zwei oder mehreren unterschiedlichen Anschlußflächengrößen, die von den Herstellern entsprechend der Funktion des Bauteilanschlusses ausgeführt werden (Bild 7.3-3). So sind oft Anschlüsse, über die viel Wärme abgeführt werden muß, größer ausgeführt als die reinen Signalanschlüsse.



Bild 7.3-3 BTC-Anschluß

Bei diesem Typ von Bauteilen ist es extrem kritisch, alle Faktoren zu beachten, die Einfluß auf das Pastenvolumen am einzelnen Anschluß haben, damit es später nicht zu Lötfehlern kommt. Im Extremfall kann es erforderlich sein, das Pastenvolumen für einzelne Bauteilanschlüsse genau zu berechnen, wenn z.B. das Risiko besteht, daß über breite Leiterbahnen ein Teil des Lotes aus der Lötstelle abfließen könnte. Hier kommt es leicht zu Fehlern, wenn Leiterplattenhersteller die Lötstopfrehaltung ohne Rücksprache mit dem Kunden stärker als üblich aufweiten um dadurch Produktionstoleranzen auszugleichen.

So ist z.B. für BTCs mit 500µm Rasterabstand eine Lötstopplackfreihaltung von 50µm erforderlich, aber für viele Leiterplattenhersteller nur mit erhöhtem Aufwand zu produzieren.

Wenn die Lötstopplackfreihaltung dann vom Hersteller auf 75µ oder gar 100µm vergrößert wird, dann hat das bei Bauteilanschlüssen mit breiten Leiterbahnen einen deutlichen Flächengewinn zur Folge, über den Lot aus dem Anschlußbereich abfließen kann.

Werden µQFNs mit Anschlußflächengrößen von 350 x 200µm mit sehr breiten Leiterbahnen angeschlossen, dann kann es durch zu große Lötstopplackfreihaltungen schnell zu Problemen kommen.

Die Anforderungen an den Lotbedarf kann insbesondere dann kritisch werden, wenn, wie in dem Beispiel gezeigt, bei einem Gehäuse verschiedene Anschlußgrößen vorhanden sind.

Bei einer Lötstopplackfreihaltung von umlaufend $75\mu\text{m}$ kann bei beidseitigem Anschluß mit einer $200\mu\text{m}$ Leiterbahn sehr schnell ein erheblicher Flächengewinn entstehen. Durch die Lotausbreitung auf der deutlich größeren Fläche kann es zu unzuverlässigen Lötstellen kommen, weil die gedruckte Lotmenge nicht ausreicht, den Lotspalt zu füllen und weil an anderen Anschlüssen die gleiche Lotmenge für eine wesentlich kleinere Lötstelle zur Verfügung steht und diese Lötstellen dann den Standoff des Bauteils bestimmen (Standoff = Höhe des Bauteiles über der Lötfläche).

Hinweis

Die Baugruppenfertigung befindet sich derzeit in einem starken Veränderungsprozeß, der wieder einmal durch Änderungen der Bauteilgehäuse erzwungen wird und dem sich niemand entziehen kann.

Eine Reihe von Untersuchungen deutet darauf hin, daß Bottom Termination Components bei starken Temperaturwechselbelastungen eine deutlich geringere Zuverlässigkeit haben, als z.B. klassische QFP-Bauformen mit geformten Bauteilanschlüssen. Diese Zuverlässigkeitsgesichtspunkte müssen bereits bei der Bauteilauswahl berücksichtigt werden (i.e. Design for Reliability).

Hinzu kommt, daß aufgrund der verdeckten Lötstellen die Qualitätskontrollen nur noch mit hochauflösender Röntgentechnik möglich sind und daß alle Prozesse unter wesentlich engeren Toleranzbedingungen durchgeführt werden müssen.

Dabei wird es wesentlich häufiger notwendig sein, auch das Verhältnis von Anschlußflächengrößen, Lötstopplackfreihaltung, Pastenvolumen und Lotbedarf abhängig vom Anschlußtyp sehr genau zu berechnen, um sichere und zuverlässige Lötstellen herzustellen.

Nur gut vernetzte Teams von hochqualifizierten Fachleuten aus dem CAD-Design sowie der Leiterplatten- und Baugruppenfertigung können die vielfältigen Herausforderungen frühzeitig erkennen und anspruchsvolle Produkte fehlerfrei in hoher Qualität entsprechend den Kundenanforderungen produzieren.

