

2. Kapitel / Arnold Wiemers

Wenn das Einfache schwierig wird

Die Prozessierbarkeit von SMD-Bauformen kleiner/gleich 0402

Wie groß ist "klein"?

Früher konnte man die kleinsten SMD-Bauformen sehen und staunen. Heute kann man sie zumindest noch *fühlen*. Das Limit für die weitere Reduzierung der Größe von zweipoligen Bauteilen ist anscheinend das Handling durch die Bestückungsautomaten. Wenn die Bauteile kleiner sind, als die Öffnung der Aufnahmepipette, dann ist mit Komplikationen zu rechnen.

Die Bezeichnung "0402" gibt die X-,Y-Dimension der Grundfläche des Bauteilkörpers in Inch an, in Form von gedachten Nachkommastellen. Aus "0.04in · 25.4 = 1.016mm" ergibt sich der metrische Wert in X-Richtung und "0.02in · 25.4 = 0.508mm" ist dann der metrische Wert in Y-Richtung. In der Praxis ist man großzügig und gibt der Bauform die auf ganzzahlige 10tel Millimeter abgerundete metrische Schlüsselbezeichnung "1005".

Die Bezeichnung "0201" steht dann theoretisch für eine Grundfläche von 0.508mm x 0.254mm. In der Praxis geht man von 0.6mm x 0.3mm aus und dementsprechend ist die metrische Schlüsselbezeichnung "0603".

Bedauerlicherweise gibt es auch eine Bauform "0603" auf Inch-Basis, was zu Irritationen führen kann.

Anlage im CAD-System

Jedes Bauteil muß in der CAD-Bibliothek virtuell angelegt worden sein, bevor es in ein Layout eingebaut werden kann. Die geometrische Konstruktion des Bauteiles ist nur dann sinnvoll möglich, wenn die Anforderungen der realen Leiterplattenfertigung und der Baugruppenproduktion bekannt sind.

"Kleinere" Bauteilkörper benötigen letztlich auch "kleinere" Anschlußflächen auf der Leiterplatte. Die Anschlußfläche darf aber nicht *zu* klein sein. Für die Leiterplattenfertigung wird eine ätzbare Bild-Pad-Struktur gefordert. Für die Baugruppenproduktion ist eine Mindestpadfläche notwendig, damit genügend Lot aufgebracht werden und damit sich ein guter Lotspalt und ein guter Lotmeniskus beim Löten ausbilden.

Es wird noch lange kontrovers diskutiert werden, welche Anschlußflächengeometrie letztendlich denn die Beste für ein diskretes Bauteil ist. Das ist gut so, wenn daraus eine Abstimmung und eine Anpassung zwischen den Disziplinen "CAD-Layout" und "Baugruppenproduktion" entstehen.

Bei einem SMD-Bauteil der Bauform 0201 könnte möglicherweise folgendes Padbild in der CAD-Bibliothek vorgegeben sein: Die Padgeometrie ist 300µm x 300µm und der Mittenabstand der Pads zueinander ist 600µm. Der Abstand von Padflanke zu Padflanke ist dann 300µm (Bild 2-1).

Bei einem Routing nach HDI-Regeln (= **H**igh-**D**ensity-**I**nterconnect) beträgt die minimale Leiterbahnbreite 100µm, der minimale Strukturabstand beträgt ebenfalls 100µm.

Zweimal Abstand plus einmal Leiterbahnbreite ergeben 300µm. Damit würde genau eine Leiterbahn zwischen den beiden Pads der BF 0201 hindurchpassen. Empfehlenswert ist das jedoch nicht.

Mit dem Druck des Lötstoplackes würde diese Leiterbahn mit einer zusätzlichen Dicke von bis zu 30µm beschichtet. Um diesen Betrag wäre die Leiterbahn höher, als die benachbarten Lötflächen. Der kleine und leichte Bauteilkörper würde auf dem Lack aufliegen. Ein Aufrichten oder Verdrehen des Bauteiles beim Löten *könnte* zu einer qualitativen Einschränkung führen.

Damit das vermieden wird, muß das CAD-System vom Anwender mit Constraints bedient werden, damit im abschließenden DRC (= Design Rule Check) eventuelle Routing-Fehler auch erkannt werden können. Beispielsweise könnte der Bereich zwischen den Pads über die Bibliothek als Sperrfläche deklariert werden.

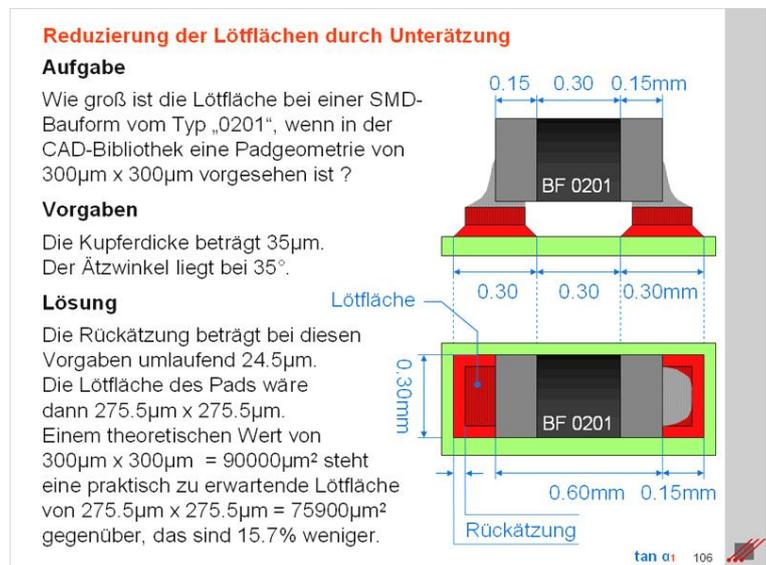


Bild 2-1 Eine mögliche Padgeometrie für die Bauform "0201" und die verbleibende Lötfläche nach dem Ätzen

Ätzen der Leiterbildstruktur

Die Strukturierung des Leiterbildes erfolgt beim Leiterplattenhersteller in einem Subtraktivverfahren. Zu Beginn besteht jede (...später elektrisch leitende...) Lage einer Leiterplatte aus einer durchgehenden Kupferfolie. Nach der fototechnischen Strukturierung der Leiterbahnen und Lötflächen werden die nicht benötigten Kupferbereiche durch einen Ätzprozeß entfernt (Bild 2-2).

Auf Grund der Strömungseigenschaften des Ätzmediums ist der geometrische Querschnitt einer geätzten Leiterbahn kein Rechteck sondern ein Trapez. Mit der breiteren Seite haftet die Leiterbahn auf dem Dielektrikum, die schmalere Seite ist die Oberseite der Leiterbahnen. Man spricht dann von der Unterätzung oder Rückätzung des Leiterbildes.

Die "schmalere Seite" verringert aber auch die Lötfläche der SMD-Pads, die letztlich ja nichts anderes ist, als "Leiterbildoberfläche".

Die in der CAD-Bibliothek als optimal festgelegten Padgeometrien werden dadurch verfälscht.

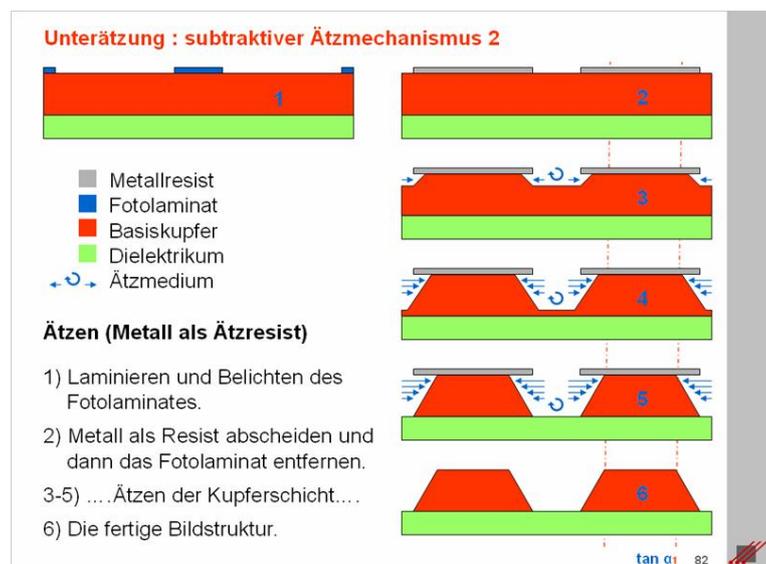


Bild 2-2 Das Ätzen von Bildstrukturen mit Metall als Ätzresist

Die Rückätzung hängt nur von der Kupferdicke ab und hat dann einen festen Betrag. Bei SMD-Bauformen vom Typ "1206" oder "0805" spielt dieser Betrag praktisch keine Rolle.

Bei der Bauform "0201" beträgt die Reduzierung der Lötfläche allerdings bereits bis zu 15%.

Im Idealfall ist die Lötfläche auf das Lotvolumen abgestimmt, das wiederum über die Dicke und die Öffnungen der Lotpastenschablone vorgegeben wird. Die Sensibilität der Bauformen "0402", "0201" und natürlich erst recht der Bauform "01005" erfordert eine sehr feine und engtoleriertere Abstimmung zwischen Lotvolumen und Lötfläche. Eine nicht berücksichtigte Abweichung der Lötfläche von -15% hat ein verändertes Lötverhalten zur Folge.

Die Rückätzung führt nicht nur im Querschnitt zu einem Leiterbahntrapez sondern auch zu einer grundsätzlichen Verringerung der Leiterbahnbreite an sich. Um diese Verringerung auszugleichen, muß von der CAM des Leiterplattenherstellers ein passender Zuschlag auf die D-Codes in den Gerber-Files gegeben werden.

Weil die Verringerung von der Kupferdicke abhängt, muß der Zuschlag mit unterschiedlichen Werten erfolgen, je nachdem, welche Kupferdicke die jeweilige Lage der Leiterplatte hat. Man nennt das die "Kupferdickenabhängige Blendenkompensation", oder auch einfach den "Ätzzuschlag".

Ein weiterer Effekt der Physik des Ätzens ist, daß das Ende eines Leiterbahnnetzes, also das Lötpad, immer einer höheren Aktivität des Ätzmediums ausgesetzt ist, als das bei einer langgezogenen Leiterbahnflanke der Fall ist.

Löt pads werden auf drei Seiten von frischem Ätzmedium intensiver umspült, so daß sie im Ergebnis deutlicher in ihrer Geometrie reduziert werden. Besonders ist das bei den singulären Lötflächen von BGAs zu beobachten.

Der gleiche Effekt sorgt auch dafür, daß rechteckige SMD-Pads praktisch nicht prozessierbar sind. SMD-Pads, die in der CAD-Bibliothek rechteckig angelegt worden sind, werden durch das Ätzen Abrundungen mit einem Radius von zirka 60µm erfahren. Dem Löten der Bauteile ist das sogar zuträglich, weil die abgerundete Padform dem Benetzungsverhalten des Lotes eher entspricht.

Tangens Alpha

Vorhersehbare Toleranzen sind akzeptabel. Die Voraussetzung ist jedoch, daß die tendenziellen Abweichungen bereits zum Zeitpunkt der CAD-Bibliotheksarbeit berechnet werden können.

Seitens des Autors gibt es dafür einen mathematischen Ansatz, der die Kupferdicke über die trigonometrische Tangensfunktion in Bezug zur Unterätzung setzt (Bild 2-3).

Der Wert für "Tangens Alpha" wird damit zu einer festen Kenngröße, mit der das typische Ätzergebnis für den Prozeß des Leiterplattenherstellers ermittelt werden kann.

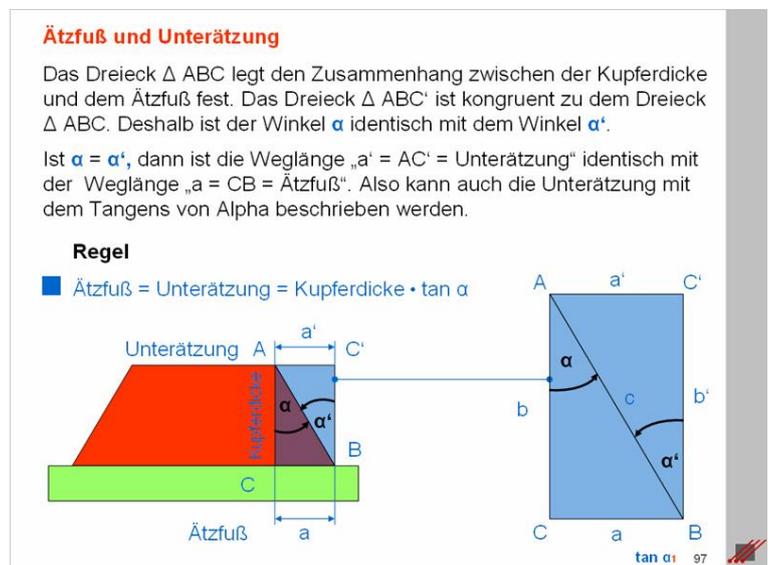


Bild 2-3

Die Abhängigkeit des Ätzfußes, der Unterätzung und der Rückätzung vom Tangens Alpha des Ätzwinkels

Mit dem Übergang zur MFT (= **M**icro **F**ineline **T**echnology) mit 50µm schmalen Leiterbahnen und Leiterbahnabständen kann auf mathematische Berechnungsmodelle nicht mehr verzichtet werden.

Eine Schlußfolgerung aus dem Ansatz für den "Tangens Alpha" ist bereits offensichtlich. Wenn die Diskrepanz zwischen der unteren und der oberen Weite einer Bildstruktur aufgelöst werden muß, weil sonst eine Bauteilmontage durch Löten oder Bonden unzuverlässig oder gar kritisch wird, dann ist die einzige Lösung in einer Reduzierung der Kupferdicke zu finden.

Der erste Schritt wäre sicherlich, auf zu kontaktierenden Bestückungsebenen die Kupferdicke von jetzt 42µm auf 35µm zu senken, später dann wohl auf 30µm.

Solche Veränderungen sind weitreichend. Eine geringere Kupferdicke bedeutet schließlich ja auch eine geringere Stromtragfähigkeit von Versorgungsleitungen, eine veränderte Impedanz für Signalleitungen und eine geringere Entwärmungskapazität im Betrieb der elektronischen Baugruppe.

Obwohl die Bauform "0201" schon kleine Padgeometrien aufweist, ist sie nicht der Treiber für diese Entwicklung. Die Montage von Bauteilen, die gebondet werden müssen, stellt höhere Anforderungen.

Wenn Bondpads bei einer Kupferdicke von 35µm eine minimale Geometrie von 80µm x 80µm haben müssen, dann ist die Rückätzung CAM-seitig mit einem Ätzzuschlag nicht mehr ausgleichbar.

Ein typischer Wert für den Ätzwinkel "Alpha" ist 25°. Das entspricht einem tan von 0.47 und daraus errechnet sich eine Reduzierung der Bondfläche im Durchmesser von zirka 32µm. Die effektive Bondfläche wäre nach dem Ätzen 48µm x 48µm und damit faktisch unbrauchbar.

Es gibt nur den Weg, die Flächenreduzierung in der CAD-Bibliothek zu kompensieren. Dort müßte also das Bondpad mit einer Geometrie von 112µm x 112µm angelegt werden.

Und das bedeutet dann in der Konsequenz, daß in der CAD-Bibliothek eine Fertigungstoleranz auf seiten des Leiterplattenherstellers ausgeglichen werden muß, damit der Baugruppenproduzent trotzdem das Bonden zuverlässig durchführen kann.

Maschinentoleranzen und Datenformate

Es wird mißverständlich angenommen, daß eine am CAD-System festgelegte Koordinatenposition von einer Maschine ohne Verluste angesteuert werden könnte.

Eine CNC-gesteuerte Maschine, die für die Produktion von Leiterplatten eingesetzt wird, hat eine Positioniergenauigkeit von +/- 3µm. Vorausgesetzt, die Maschine ist hochwertig und in kontinuierlicher Wartung.

Es gibt für einen Multilayer ca. 2 Dutzend Arbeitsgänge, bei denen die teilfertige Leiterplatte vorher ausgerichtet werden muß (...man spricht dann vom "Registrieren"). Das Aufnehmen und das Registrieren können in Summe zu Abweichungen von +/- 100µm führen. Insbesondere gilt diese Toleranz für den Versatz zwischen Bild und Mechanik.

Bildgeometrien und Bohrungen sind also nur ungefähr dort, wo sie idealerweise sein sollten. Bei kleinen SMD-Flächen kann sich das fatal auswirken, weil ja auch die Lasermaschinen für das Schneiden der Lotpastenschablone, die Lotpastendrucker sowie die Bestückungsmaschinen vergleichbaren Bedingungen unterliegen.

Entscheidend ist, welche Paßsysteme für die Registrierung in das Layout integriert werden. Wegen des Versatzes zwischen Bild und Mechanik ist für die *SMD-Bestückung* eine mechanische Referenz ungeeignet. Das funktioniert nur mit Paßmarken, die Teil des Leiterbildes sind.



Andererseits taugen die nichts, wenn *bedrahtete* Bauteile bestückt werden sollen, dazu ist wiederum eine Paßbohrung als Referenz die bessere Lösung.

Es ist die Aufgabe des CAD-Designs, die notwendigen Referenzen als Paßbohrungen und Paßmarken in das Layout einzubringen.

Viele Maschinen, die für die Produktion der Leiterplatte und der Baugruppe eingesetzt werden, müssen die Koordinaten des CAD-Postprozesses nutzen. Der Postprozeß rechnet üblicherweise die CAD-interne Koordinatenauflösung herunter. Das hat fatale Folgen.

Aus historischen Gründen ist im CAD-System voreingestellt, Bilddaten im Format "Gerber 2.3in" und Bohrdaten im Format "Sieb&Meyer 3.2mm" (...oder auch "Excellon 3.2mm") auszugeben.

"2.3in" bedeutet, in kleinster Auflösung können drei Stellen hinter dem Komma ausgegeben werden. Das wären dann 0.001in oder 1mil oder 25.4µm. Paßt die Position eines SMD-Pads oder einer Leiterbahn nicht in das 25.4µm-Raster, dann wird während des Postprozesses die Position in X- und/oder Y-Richtung auf- und/oder abgerundet.

Weil es kein ganzzahliges Vielfaches gibt, das eine beliebige ganzzahlige metrische Koordinate in eine ganzzahlige zöllige Koordinate umsetzt, stimmen Bilder und Bohrungen sowieso nie überein. Das ist so, seitdem es CAD-Systeme gibt (...nebenbei ist es außerdem bemerkenswert, daß die Koordinaten in amerikanischen "Inch" angegeben werden, die sich dann aber in einem englischen "Zölligen" Koordinatensystem wiederfinden).

Man muß deshalb nicht auf Bauformen wie "0201" warten, bis ein Versatz auffällig wird, der sich aus dieser Vorgehensweise ergibt. Spätestens aber zeigt sich beim Prozessieren dieser Bauform, daß eine gelaserte Schablone (...Datenausgabe 2.3in) niemals richtig zu einer Leiterplatte passen kann, die ausschließlich über Bohrungen referenziert wird (...Datenausgabe 3.2mm, Versatz bis zu +,- 100µm).

Hinweis

Berücksichtigen Sie bei der Arbeit am CAD-System die Reduzierung der Lötflächen durch die Rückätzung.

Arbeiten Sie systematisch um künftige Erfahrungen zuverlässig einfließen lassen zu können.

Überprüfen Sie den Postprozeß Ihres CAD-Systems und geben Sie *alle* Daten einheitlich im Format 3.3mm aus.

