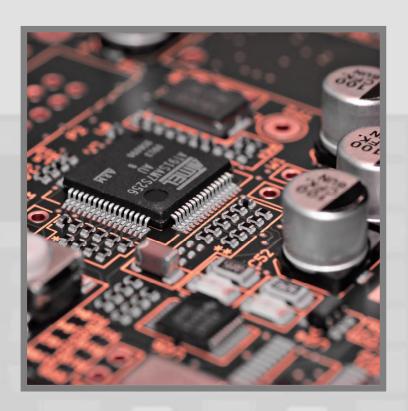


Produktion und Bestückung von High-Speed Baugruppen

Angela Lange CiD+/FEDD
Jürgen Paape CiD+/FEDD
Rainer Taube MIT IPC-610





Inhalt

- Über TAUBE ELECTRONIC GmbH
- Voraussetzungen für fehlerfreie Fertigung ab 1 Stück
- Logistische Anforderungen
- Risikofaktoren
 - Leiterplatte Basismaterial & Lagenaufbau
 - Bauteile MSL und Wärmebeständigkeit
 - bleihaltige und bleifreie Bauteile und Leiterplatten
- Löten
 - Profilermittlung, Einflußfaktoren
 - Lotdurchstieg bei hochlagigen Multilayern
- Fehler und Lösungen beim Projekt LP2010
- Resümee

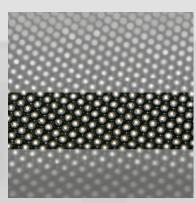


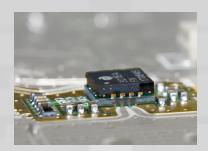
Leistungsspektrum TAUBE ELECTRONIC GmbH

Leiterplattendesign

Schwerpunkt: komplexe impedanzkontrollierte Multilayer in HDI & Starrflextechnologie unter Einsatz modernster Software für Lagenaufbau und Impedanzkontrolle

- Fertigung von hochwertigen Baugruppen & Geräten gemäß IPC-A-610 Klasse 2 und 3
 - > 50% Klasse 3 Produkte
 - RoHS-konforme Baugruppen seit Mai 2005
 - Green-konforme Baugruppen seit Februar 2006
- Anspruchsvolle Reworkaufgaben incl. BGA-Balling/Reballing
- Weltweiter Materialeinkauf
- XRF, AOI, Röntgen, Funktionsprüfung, Boundary Scan
- BurnIn, Reinigung & Coating







Qualitätspolitik TAUBE ELECTRONIC GmbH

- Kundenorientierung
 - Wir möchten unsere Kunden begeistern
- Qualität an erster Stelle = First Time Right
 - Geringere Kosten
 - Schneller am Markt
 - Höhere Qualität und Zuverlässigkeit
 - Geringerer Ressourcenverbrauch
- Technische Kompetenz
 - Orientierung an den Besten im Markt
- Partnerschaftliche Kunden & Lieferantenbeziehungen
 - Gemeinsamer Lernprozeß mit Kunden und Lieferanten



- Qualitätsregelkreis als einheitliches Steuerungsinstrument
- Prozeßgesteuertes Organisationsmodell
 - Dabei integrierte Prozeßführung, Zeiterfassung und Dokumentation
- Datenbankgestützes Konzept zur Fehlervermeidung
 - Auftragsunterscheidung in Bleihaltig, Bleifrei, RoHS & Green
 - Klassifizierung von Fertigungstechnologien
 - Warnhinweise bei Freigaben und Bestellung
 - Automatisierte Einbringung von Hinweisen in Unterlagen
 - Blockierung von Entscheidungen bei fehlenden Prüfungen
- Rev. 800 Typ F Techn. SO Start Klasse uBGA Baugruppe mit BGA <= 0.5mm RoHS µBGA LF Baugruppe mit bleifreiem BGA < μBGA PB Baugruppe mit bleihaltigem BGA Partner Baugruppe mit SMD-Oben <= 0 uSO. **uSOU** Baugruppe mit SMD-Oben/UntiμSU Baugruppe mit SMD-Unten <= (Baugruppe bedrahtet Baugruppe mit BGA
- Auftragstechnologie BGA erfordert Prüfung auf Lotlegierung der Bails Ablumgsziel 10 Tage 2% Sk
- Keine Materialfreigabe ohne diese Prüfung möglich
- Typ: BGA_LF erzeugt Hinweis zum einzusetzenden Lot
- Typ: μBGA, μSOU erzeugt Hinweis zur einzusetzenden Lotpaste/Korngröße

Qualitätsregelkreis mit integrierter Prozeßüberwachung

(optional)

Die Leiterplatte 2010 - Baugruppenfertigung

Start Prozeß Prozeßschritt

Eingangsdatenprüfung

ELECTRONIC

Liste offener Fragen

(LOF/optional)

Prozesskontrolle

- Einheitlicher
 Qualitätsregelkreis
 für alle Prozesse
- integrierter kontinuierlicher
 Verbesserungprozeß (KVP)
- integrierte Prozeßüberwachung über Prozessindikatoren
- Prozeßverantwortlic he

Fehlervermeidung (optional) Fehler-**Prozeß** beseitigung Ergebnisprüfung (optional) prinzipieller Fehler Ja Q-Abwei Nein Ja Prozeß-Prozeßkorre ktur indikator Nein Ende Prozeß Prozeßschritt www.taube-electronic.de

als Ansprechpartner



Prozeßmodell in Design & Fertigung

- Gesamtprozeß ist eine komplexe Verfahrenskette
- Die einzelnen Prozeßschritte stellen Kunden-/Lieferantenbeziehungen dar
- Der Gesatmprozeß wird fehlerfrei, wenn jeder einzelne Verfahrensschritt fehlerfrei ist und an den Übergabepunkten ein geregelter Austausch stattfindet

Verfahrenskette Design Verfahrenskette Fertigung



Logistische Herausforderungen beim Projekt LP2010

- extrem schwierige Materialbeschaffungssitutation (Mix von Sponsoring und Materialeinkauf, hoher Kontrollaufwand)
- unklare Fertigungstechnologie (bleifrei oder bleihaltig) bis zum Fertigungsstart
- mehrfacher Stücklistenabgleich erforderlich
- Klärung bzw. Ersatz von obsoleten Bauteilen

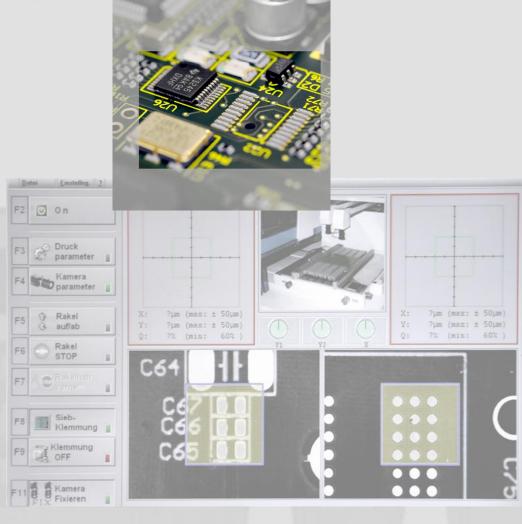




Pastendruck

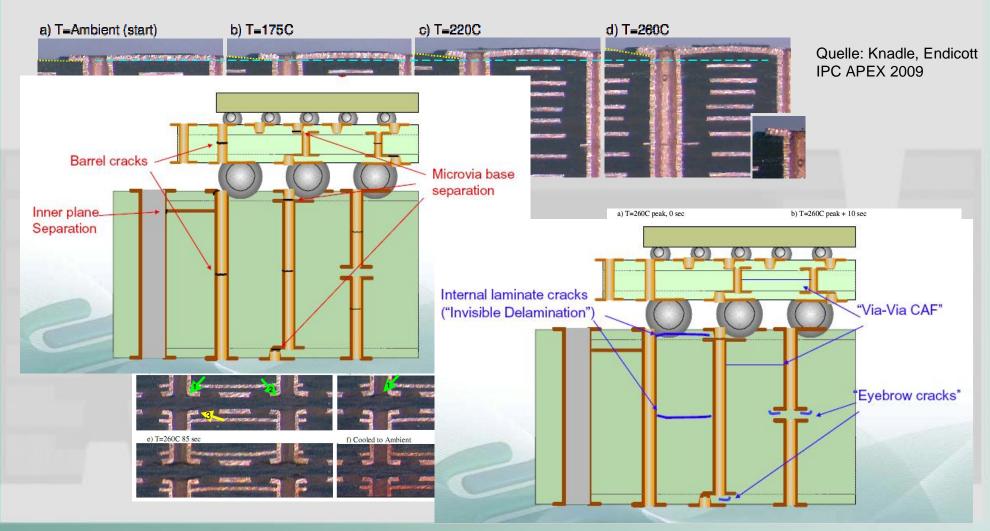
- einer der kritischsten Fertigungsprozesse bei der Absicherung von First Time Right
- aufwändige Datenüberprüfung und ggf. Anpassung zur Vermeidung von Tombstoning ab G0402
- Optimierung von Masseflächen an SMD Power-Gehäusen und QFN zur Vermeidung von Voids







Risikofaktor Basismaterial





Risikofaktor Bauteile, MSL & Wärmebeständigkeit

- Dampfphasenlötung erfordert keine aufwändige Profilierung beim Löten aber:
- SMD-Elkos sind ein Risikofaktor in der Dampfphasenlötung, daher Entscheidung für die Lötung im Konvektionsreflowverfahren
- Maximale Temperatur durch BGA/MSL3 begrenzt auf 245°C
- Wegen des komplexen Bauteilmixes ist eine sorgfältige Profilierung erforderlich





Kritische Bauteile: Beispiel 1 - SMD Polymertantalkondensatoren MSL3

- Stücklisten müssen auf Risikobauteile untersucht werden (z.B. anhand von J-STD-075*)
- Bauteile müssen hinsichtlich MSL-Level geprüft werden
- Konsequente Handhabung unter ESD Gesichtspunken und MSL-Anforderungen ist erforderlich
- ESD => IEC 61340-5
- MLS => J-STD-033
- Bei geöffneten Verpackungen ist Trocknung erforderlich
- Risikobauteile schränken die Lötverfahren ein
- im Extremfall Handlötung erforderlich



^{*} J-STD-075 Classification of Non IC-Electronic Components for Assembly Process



MSL-Level/Trockenzeiten gemäß IPC-J-STD-033A

Risiken beim Trocknen



Ergebnis eines Trocknungsversuchs bei 80°C

Trockenzeiten bei niedrigeren Temperaturen werden extrem lang



Kritische Bauteile: Beispiel 2 - SMD Filmkondensatoren (ECHU)

Typen: PET (Polyethylen terephtalat) 254°C PEN (Polyethylen naphtalat) 266°C

PI (Polyimid)

PP (Polypropylen)

PPS (Polyethylen sulfit)

PTFE (Polytetraflourethylen)

266°C nicht verfügbar 160°-170° 285°C nicht verfügbar

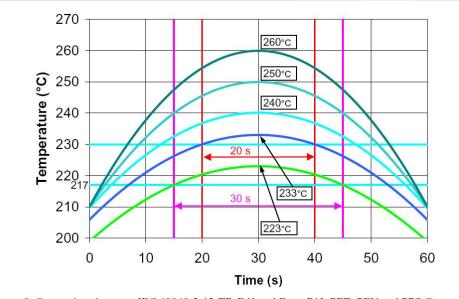
Hellblau => PET

Mittelblau => PEN

Dunkelgrün => PPS

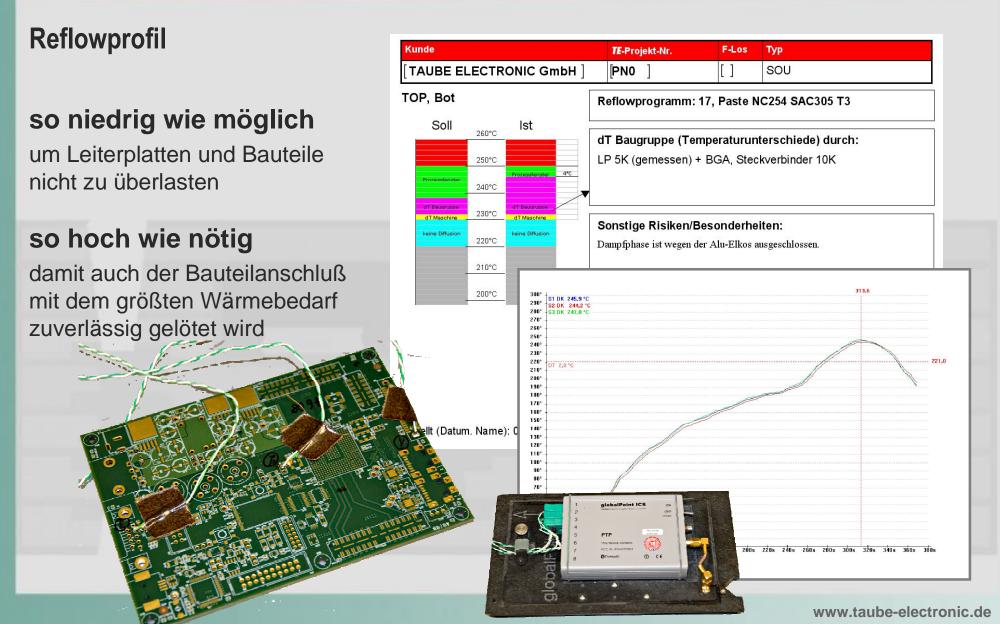
Hellgrün => 30 Sec. > 217°C

Dunkelblau => IEC 60068-3-12 Qualifikationsprofil



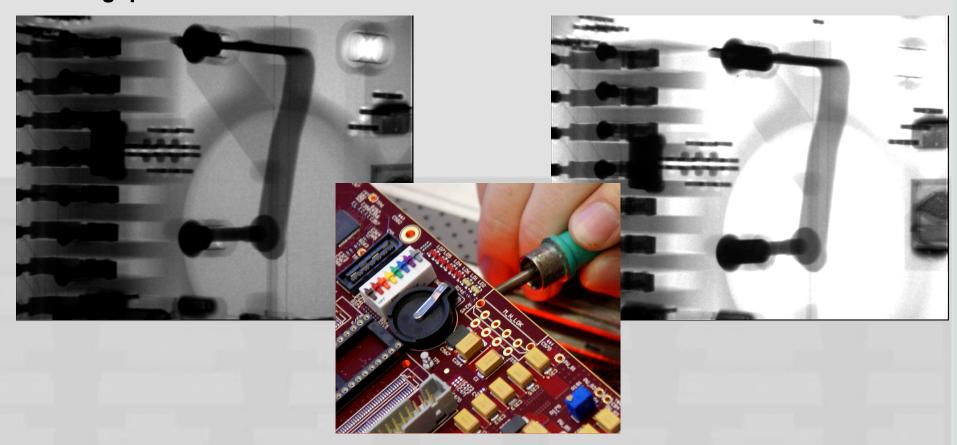
Figure~8.~Comparison~between~IEC~60068-3-12-TR-Ed1~and~Evox~Rifa~PET,~PEN~and~PPS~Curves







Durchstiegsprobleme an bedrahteten Bauteile

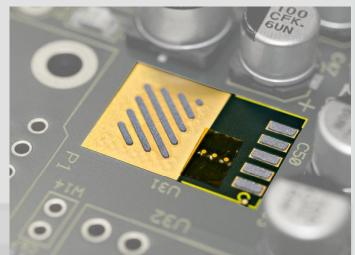


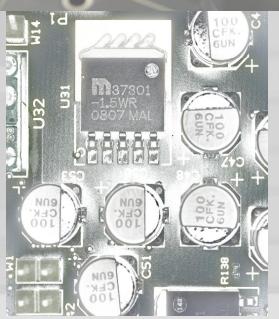
- Massive Probleme beim Handlöten an hochlagigen Multilayern ohne Wärmefallen (hier Extremfall: 28 Lagen, 10 Planes), bleifrei ggf. dann gar nicht mehr möglich
- Bereits im Design muß das Lötverfahren berücksichtigt werden



Fehler und Lösungen beim Projekt Leiterplatte 2010

- Zum Glück wenige was das hohe Niveau beweist, auf dem alle Beteiligten arbeiten
- für alle Fehler gab es schnelle Workarounds ohne Beeinträchtigung der Qualität wie die Messergebnisse zeigen
 - Kameramarken fehlen (P-Fehler)
 - U11 ohne Pin-1-Kennung (P-Fehler)
 - LEDs ohne Polaritätskennzeichnung (P-Fehler)
 Zuordnung auch im Bestückungsplan nicht ausgewiesen
 - R53 falsche Bauform, Soll 1206 lst 0402
 - R137 falsche Bauform Soll 0603 Ist 0402
 - C41,59,60 falsche Bauform Soll Alu-SMD Case E Ist Case D
 - Für U24 falscher Werteintrag und falsches Bauteil im Design Korrektur erfolgt durch Montage eines Vergleichstyps äußere Anschlüße aufbiegen, Handlöten
 - U18 falsches Bauteil Soll Raster 0.65mm Ist 0.4mm Ersatztyp beschaffen und Umlöten







Resümee

- Auch für einzelne Baugruppen ist First Time Right erreichbar
- Stücklisten müssen aber im Vorfeld der Baugruppenfertigung systematisch auf Risikofaktoren analysiert werden
- Lötverfahren müssen bereits während des Leiterplattendesigns festgelegt werden
- Baugruppenproduzenten benötigen vollständige Leiterplattendaten (Material und Lagenaufbau) um optimale Lötstrategien und Temperaturprofile zu entwickeln
- Die Bauteilfamilien der Zukunft erfordern eine automatisierte & kontrollierte Fertigung auch kleinster Stückzahlen für fehlerfreie Ergebnisse im ersten Anlauf
- Nachträgliche Korrekturen sind zunehmend weniger möglich!!!





Wir freuen uns auf Ihre Fragen!

Angela Lange - Jürgen Paape - Rainer Taube

TAUBE ELECTRONIC GmbH
Nostitzstraße 30
10965 Berlin
030 6959250
vertrieb@taube-electronic.de