

www.leiterplatte2010.de



Praxis-Seminar Die Leiterplatte 2010

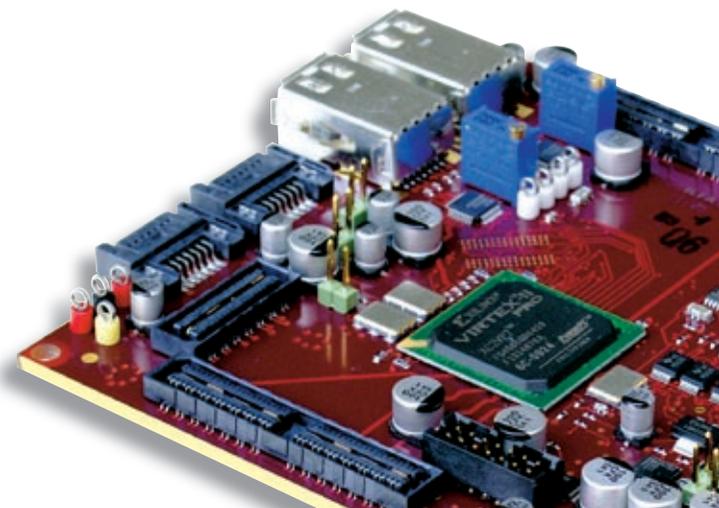
mit Table-Top-Ausstellung

Seminar mit Problemstellungen und bewährten Lösungsansätzen aus der Praxis für die Praxis

Konzeption und Entwurf von High-Speed-Baugruppen und praxiserprobte Lösungen für deren Realisierung am Beispiel des Projektes Leiterplatte 2010

5. November 2009

Würzburg • Vogel Convention Center



Veranstalter



Hauptsponsor



Partner und Aussteller

- Altium
- ANDUS ELECTRONIC
- Ansoft
- Dirks Compliance Consulting
- Farnell
- FED
- FlowCAD Services
- ibw - industrieberatung
- IDS
- Ifla
- LeiterplattenAkademie
- mikes-testingpartners
- Polar Instruments
- Samtec
- Silica
- TAUBE ELECTRONIC
- TECHNOLAM
- tecnotron
- unitel



Das Compendium

Die zweisprachige Sonderausgabe steht als ePaper im Internet zur Verfügung und kann kostenlos als gedrucktes Magazin bestellt werden:
www.leiterplatte2010.de

Anmeldung per Fax: +49(0)931 418-2740

Ich melde mich zum Seminar an

Ich wünsche die Hotelempfehlungen

Eine Anfahrtsbeschreibung, Hotelempfehlungen und ein elektronisches Anmeldeformular finden Sie im Internet unter www.leiterplatte2010.de

Name:

Ihre Fragen beantwortet Petra Bauer
Tel. +49(0)931 418-2477 E-Mail: petra.bauer@vogel.de

Vorname:

Teilnahmebedingungen:
Die Seminargebühr beträgt 180,- € zzgl. MwSt. pro Person. Die Gebühr enthält Tagungsunterlagen, Erfrischungen und Mittagessen.
Nach Eingang Ihrer Anmeldung erhalten Sie eine Bestätigung und Rechnung.
Bis zum 19. Oktober 2009 können Sie die Anmeldung schriftlich kostenlos stornieren. Bei Stornierung zu einem späteren Zeitpunkt berechnen wir 100,- € zzgl. MwSt. Die Anmeldung ist selbstverständlich übertragbar.

Straße:

PLZ/Ort:

Tel./Fax:

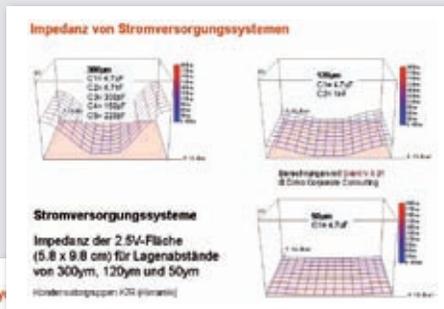
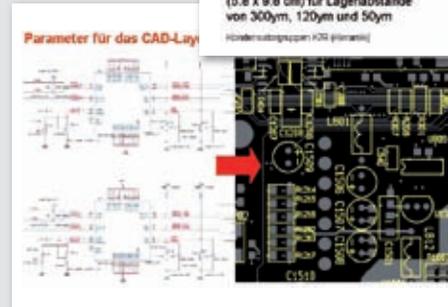
E-Mail:

Ort, Datum, Unterschrift:



Das meltemi-Board

in der Fachwelt bekannt als Leiterplatte 2010, ist eine Applikationsplattform für die Hochgeschwindigkeitsdatenübertragung.



Referenzdesign für stabile Board-Hardware im Hinblick auf High-Speed- und EMV-Verhalten

Das Praxis-Seminar stellt anhand des realen Projektes „Die Leiterplatte 2010“ die Stationen der Entwicklung der hochmodernen Hochleistungs-Elektronikbaugruppe meltemi vor. Die Merkmale dieser Baugruppe sind:

- intensive Berücksichtigung der Signalintegrität,
- schneller Datentransfer via LVDS,
- eine extreme EMV-Spezifikation und
- kapazitive Powerplanes.

Die Herangehensweise, Umsetzung und Realisierung dieser Baugruppe von der Bausteinauswahl bis zum EMV-Test im Messlabor sind im zweisprachigen Kompendium „Die Leiterplatte 2010“ beschrieben. Das Seminar ist die logische Fortsetzung des Projektes, in dem die mittelständischen Projektpartner ihre Erkenntnisse weitergeben.

Nach einer kurzen Einführung zu Projekt und Aufgabenstellung geht es im Seminar am Vormittag um die Konzeption und den Entwurf und am Nachmittag um die Realisierung der Baugruppe. Die Referenten berichten von ihren Erfahrungen in diesem Projekt.

An anschaulichen Beispielen wird gezeigt, wo die Tücken bei einer derartigen Aufgabe liegen und wie sich diese in der Praxis kostengünstig und effektiv vermeiden bzw. auflösen lassen.

In der abschließenden Podiumsdiskussion mit allen „Machern“ des Projektes können die Teilnehmer direkte Fragen zum Projekt und zur eigenen Aufgabenstellung diskutieren.

Das Seminar richtet sich an

- Entwickler von Leiterplatten und Baugruppen,
- Entscheider, die bereits mit komplexen, schnellen und/oder EMV-sensitiven Boards zu tun haben und
- Firmen, die künftig Projekte in diesem Bereich abwickeln wollen und daher Risiken und Kosten in der Praxis kennen lernen und abschätzen wollen.

Das Praxis-Seminar wird von einer Ausstellung begleitet. Darin können sich die Teilnehmer über Produkte und Lösungen der einschlägigen Anbieter sowie das Netzwerk „Die Leiterplatte 2010“ informieren.

Agenda: 5. November 2009

Einführung in die LP 2010	ab 08:30	Begrüßungsfrühstück und Registrierung
	09:30	Begrüßung Claudia Mallok, ELEKTRONIKPRAXIS
	09:40	Bericht: Die Leiterplatte 2010, Konzept, Historie, Ergebnisse, Blick in die Zukunft Arnold Wiemers, LeiterplattenAkademie
Konzeption & Entwurf von High-Speed-Baugruppen	10:00	Aufgabenstellung: Unterschiede SI/PI, der Nutzen des Netzwerk LP 2010 Siegfried Weigert, ibw - industrieberatung
	10:30	Leiterplattentechnologie für High-Speed-Multilayer Arnold Wiemers, Ilfa
	11:05	Kaffeepause
	11:30	Konzepte und Beispiele: Power Integrity Nils Dirks, Dirks Compliance Consulting
	12:05	Konzepte und Beispiele: Signal Integrity Hermann Reischer, Polar Instruments
	12:40	Mittagspause
Praxisbewährte Lösungsbeispiele für High-Speed-Baugruppen	13:45	Technische Anforderungen und Auswahl von Basismaterialien Volker Klafki, TECHNOLAM
	14:05	Erfahrungen mit dem CAD-Layout der Leiterplatte 2010 Jennifer Vincenz, Ilfa
	14:35	Produktion und Bestückung von High-Speed-Baugruppen Rainer Taube, TAUBE ELECTRONIC
	14:55	Die Leiterplatte 2010 – Technologie und Einsatzmöglichkeiten Gerhard Eigelsreiter, unitel
Diskussion und Ausblick	15:30	Kaffeepause
	16:00	Wem nützt die Leiterplatte 2010? Podiumsdiskussion mit den Referenten Moderation: Siegfried Weigert
	17:15	Zusammenfassung und Ausblick
	17:30	Ende der Veranstaltung