

16. FED – Konferenz

Bamberg

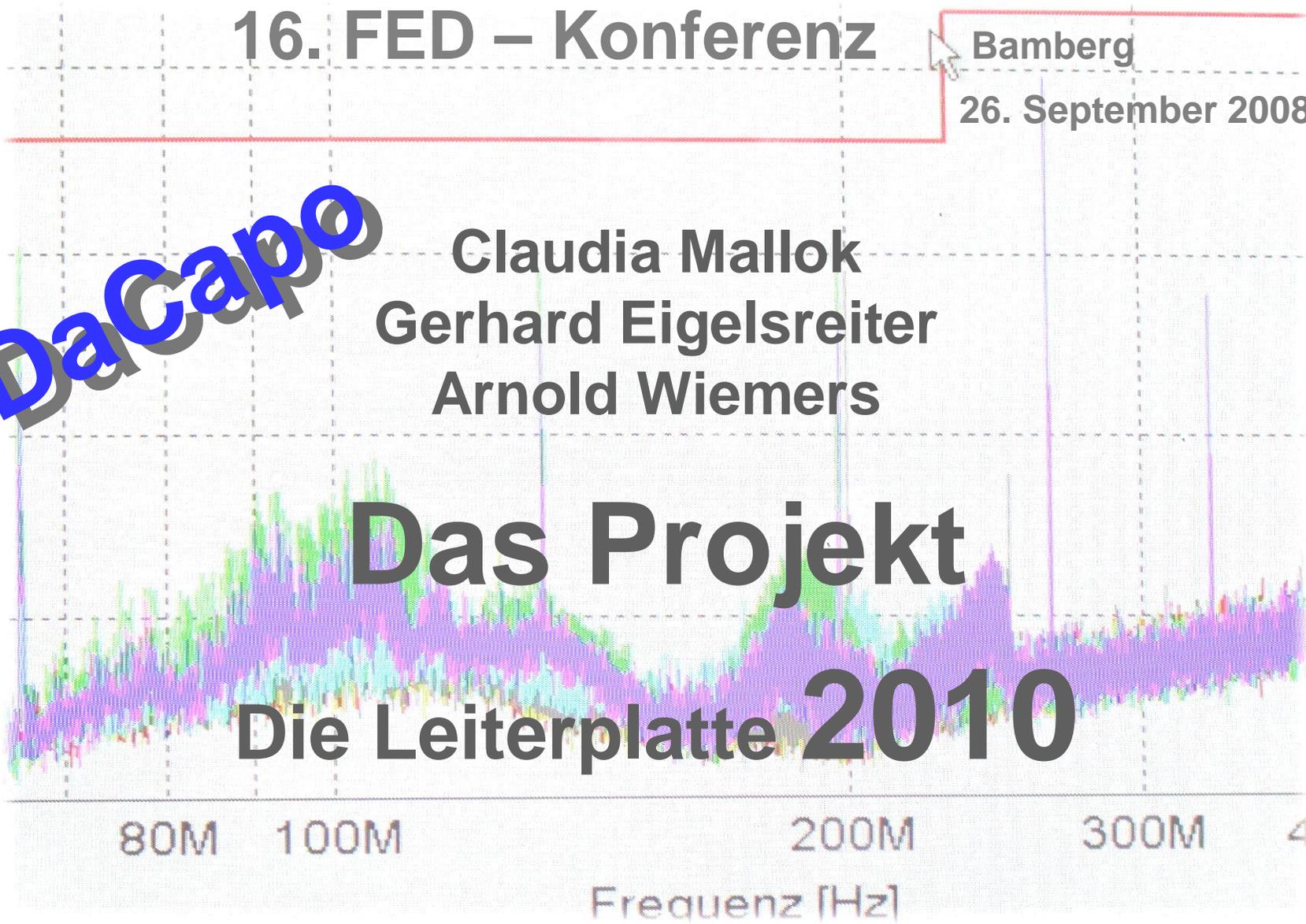
26. September 2008

DaCapo

Claudia Mallok
Gerhard Eigelsreiter
Arnold Wiemers

Das Projekt

Die Leiterplatte 2010



1. Anforderungen an Baugruppen

Geschwindigkeit und Integration

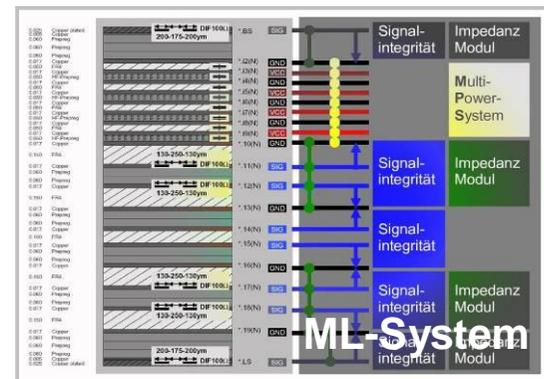
- ◆ Die zunehmende Leistung der integrierten Bauteile verändert die Anforderungen an das physikalische Umfeld der Leiterplatte.
- ◆ Bei Übertragungsfrequenzen > 1 GHz, bei Pulsanstiegszeiten < 3 ns und bei Datenraten > 1 GBit müssen elektronische Baugruppen als High-Speed-Schaltungen/Baugruppen eingestuft werden.
- ◆ Für die Konstruktion von Leiterplatten müssen heute strategische und funktionale Aspekte beachtet werden.



1.1 Strategische Optionen

Physikalische Anforderungen

- ◆ **Impedanz**
Single Ended Impedanzen
Differentielle Impedanzen
- ◆ **EMV**
Abschirmung / Kantenkontaktierung
- ◆ **Kapazitive Powerplanes**
Breitbandentkopplung
Entwärmung
- ◆ **Signalintegrität**
Funktionsstabilität



2. Das Projekt „Die Leiterplatte 2010“

Die Idee

Die „LP2010“ steht als Synonym für die Applikationsplattform „Meltemi“ der Fa. Unit^el aus Graz.

In der ELEKTRONIKPRAXIS wurden 14 Kapitel über die gesamte Entwicklung dieser Baugruppe vom Layout bis zum EMV-Test veröffentlicht.

Die Autoren haben Entscheidungshilfen gegeben und Alternativen beschrieben, die bei einer so komplexen Herausforderung eine erfolgsversprechende Lösung für eine stabile Board-Hardware darstellen. Es ist die **Idee** entstanden, die „LP2010“ als praxisbezogenes Gemeinschaftsprojekt über einen längeren Zeitraum mit mehreren Partnern weiterzuführen.



2.1 Das Projekt „Die Leiterplatte 2010“

Die Aufgabe

Die Projektteilnehmer sind der Überzeugung, daß nur die gemeinsame, partnerschaftliche Herangehensweise an ein progressives Projekt die erhofften Erfolge verspricht.

Die Aufgabe ist :

Mehrere Partner entwickeln das CAD-Layout für die „LP2010“ parallel auf ihren Tools nach.

Während der Laufzeit der CAD-Entwicklung wird die Vorgehensweise in Projekttagbüchern protokolliert und dokumentiert.

Es wird eine der wichtigen Aufgabenstellungen sein, zu beschreiben, welche Kompetenz seitens eines/einer Layouters/in erforderlich ist, um eine solche CAD-Konstruktion umzusetzen.



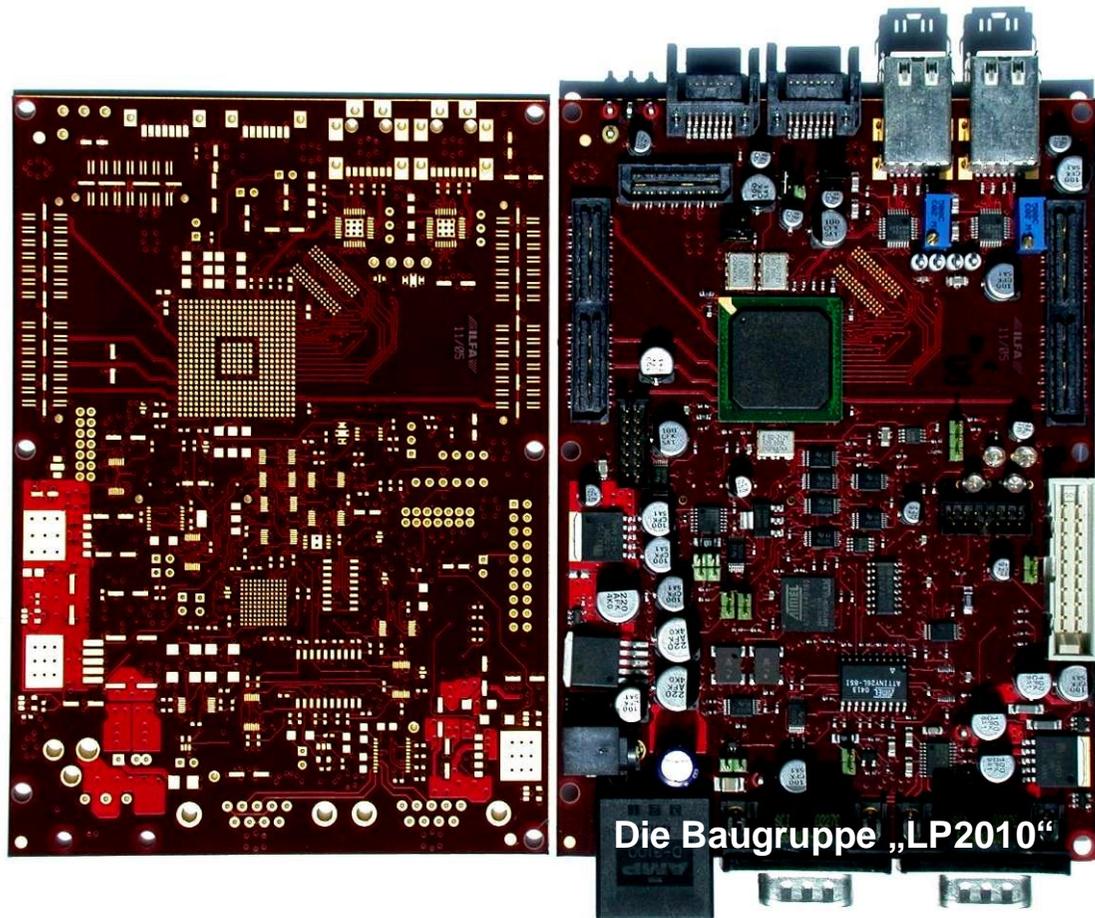
3. Das Baugruppenkonzept

Die „Leiterplatte 2010“

Die „LP2010“ basiert auf er High-Speed-CPU „meltemi“ der Fa. Unit[^]el, einer Entwicklung von Herrn Gerhard Eigelsreiter.

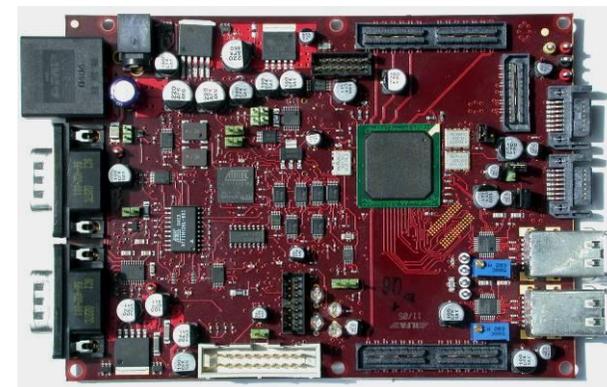
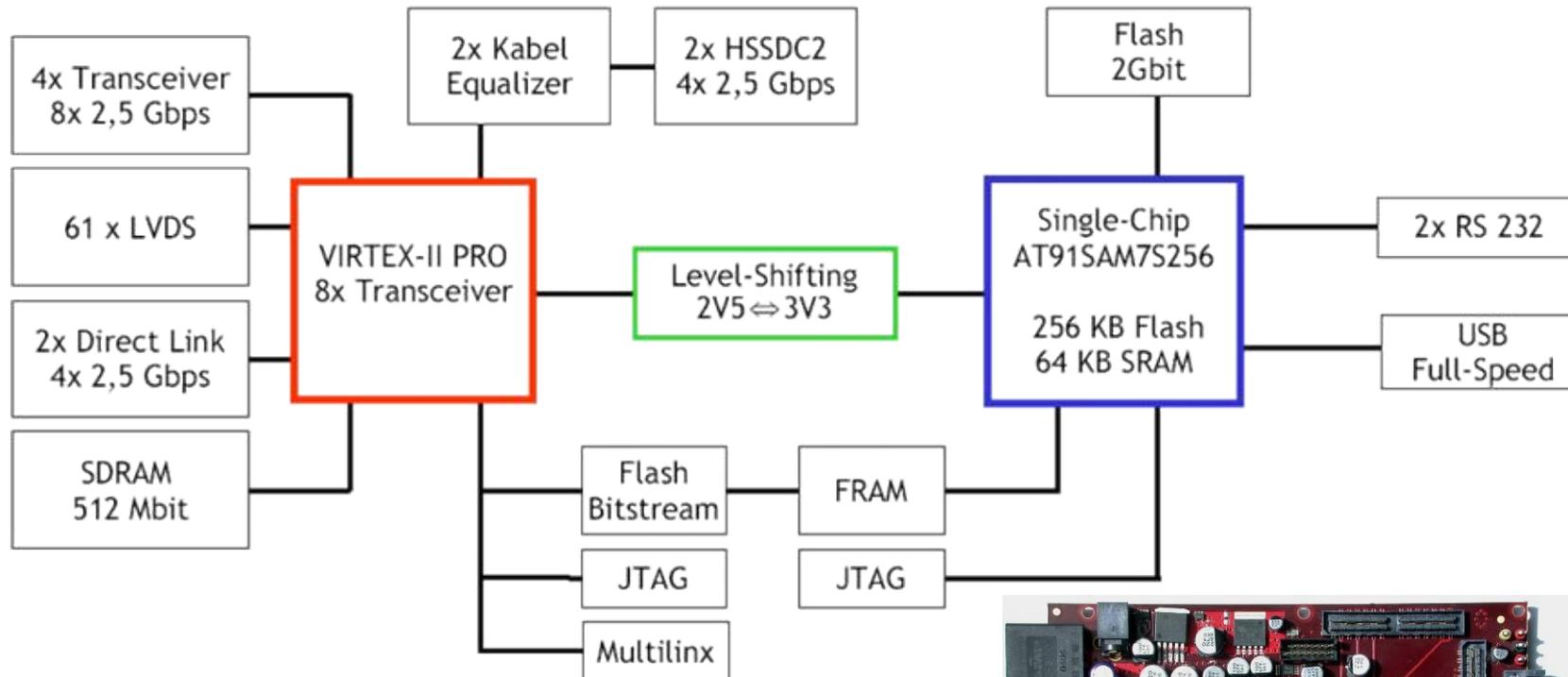
Eigenschaften

- ◆ Datatransfer > 4 GBit/s
- ◆ EMV-Stabilität
- ◆ Signalintegrität
- ◆ Impedanzdefiniert
- ◆ MPS
- ◆ C-Gruppen



3.1 Das Baugruppenkonzept

Blockschaltbild



Das Blockschaubild für die „LP2010“

© Unit^el / LeiterplattenAkademie Seminar „LP2010“

4. Bauvarianten

Baugruppen für das Projekt „LP2010“

Die Projektpartner haben bis jetzt drei CAD-Layouts fertiggestellt.

Für das Layout gab es Rahmenvorgaben. Außerhalb der Vorgaben stand es den Layoutern/innen frei, das Layout zu gestalten.

Der Lagenaufbau, die Platzierung der Bauteile, die Vorgaben für das Routing sind nach eigenem Ermessen bestimmt worden.

Damit entsteht ein Produkt, das die Alltagssituation abbildet. Es ist immer zu erwarten, daß bei gleicher technologischer Anforderung das Layout eine individuelle Ausprägung bekommt.

Die erste Charge der herzustellenden Baugruppen wird diese Ausprägung unverfälscht umsetzen. Als Variante, ohne Veränderung des Layoutes, werden Baugruppen mit einer Kantenmetallisierung gefertigt.

Die Ergebnisse der EMV-Prüfungen für diese Baugruppen werden die Entscheidungsgrundlage für weitere Chargen sein.



4.1 Bauvarianten

Baugruppen für das Projekt „LP2010“

CAD-System	Bibliothek für die Anschlußflächen			Metallisieren der Kanten		Oberflächen			Basismaterialien		Viatypes			Simulation + Layout		Minimale Dicke der Kerne		Pluggen		CES	3M
	7351A Typ B	7351A Typ C	eigene Library	Ja	Nein	Ni-Au	Sn	Ag	Standard	Low-Loss	Via DK	Via Blind Buried	Via in Pad	Simulation	Layout	50ym	100ym	Pluggen			
Cadence	-	-	x	x	-	+	electronix		x	später	x	später	x	+ ansoft	1	x		x	-	-	
Mentor	-	x	-	x	-	x	-	-	x	später	x	später	x	-	1 Thüringer (2 ?)	x		x	x	-	
Altium	-	-	x	x	x	x	x	-	x	später	x	später	x	-	1	x		x (?)	-	-	
Pulsonix	x	-	-	x	x	x	x	-	x	später	x	später	x	-	1 (2 ?)	x	x	x	-	-	

	STII	Tg	Td	CTEz	IEC	
FR4 1	175	120	310	4,0	61249-2-38	abstimmen
FR4 2	210	150	340	3,5	61249-2-37	abstimmen
FR4 3	225	170	340	3,0	61249-2-37	abstimmen

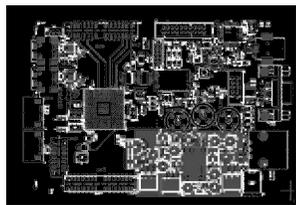
Information	
Cadence = DesConTec	CES = Constraint Editing System
Mentor = IDS	Thüringer = Herr Prof. Rainer Thüringer ist Ansprechpartner für Herrn Fend für weitere technische Varianten.
Altium = Taube	3M = 3M-Folienmaterial
Pulsonix = ILFA	



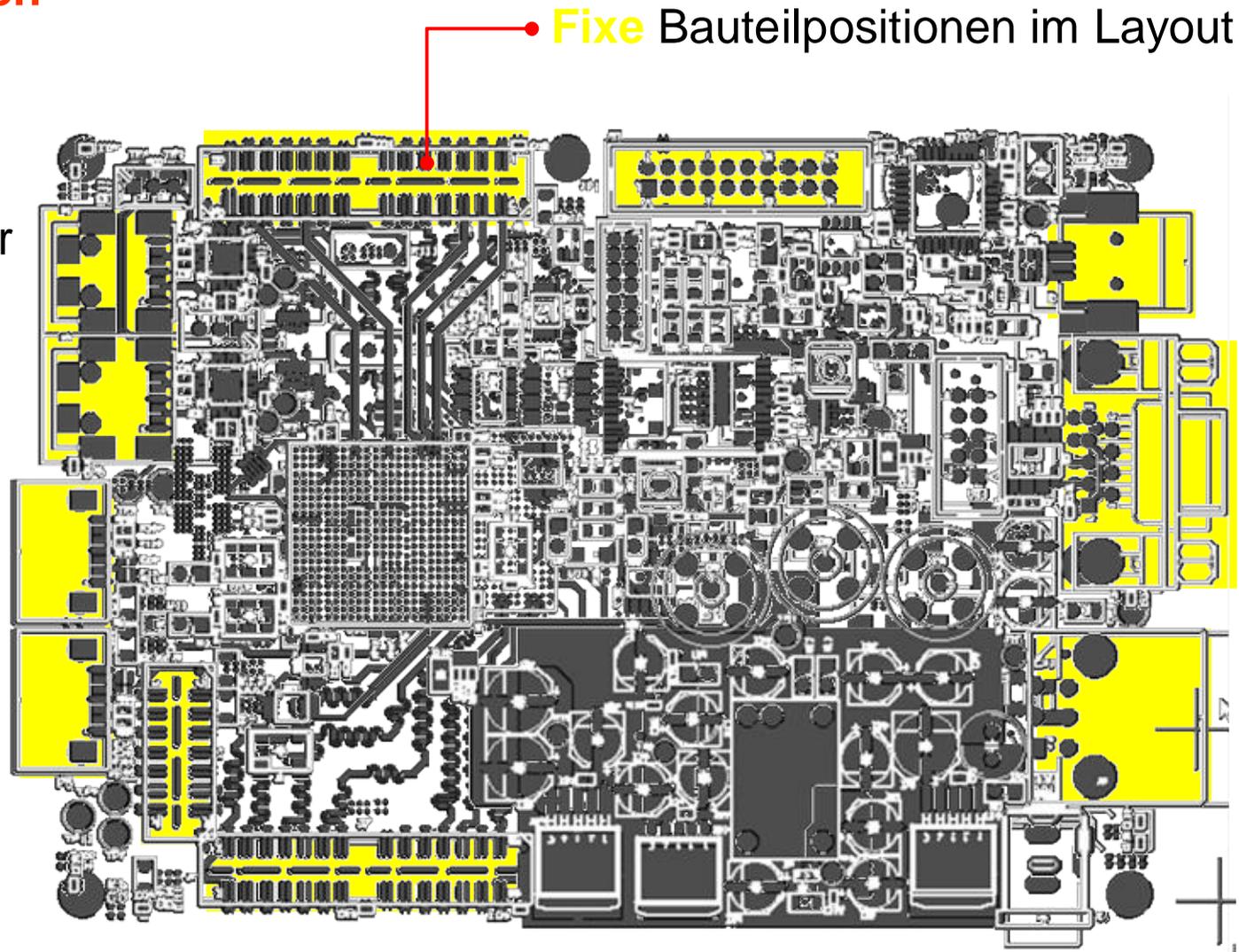
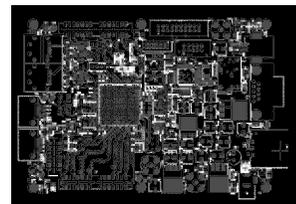
4.2 Aufbau-Varianten

Fixpositionen

Montage
der Layouts
übereinander

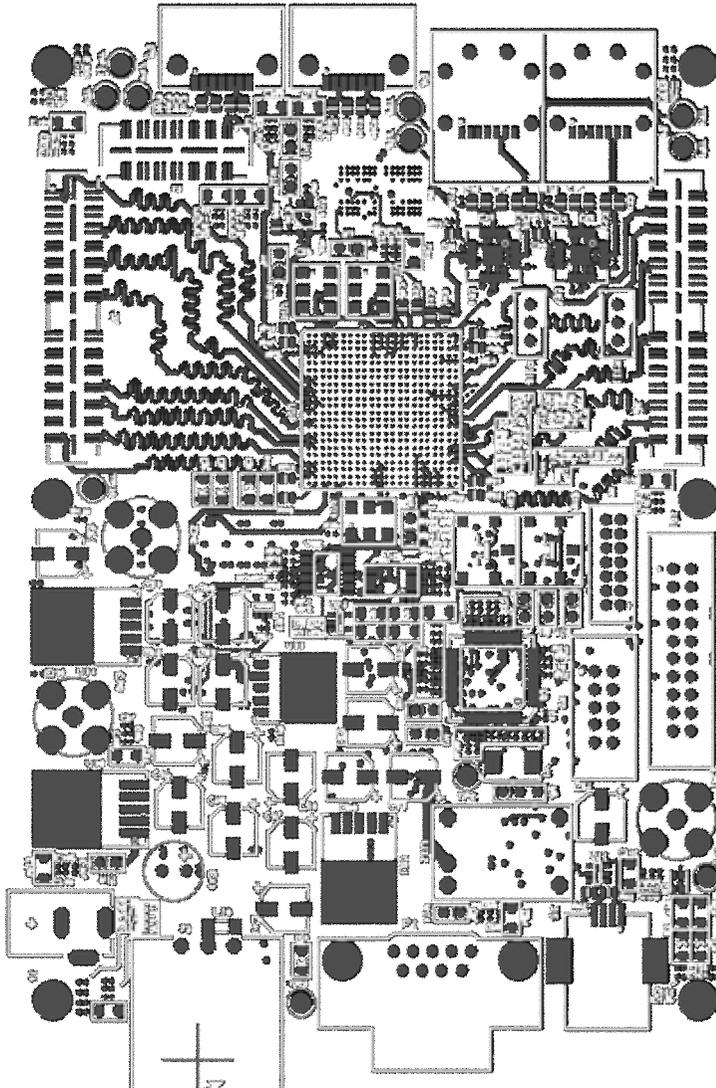


+

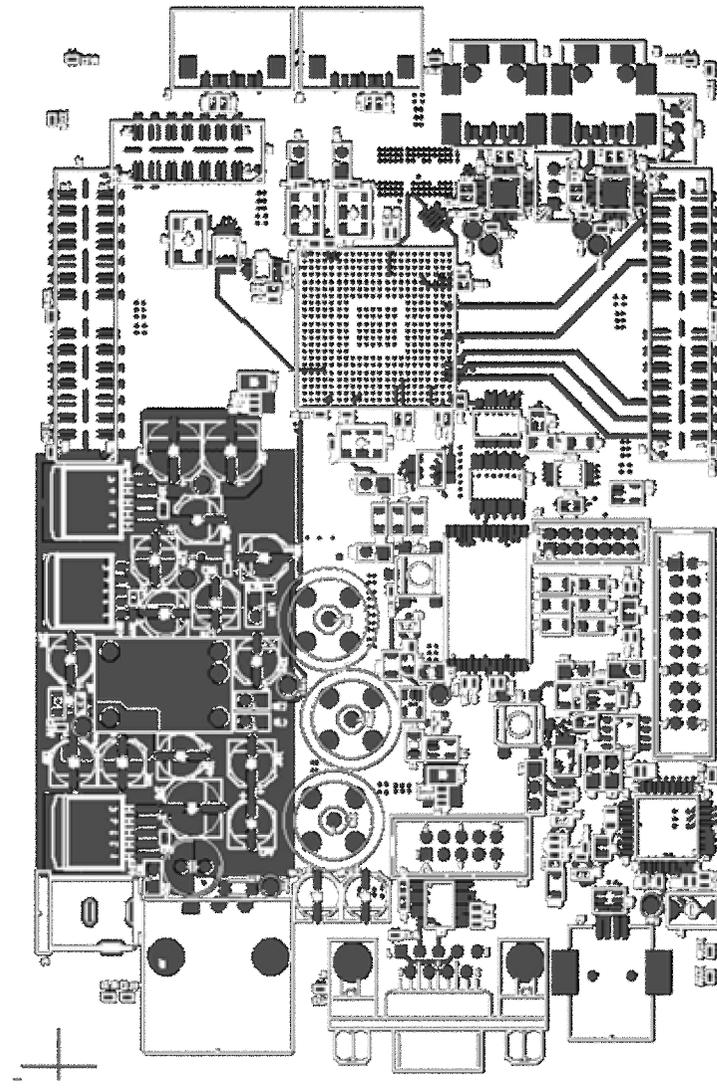


4.3 Aufbau-Varianten

Layouts im Vergleich



if8i171

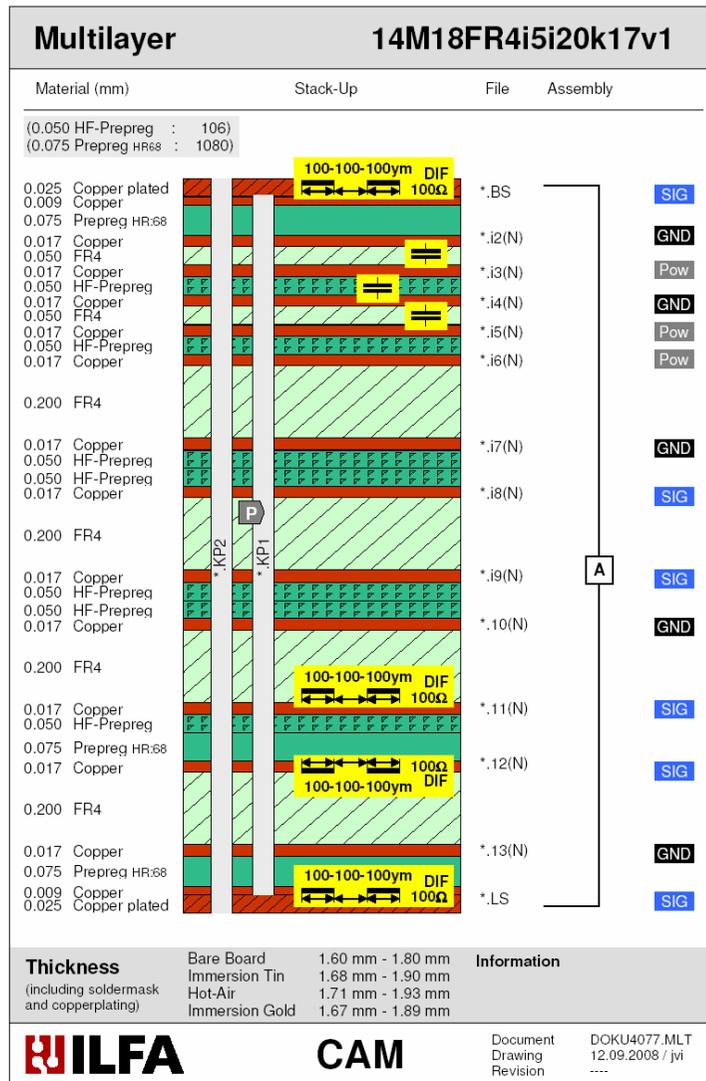


if8i160



4.4 Aufbau-Varianten

Die Multilayer-Baupläne



Bauplan für die CAM-Nummer ilf8i172

Die Multilayer-Baupläne sind für alle CAD-Layouts unterschiedlich.

Die Anzahl der Signalebenen und der Stromversorgungsebenen variiert.

Die Verteilung der Signale variiert.

Die geometrischen Vorgaben für die Umsetzung diverser funktionaler Eigenschaften (Impedanz, Signalintegrität) variieren.

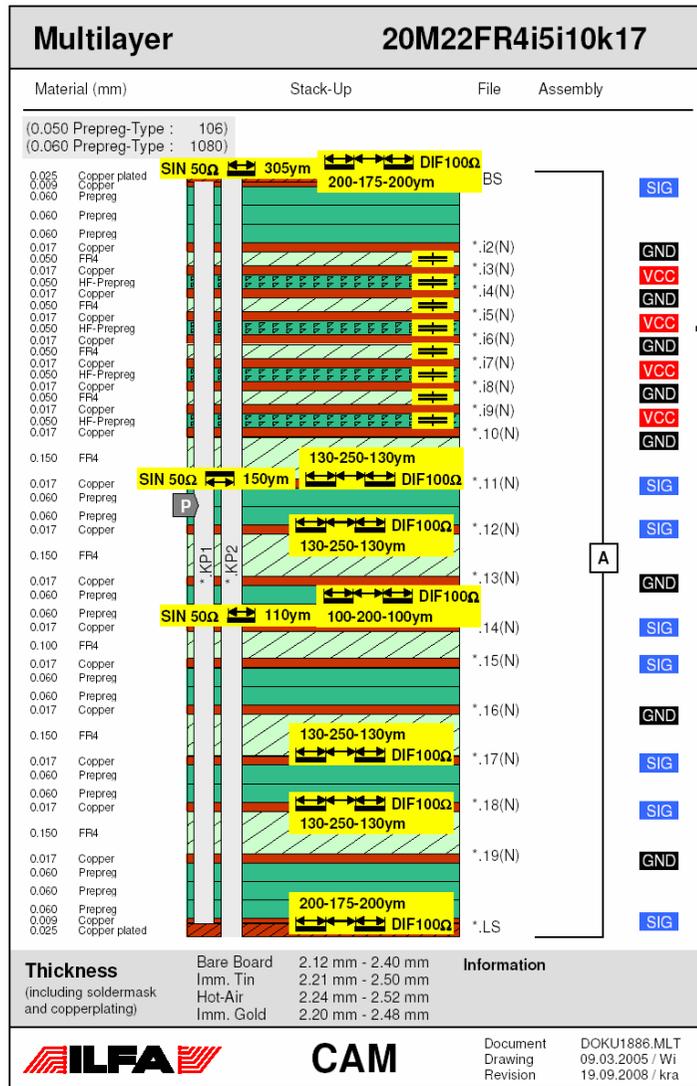
Die Variationen liegen im Ermessen des Designers/der Designerin.



4.5 Aufbau-Varianten

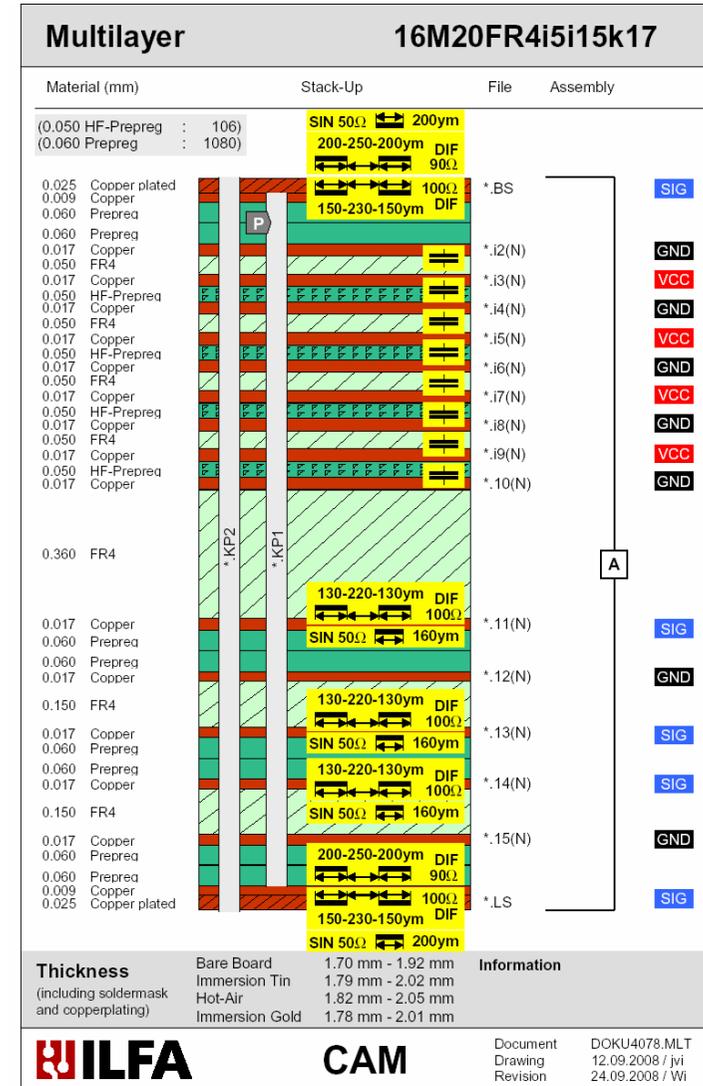
Die Multilayer-Baupläne

Bauplan für die CAM-Nummer.....



...ilf8i171

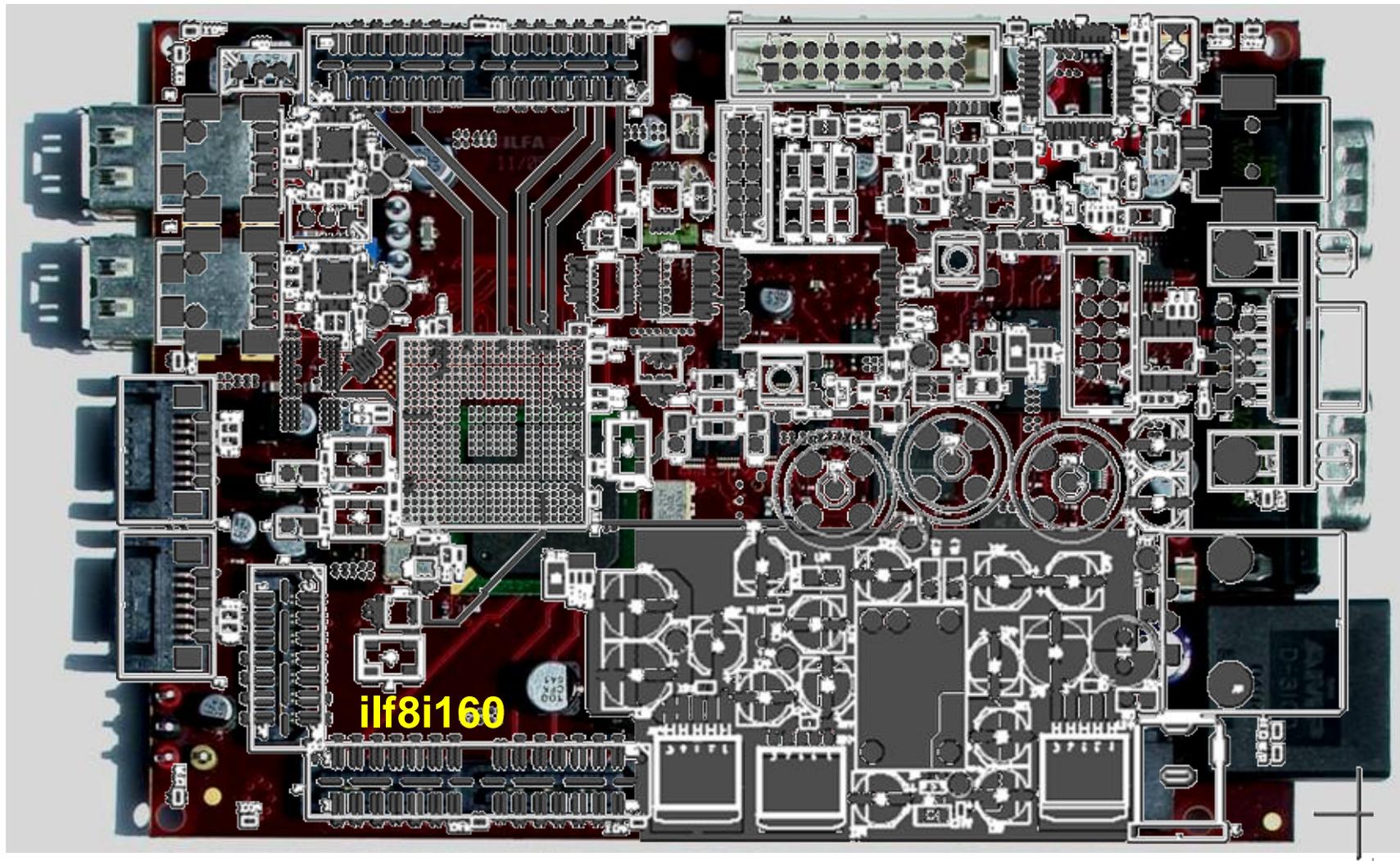
...ilf8i160



4.6 Aufbau-Varianten

Der Vergleich zum Original (1)

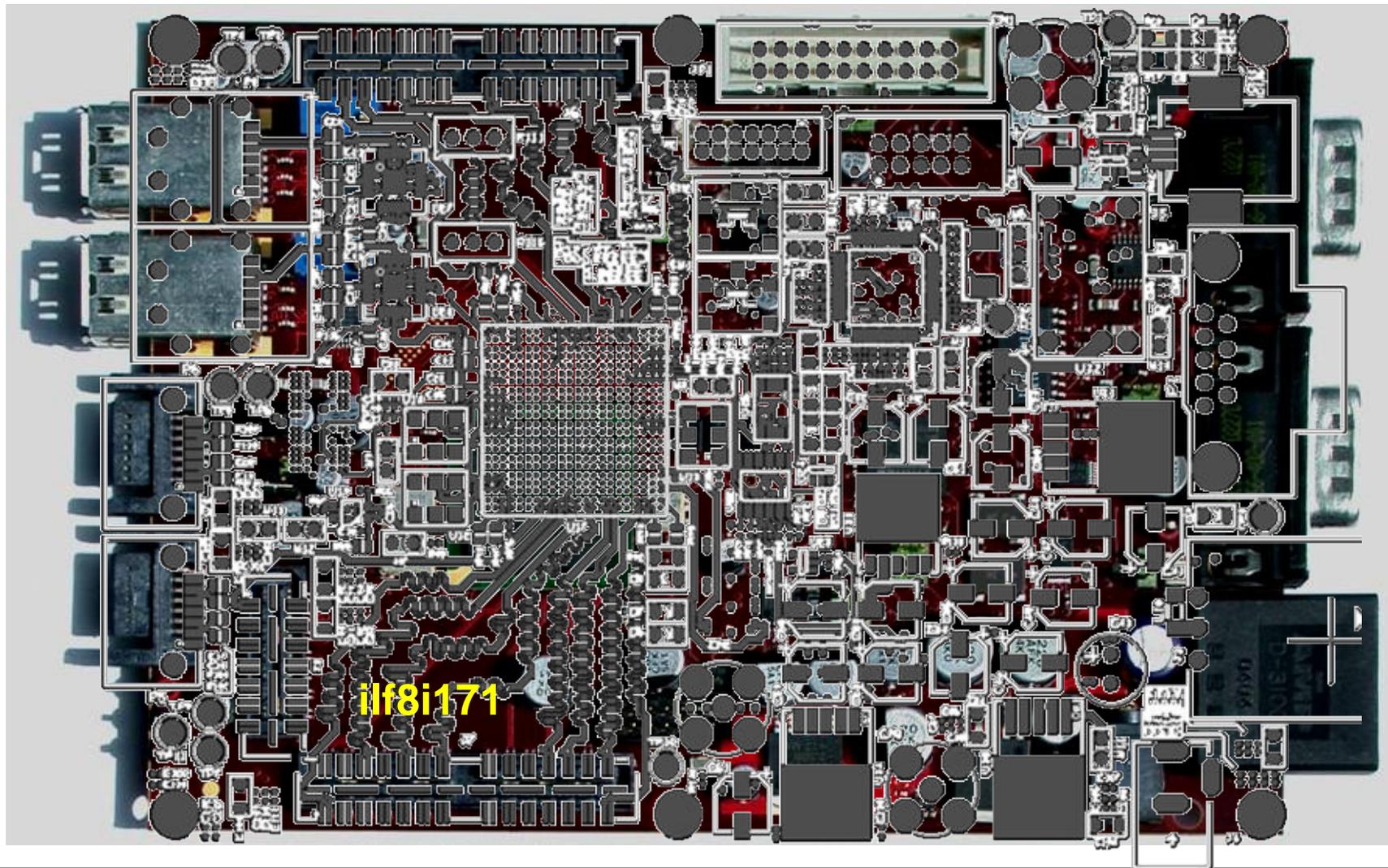
Original und Variante ilf8i160



4.7 Aufbau-Varianten

Der Vergleich zum Original (2)

Original und Variante ilf8i171



5. Analysen

Baugruppen für das Projekt „LP2010“

Die erste Analyse der CAD-Layouts, die von der Gruppe erstellt worden sind, erfolgt über die Inspektion der Gerber-Daten.

Der Fokus richtet sich auf die Stromversorgung und auf die Führung der impedanzdefinierten Einzel-Leitungen für die Übertragung von Single-Ended-Signalen, respektive auf die Geometrie von Leitungspaaren für die differentielle Übertragung.

Damit werden alltägliche Situationen erfaßt, die sich automatisch beim Erstellen eines Layoutes ergeben.

Es ist offensichtlich, daß die Parametrisierung von Vorgaben für das Routing komplex ist. Dabei ist nicht bewiesen/widerlegt, ob in einem Software-Programm die Abbildung ALLER Parameter überhaupt möglich ist.

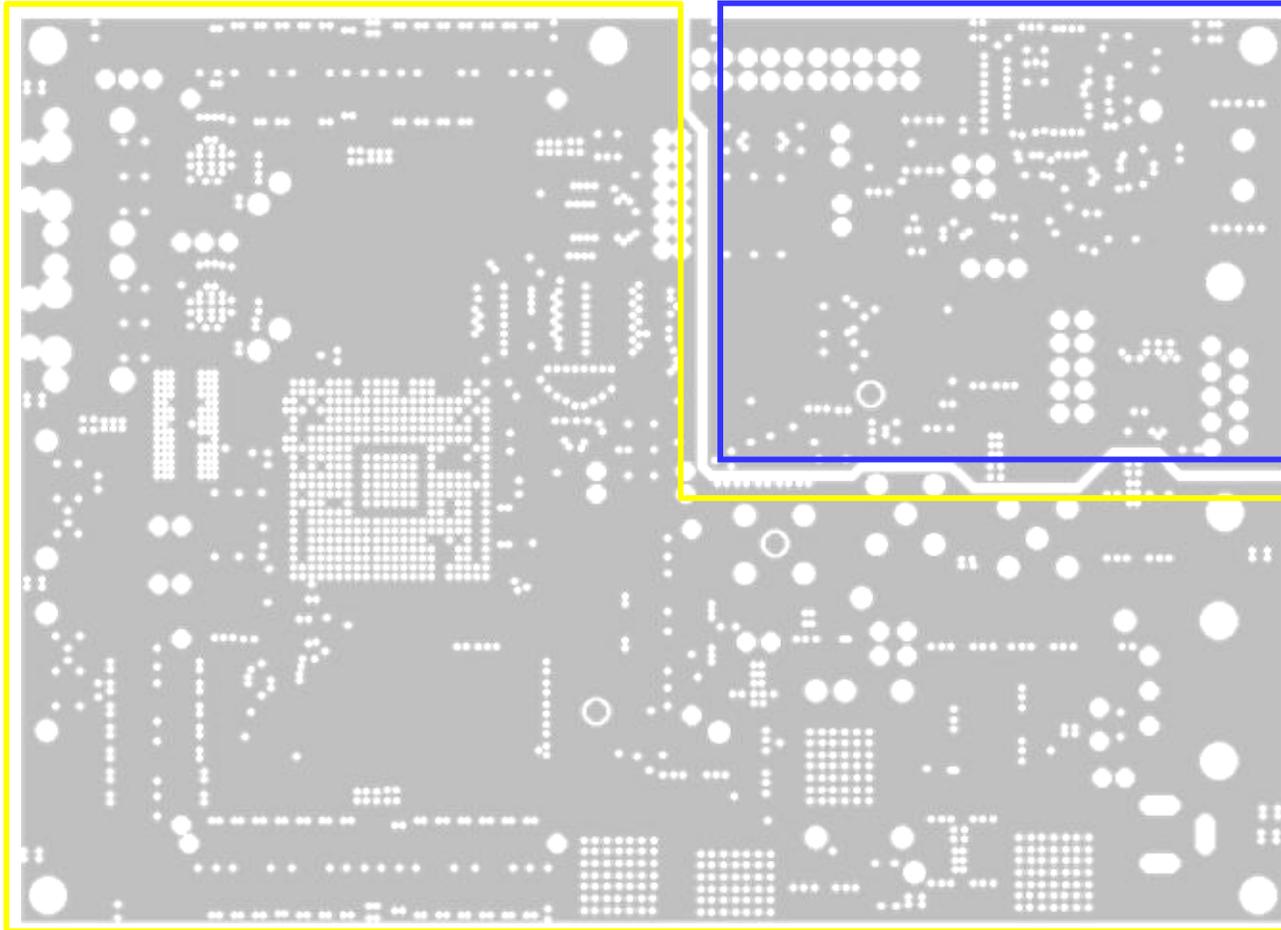
Es ist ebenso offensichtlich, daß die Alltagsroutine des Layouters/der Layouterin viele kleine Großzügigkeiten mit sich bringt.

Vor dem Hintergrund der Anforderungen an High-Speed-Baugruppen ergeben sich daraus im Detail sehr viele mögliche Verbesserungen.



5.1 Analysen

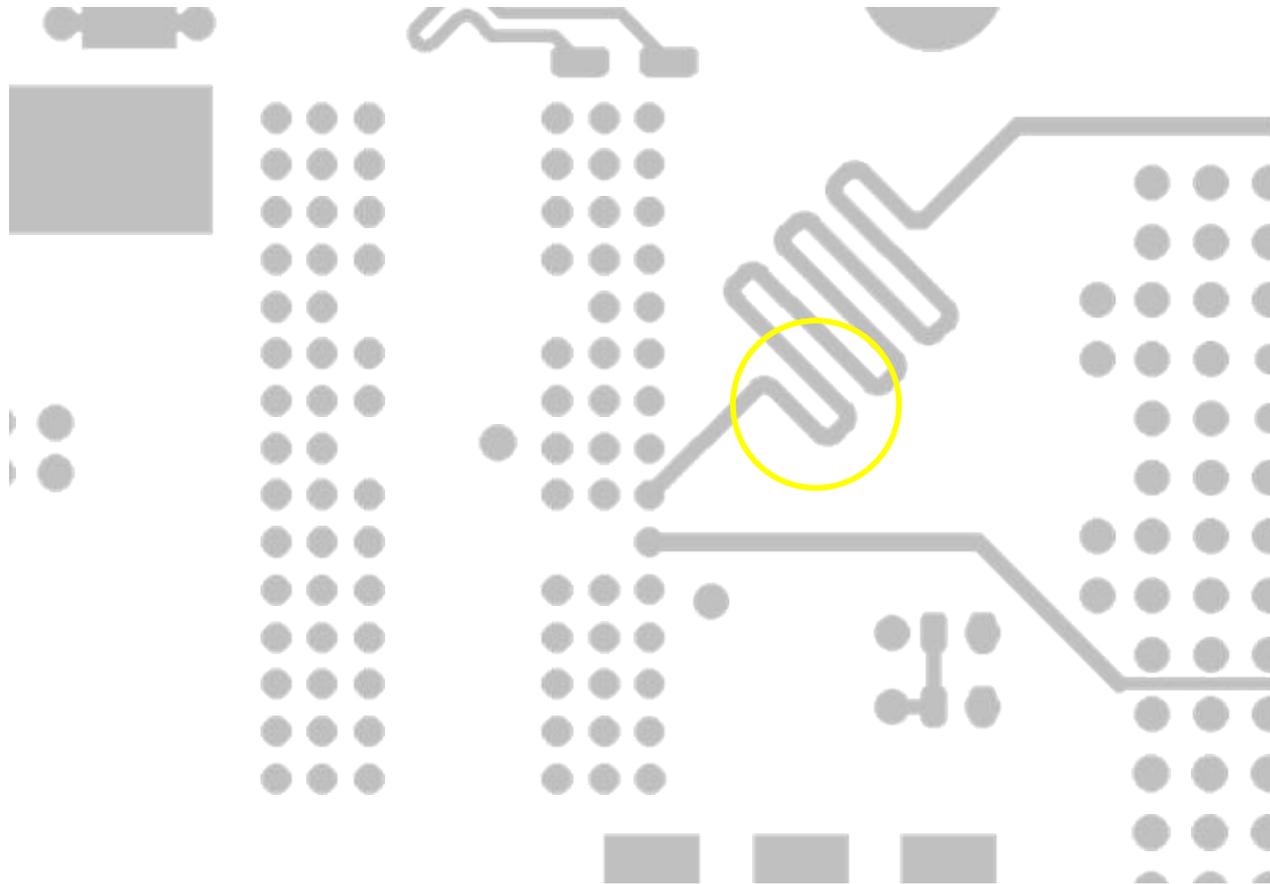
Powerplane-Geometrien



Die Geometrie der Powerplane soll rechteckig sein.

5.2 Analysen

Die Struktur von Mäandern

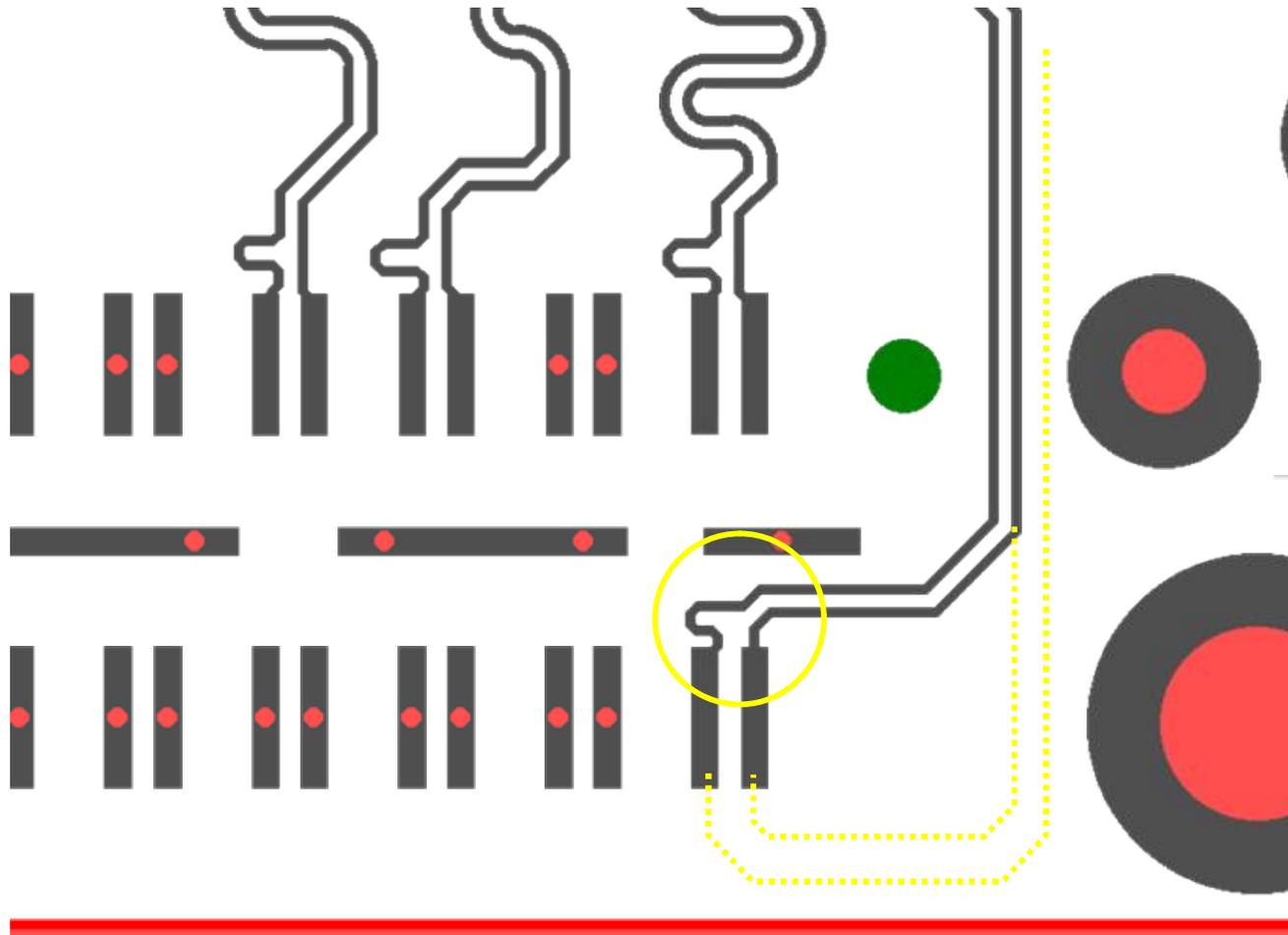


Der Leiterbahnabstand benachbarter Schleifen ist hier zu gering.



5.3 Analysen

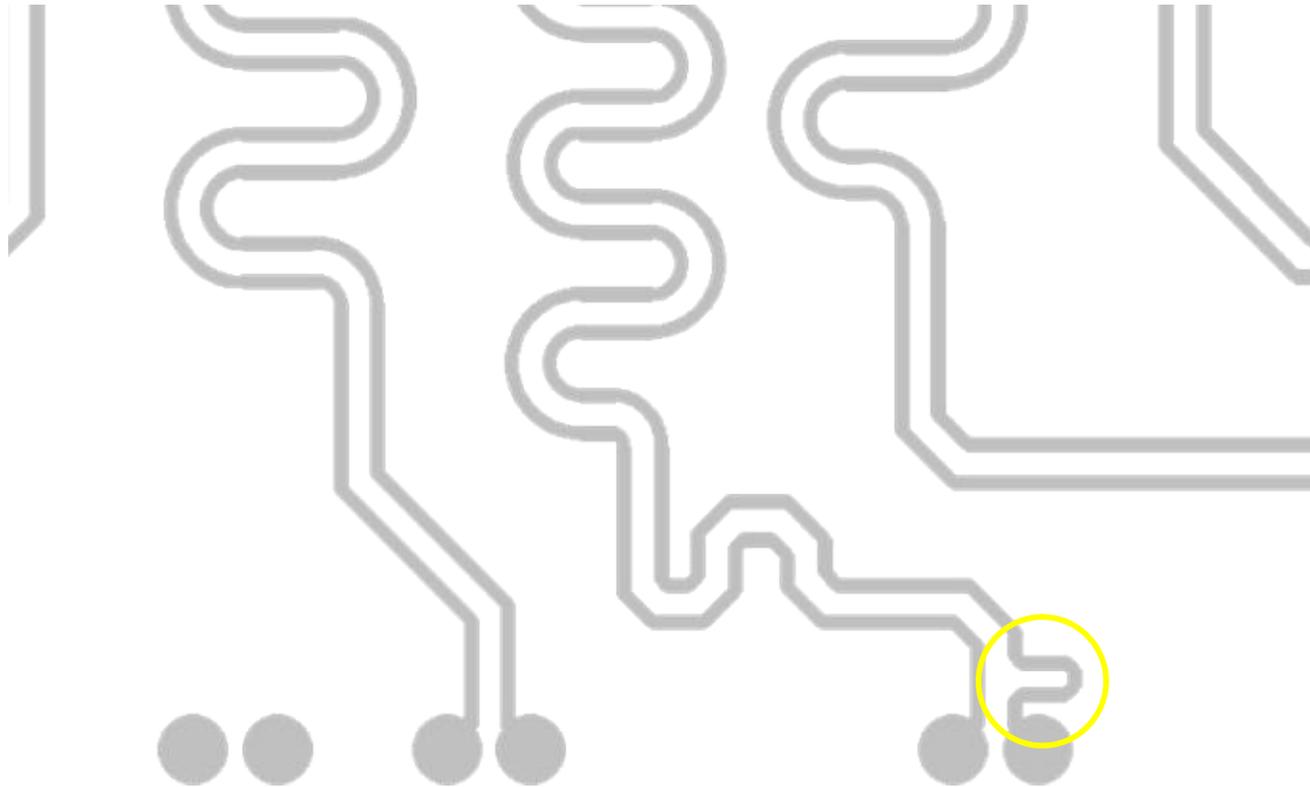
Die Anbindung von Leiterbahnen



Die Leiterbahn muß von außen an den Stecker angebunden werden.

5.4 Analysen

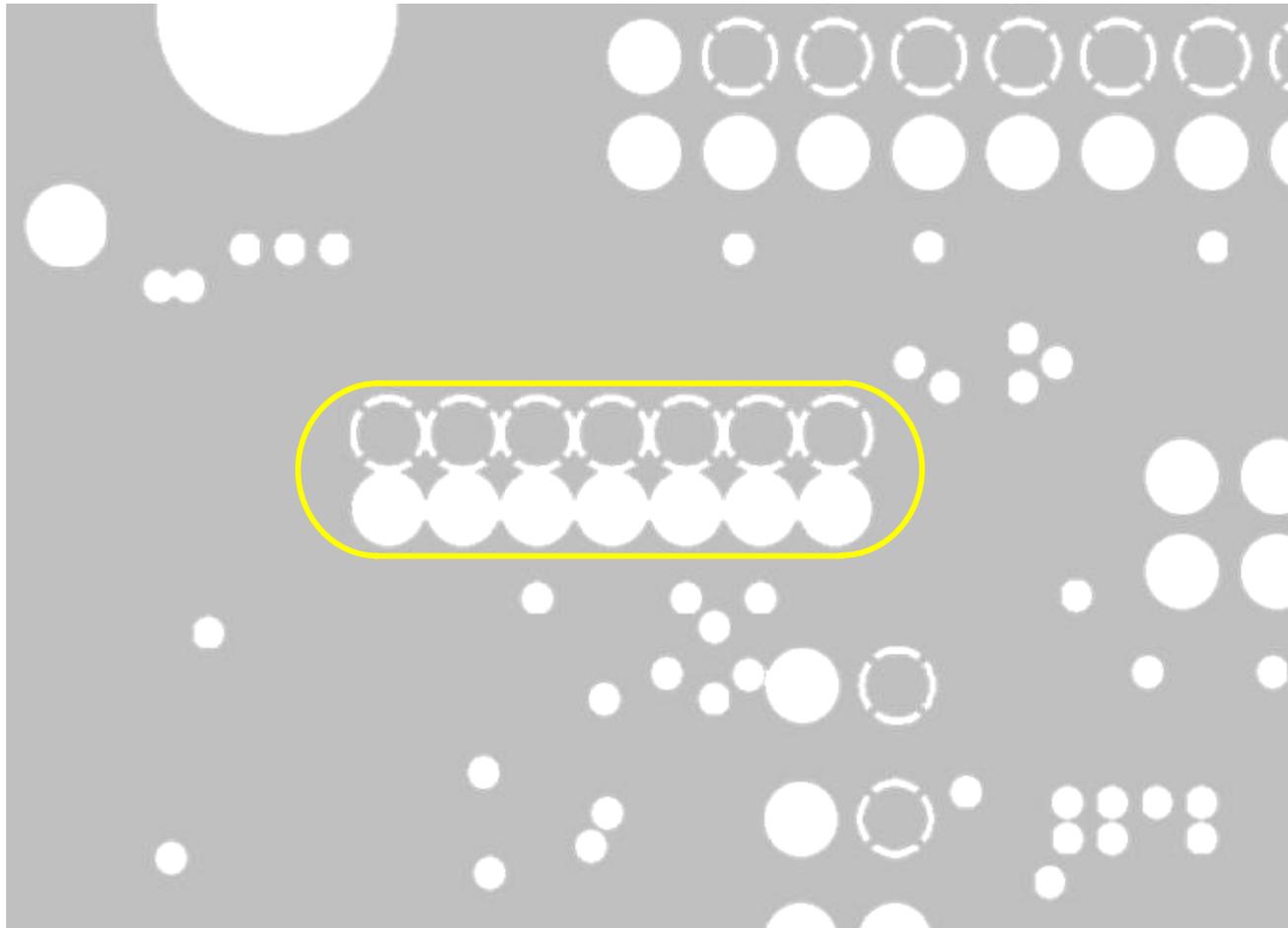
Ausgleichsbögen



Der Abstand im Ausgleichsbogen ist zu gering.

5.5 Analysen

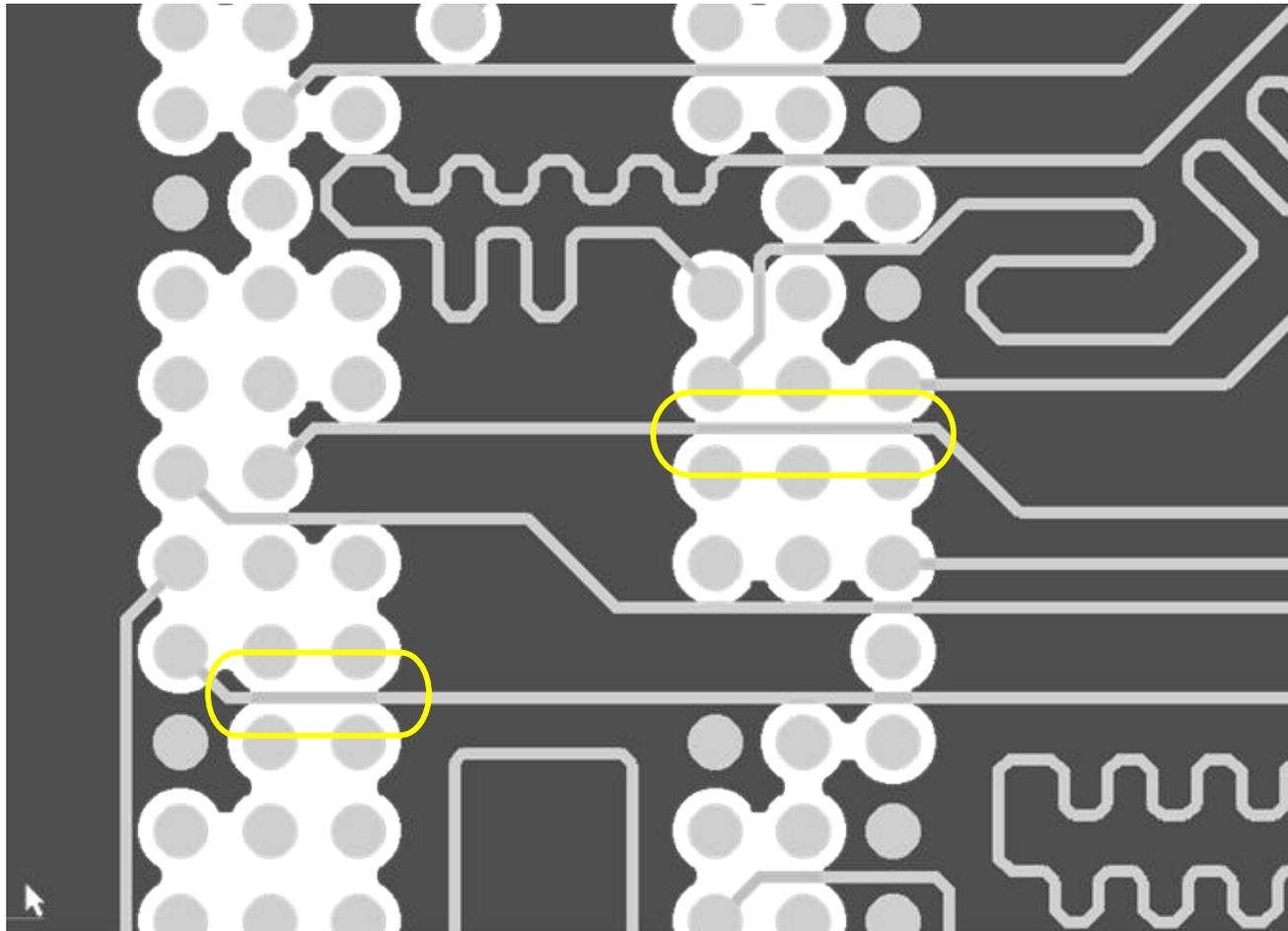
Schlitz in Powerplanes



Der Schlitz verändert die Impedanz auf der Stromversorgungsebene.

5.6 Analysen

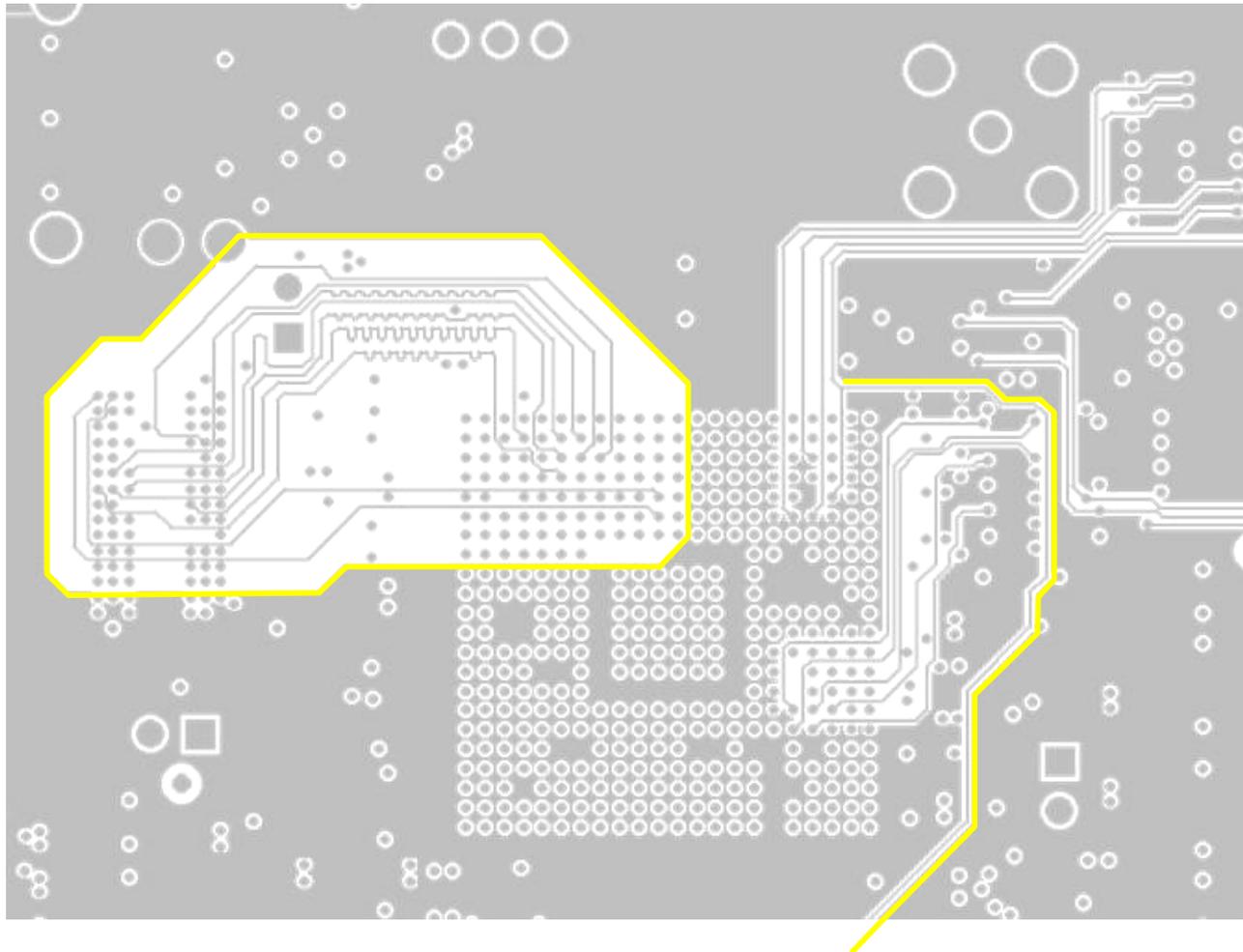
Referenzbezüge



Den Signalleitungen fehlt über den Freistellungen der Massebezug.

5.7 Analysen

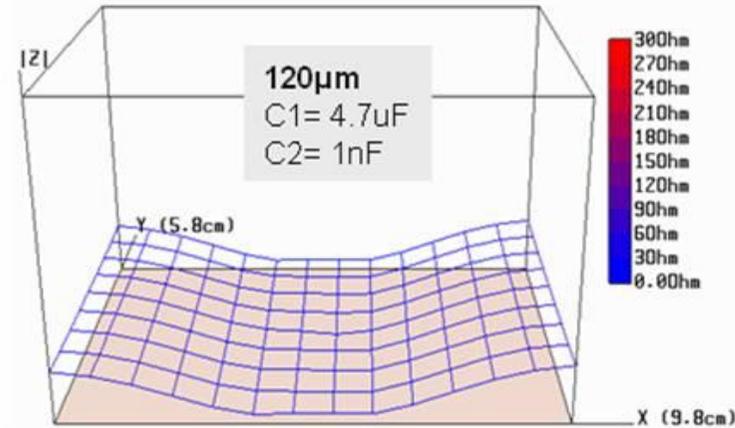
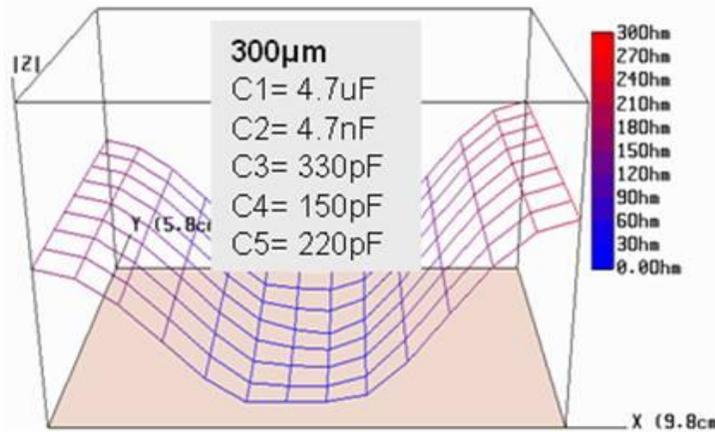
Segmentierungen in Powerplanes



Die Segmentierung der 3V3-Plane ist nicht von Vorteil.

5.8 Analysen

Impedanz von Stromversorgungssystemen

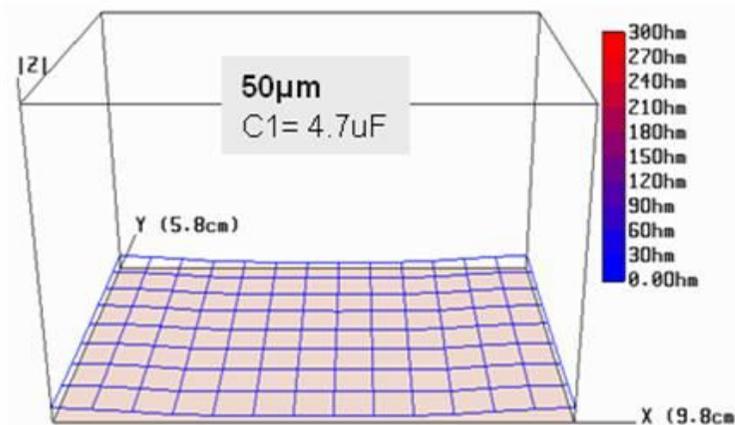


Berechnungen mit Silent V.4.01
© Dirks Corporate Consulting

Stromversorgungssysteme

Impedanz der 2.5V-Fläche
(5.8 x 9.8 cm) für Lagenabstände
von 300µm, 120µm und 50µm

Kondensatorgruppen X7R (Keramik)



© Unit[^]el / LeiterplattenAkademie Seminar „LP2010“



Anhang



8. Anhang / Das Projekt „LP2010“

Die Mitglieder der Projektgruppe „LP2010“

unit[^]el

Unit[^]el

Graz
Herr Gerhard Eigelsreiter

Beratung, Projektkompetenz
Veröffentlichung, Seminare

**ELEKTRONIK
PRAXIS**

ELEKTRONIKPRAXIS

Vogel Industrie Medien
Würzburg
Frau Claudia Mallok

Projektleitung, Print-Medien
Diskussionsforum im Internet
Webcast, Abschlußpräsentation

FED

FED

Berlin

Beratung, Forum
FED-Konferenz

DesConTec
Design Consulting Technologie
FlowCAD

DesConTec GmbH

FlowCAD Services

München-Feldkirchen
Herr Ronald Weber
Herr Martin Wrchotka

CAD-Layout
Leiterplattenkonstruktion

ILFA
Feinstleitertechnik

ILFA GmbH

Hannover
Frau Jennifer Vincenz
Herr Arnold Wiemers

CAD-Layout,
Leiterplattentechnologie
Assistenz zur Projektleitung



8.1 Anhang / Das Projekt „LP2010“

Die Mitglieder der Projektgruppe „LP2010“



Taube Electronic GmbH CAD-Layout
Berlin Beratung
Herr Rainer Taube Leiterplattenkonstruktion
Frau Lange Bestückung der Baugruppen
Herr Paape



IDS CAD-Layout
Schwalbach a. Ts. Leiterplattenkonstruktion
Herr Thomas Fend



LeiterplattenAkademie Veröffentlichungen, PR
Berlin Seminare, Marketing
Frau Kathrin Fechner



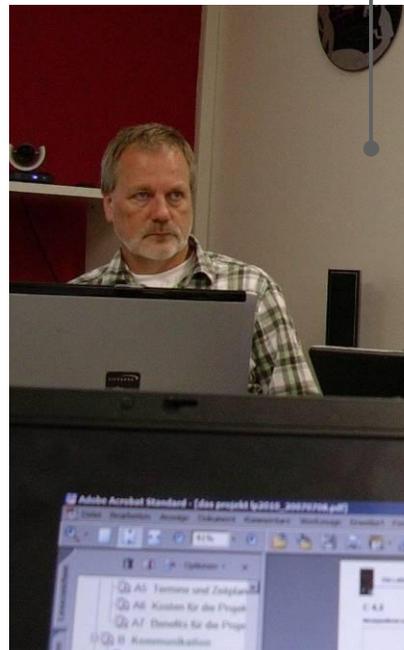
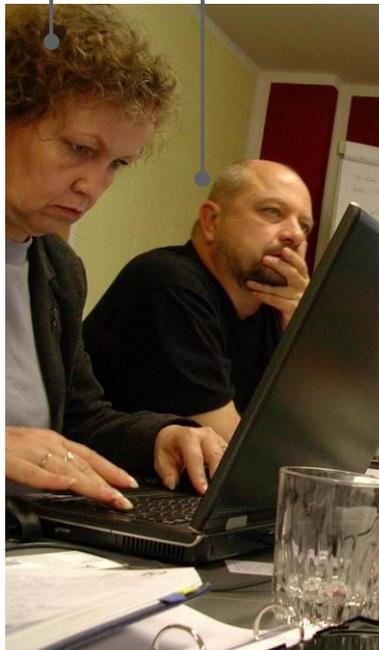
ILFA Akademie Veröffentlichungen, Marketing
Hannover Tutorials
Frau Katja Nordhausen



8.2 Anhang / Das Projekt „LP2010“

Einige Mitglieder der Projektgruppe „LP2010“

- Jennifer Vincenz
- Roland Krammer
- Gerhard Eigelsreiter
- Gerd Prillwitz
- Ronald Weber
- Rainer Taube
- Thomas Fend



8.3 Anhang / Das Projekt „LP2010“

Unterstützung

Die Projektpartner erhalten externe Unterstützung :

Projektpartner	Externes Unternehmen	Ansprechpartner
ILFA	Fa. tecnotron	Herr Schulte
TAUBE	Polar Instruments	Herr Reischer
DesConTec FlowCAD	Fa. FlowCAD Fa. Zitzmann Fa. Ansoft	Herr Müller Herr Hartmann Herr Prillwitz
IDS	Mentor Graphics HS Gießen / privat	Herr Menzel Herr Prof. Thüringer



9. Anhang / Freigabe der Dokumente

Perspektiven

Herr Eigelsreiter hat alle Schaltpläne, Netzlisten, Bauteillisten und Mechanikdaten freigegeben.

Die Daten für die Erstellung des Layouts „LP2010“ werden als **Download** über die Site der ELEKTRONIKPRAXIS zur Verfügung gestellt. Der Termin wird in der ELEKTRONIKPRAXIS bekannt gegeben (Domain : www.leiterplatte2010.de).

Die **Freigabe** gilt auch für die Daten, die während der Projektarbeit der Gruppe entstehen. Die Baugruppe könnte dann komplett nachentwickelt werden. In der letzten Ausbaustufe liegen die Layoutdaten der Projektgruppe im Original vor, inklusive aller Bibliotheken, Constraints und Netzlisten.

Die **Bedingungen** sind :

- 1) Die Weitergabe der Daten erfolgt unter Haftungsausschluß.
- 2) Es erfolgt eine Registrierung durch die ELEKTRONIKPRAXIS.
- 3) Die Ergebnisse werden allgemein zugänglich veröffentlicht.

