

DesConTec
Design Consulting Technologie

**ELEKTRONIK
PRAXIS**

F E D

Thomas Fend
IDS
Interconnection Design Services

ILFA
Akademie

ILFA
Feinstleitertechnik

**Leiterplatten
Akademie**

**TAUBE
ELECTRONIC**

unit[^]el

Das Projekt

Die Leiterplatte

2010

Stand : 08. Juli 2007



Versionsstand V1.0

Version **1.0**
Datum **16. Mai 2007**

V1.0 -- 16-05-2007

Schaltpläne	V1.0	unitel / Herr Eigelsreiter	
Bauelemente-Links	V1.0	unitel / Herr Eigelsreiter	
Netzlisten	Multiwire	V1.0	unitel / Herr Eigelsreiter
	PADS	V1.0	unitel / Herr Eigelsreiter
	Protel2	V1.0	unitel / Herr Eigelsreiter
Bauelemente-Liste (BOM)	V1.0	unitel / Herr Eigelsreiter	

PDF-Dokument

Projektbeschreibung	ILFA / Herr Wiemers
File-Bezeichnung	das projekt lp2010_20070521.pdf
Status	Erstanlage aller zur Zeit vorhandenen Dokumente



Versionsstand V1.2

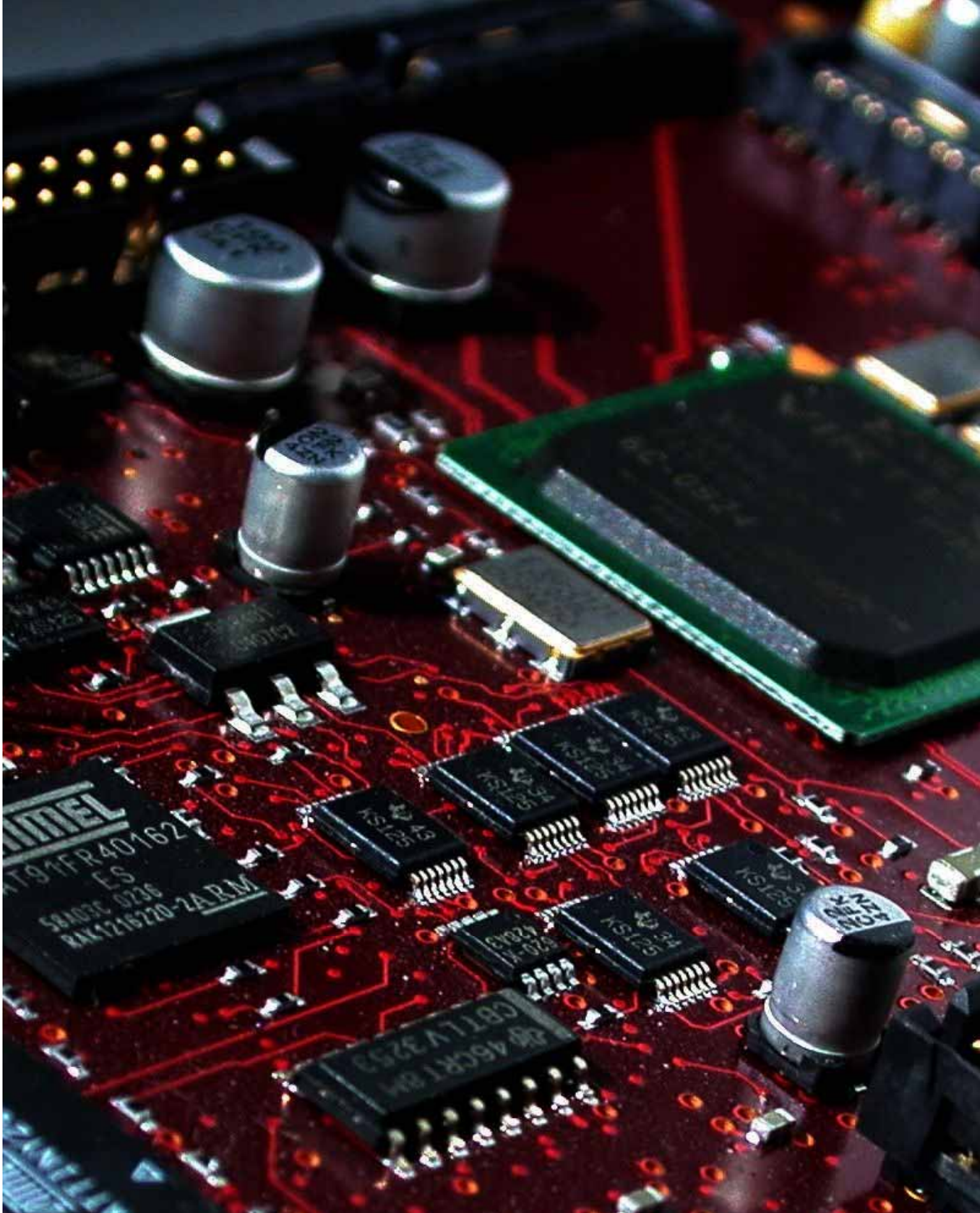
Ein Versionsstand 1.2 liegt nicht vor.



Originaldokumentation der Versionsstände unit^{el} / G. Eigelsreiter vom 14. Juli 2007

Versions-Liste V1.3

Datum	Version	Revision
16-05-2007	1.0	<u>Erstellung von:</u> Schaltpläne, Bauelemente-Links, Netzlisten [Multiwire, PADS, Protel2], Bauelemente-Liste (BOM).
22-05-2007	1.1	<u>Erweiterungen:</u> <ul style="list-style-type: none">● Mechanische Abmessungen Bottom_Side-PrLP2010_V1_1.pdf, sowie mechanische Abmessungen Top_Side-PrLP2010_V1_1.pdf.● Fixierung der mechanischen Position relevanter Stecker (P1, P3-P6, J1, J3-J8, JP1). Diese Steckerpositionen sind ohne Ausnahme einzuhalten.● Mechanische Abmessungen der Leiterplatte und der Befestigungsbohrungen. Auch diese Angaben sind vorgegeben und strikt einzuhalten. <u>Modifikation Schaltpläne:</u> <ul style="list-style-type: none">● Anpassen der Referenzbezeichnungen der Stecker (P1, P3-P6, J1, J3-J8, JP1) an das ursprüngliche 20-Lagen meltemi-Board.● Netzlisten Multiwire, PADS, Protel2.● Bauelemente-Liste (BOM).
14-06-2007	1.3	<u>Modifikation Schaltpläne:</u> <ul style="list-style-type: none">● Geringfügige Anpassungen bei den MPU-Portleitungen (PA[0..31])● Netzlisten Multiwire, PADS, Protel2.● Bauelemente-Liste (BOM).
	1.3	<u>Erweiterungen Schaltpläne:</u> <ul style="list-style-type: none">● Kantenkondensatoren im Schaltplanmodul „Kondensator-Gruppen“.● BNC Buchsen im Schaltplanmodul „Multipower“.
	1.5	<u>Modifikation Bauelemente-Links:</u> <ul style="list-style-type: none">● Massive Erweiterung der Datenblatt-Links.● Zusätzliche Spalte für die Bauform.● Mechanische Abmessungen der Leiterplatte und der Befestigungsbohrungen. Auch diese Angaben sind vorgegeben und strikt einzuhalten.



Übersicht





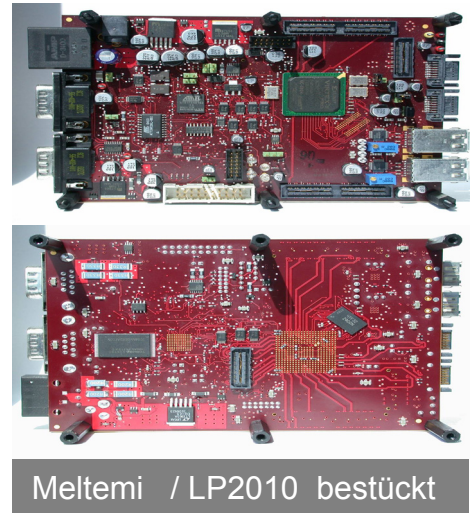
Übersicht

Eine erfolgversprechende Lösung für EMV-stabile Hardware – ein bislang einmaliges Projekt.

Die Leiterplatte 2010

Stellvertretend für „Die Leiterplatte 2010“ steht die Baugruppe „Meltemi“, eine Entwicklung der Fa. unit^el aus Graz. Verantwortlich für das Konzept ist Herr Gerhard Eigelsreiter.

Das Board ist für die Verarbeitung von Datenvolumina im Gigabit-Bereich konzipiert. Der zentrale Prozessor ist ein FPGA vom Typ Virtex II. Die Besonderheiten der Anforderung sind die intensive Berücksichtigung der Signalintegrität, der schnelle Datentransfer via LVDS, eine extreme EMV-Spezifikation und die kapazitive Nutzung von Powerplanes. Die Leiterplatte zu „Meltemi“ ist ein 20-lagiger Multilayer mit einem MultiPowerSystem in 50-µm-Abständen, mit gepluggten Vias und mit kontaktierter Kontur.



Meltemi / LP2010 bestückt

Projektpartner

Aktive Partner im Projekt "Die Leiterplatte 2010" sind (mit Stand vom Mai 2007) :

ElektronikPraxis
ILFA GmbH
DesConTec GmbH
Interconnection Design Services (IDS)

Fachverband Elektronik Design (FED)
Fa. Taube Electronic
LeiterplattenAkademie GmbH

unit^el
LFA-Akademie





Zeitraum

Das Projekt soll im Juni 2007 beginnen und. Der erste Abschnitt sieht die Fertigstellung der CAD-Layouts bis September 2007 vor. Der zweite Abschnitt sieht die Bestückung der Baugruppe und die EMV-Tests bis März 2008 vor.

Die Projektidee und Aufgabe

„Meltemi“ – „Die Leiterplatte 2010“ ist als Referenz-Baugruppe für das Projekt gedacht.

Alle Pläne für den Lagenaufbau und für die Schaltung liegen vor und werden den Projektpartnern zur Verfügung gestellt. Die Layout-Partner in dem Projekt entwickeln das „Meltemi“-Board parallel auf ihren CAD-Systemen nach.

Die Vorgehensweise soll protokolliert und dokumentiert werden. Es soll beschrieben werden, welche Kompetenz seitens eines Layouters erforderlich ist, um eine solche Aufgabenstellung zu lösen.

Weiterhin gilt es in diesem Projekt zu ermitteln, welche Software-Leistungen eingesetzt werden müssen, damit eine solche Baugruppe entwickelt werden kann.

Die Layouts werden beim Leiterplattenhersteller ILFA in Hannover produziert.

Die Leiterplatten werden bei der Fa. Taube Electronic in Berlin bestückt.

Das unabhängige Prüfinstitut TGM in Wien unterzieht die Baugruppen dem EMV-Test.

Das Projekt wird im Elektronikmagazin ELEKTRONIKPRAXIS sowie in dem Fachportal www.elektronikpraxis.de angekündigt.

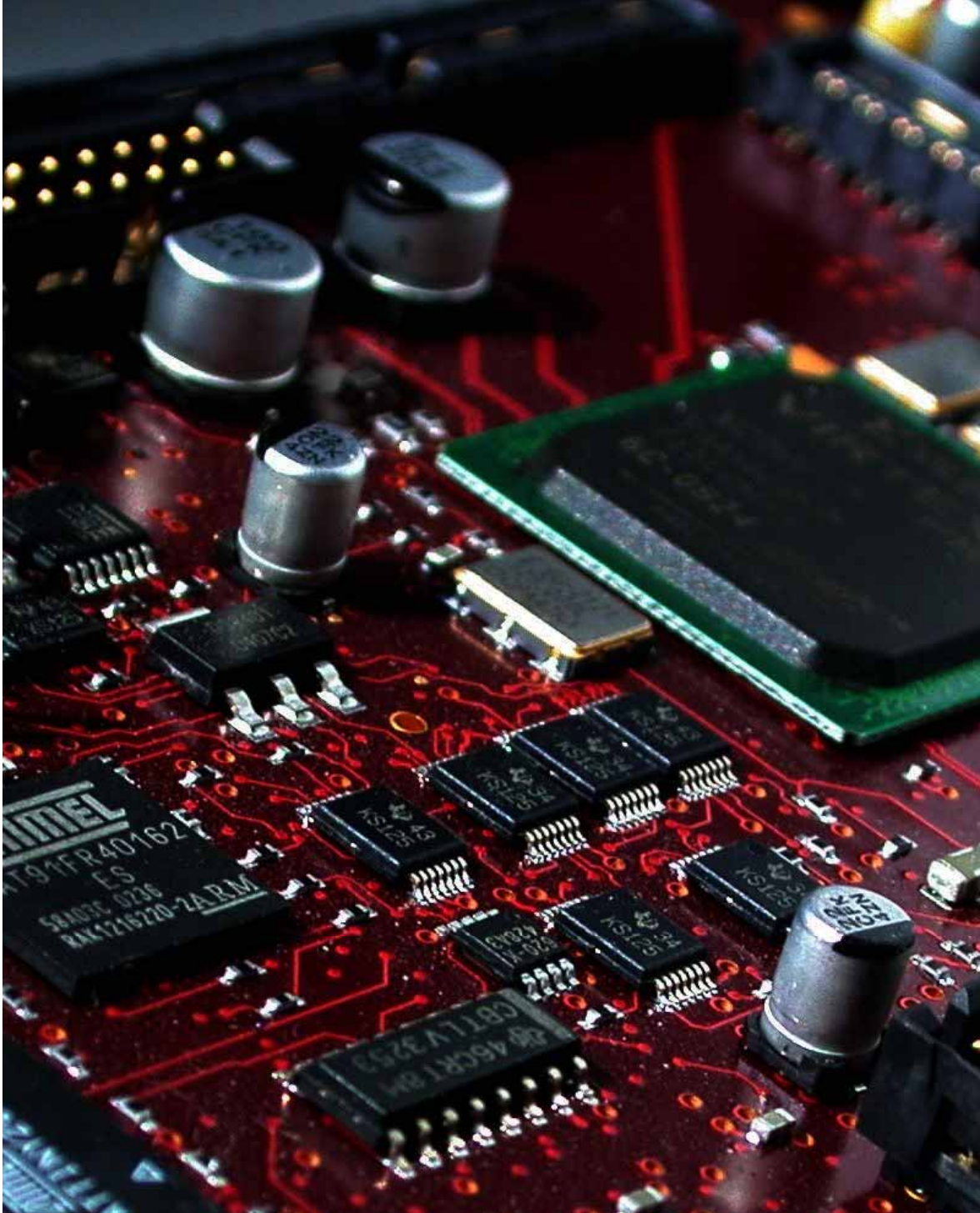
Parallel dazu gibt die ELEKTRONIKPRAXIS die deutsch-/englischsprachige Sonderausgabe „Die Leiterplatte 2010“ heraus, mit Erscheinungstermin zum April 2007.

Die Projektfortschritte werden während der Projektlaufzeit veröffentlicht. Dadurch soll sich ein Dialog mit den Lesern und Nutzern der Internetangebote ergeben.

Gegebenenfalls können durch das begleitende offene Forum im Internet (www.leiterplatte2010.de und www.pcb2010.com) Randaspekte des Projektes einbezogen werden, sodass eine umfassende und komplette Betrachtung der Aufgabenstellung stattfinden kann.

Zur FED-Konferenz 2007 vom 13. bis 15 September in Bremen werden die Ergebnisse aus dem ersten Abschnitt, die Erstellung der CAD-Layouts, der Öffentlichkeit vorgestellt.

Von dieser ersten öffentlichen Präsentationen des ersten Projekt-Abschnittes soll ein 20-minütiger Webcast produziert werden, der allen Interessenten im Internet zur Verfügung gestellt wird.



Projektdetails

A





A 1 Hintergrund

Vom Januar bis zum August 2006 hat die Fachzeitschrift "ELEKTRONIKPRAXIS" die 14-teilige Beitragsreihe „Die Leiterplatte 2010“ veröffentlicht. Hauptautor ist der Entwickler der Baugruppe, Herr Gerhard Eigelsreiter, Inhaber der Firma unit^el in Graz.

„Die Leiterplatte 2010“ steht als Synonym für die Applikationsplattform „Meltemi“, eine Baugruppe für die serielle Hochgeschwindigkeitsdatenübertragung mit Transferraten im Multi-Gigabit/s-Bereich. In 14 Kapiteln wurde die gesamte Entwicklung der Meltemi-Baugruppe vom Layout der Leiterplatte bis zum EMV-Test im Messlabor aufgezeigt. Die Autoren haben Entscheidungshilfen gegeben und Alternativen beschrieben, die bei einer so komplexen Herausforderung eine Erfolg versprechende Lösung für eine stabile Board-Hardware darstellen.

"Die Leiterplatte 2010" ist die Fortsetzung der erfolgreichen Beitragsreihe und gleichnamigen zweisprachigen Sonderausgabe „Die Leiterplatte 2005“.

Mit der "Leiterplatte 2005" ist ein Quasi-Standard gesetzt worden. Die Publikationen werden selbst heute noch von den Baugruppen-Entwicklern angefordert.

Die neue Serie „Die Leiterplatte 2010“ ist als deutsch-englischsprachiges Magazin im April 2007 veröffentlicht worden. Das Echo auf diese bislang erfolgreichste Beitragsreihe war überwältigend.

Auf der FED-Konferenz im September 2006 in Kassel wurden die strategischen Anforderungen an „Die Leiterplatte 2010“ auf dem Podium kontrovers diskutiert.

Viele Fragen konnten auf der Konferenz nicht beantwortet werden, weil

1. die Zeit nicht ausgereicht hat, um die Aufgabenstellung zu beschreiben,
2. die Komplexität des Themas eine aufwendigere Vorbereitung erfordert hätte und
3. die Zuhörer nicht so intensiv eingebunden werden konnten, wie das sinnvoll gewesen wäre.

A 1.1 Zentrale Fragen

Im Auditorium ist der Wunsch entstanden, dieses Thema nachhaltig weiterzuführen und die im Rahmen der Podiumsdiskussion angerissenen Schwerpunkte detaillierter auszuarbeiten.

Daraus ist die Idee entstanden, ein Projekt mit einem festgelegten Zeitrahmen ins Leben zu rufen. Die Entwicklung der Projektfortschritte sollte dokumentiert und der Verlauf sowie die Ergebnisse sollten veröffentlicht werden.

Zentrale und unbeantwortete Fragen waren :

Welche fachlichen Kompetenzen benötigt der/die Layouter/in?

Welche Leistungsfähigkeit bietet die Leiterplattentechnik?

Welche Anforderungen kann CAD-Software erfüllen?

Welche Qualität haben die CAD-Programme heute?

Wie können Aus- und Weiterbildungsmaßnahmen umgesetzt werden?

Welche Randbedingungen ergeben sich aus der Baugruppenproduktion?

Um diese Themen auf eine breite Basis zu stellen, ist ein begleitendes Forum im Internet ange-dacht, um interessierten Fachleuten die Möglichkeit zu geben, mitzudiskutieren und Fragen an die Experten zu richten.



A 2 Zielstellungen des Projektes

Die Konstruktion einer komplexen elektronischen Baugruppe ist eine große Herausforderung für jeden Entwickler, der am CAD-System die Fortschritte in der Entwicklung der Bauteiltechnologie und die Möglichkeiten der Leiterplattenproduktion in der Layoutgestaltung zusammenführen muss.

Nur die gemeinsame, partnerschaftliche Herangehensweise an ein progressives Projekt, wie das bei der „Leiterplatte 2010 / Meltemi“ der Fall gewesen ist, verspricht die erhofften Erfolge.

Die Diskussionen rund um „Die Leiterplatte 2010“ zeigen, dass die Vorstellungen über die Konstruktion einer komplexen Baugruppe sehr unterschiedlich sind.

Die Layouter/innen unterschätzen oft, dass die **fachliche Kompetenz** im Vorfeld einer Entwicklungsarbeit fundiert sein muss. Schon die Planung für eine neue Schaltung muss auf einer intensiven Bauteilrecherche aufsetzen.

Das Projekt soll auch prüfen, ob die Anforderungen an die Fähigkeiten einer **CAD-Software** eventuell zu niedrig angesetzt werden. Zudem wird möglicherweise nicht erkannt, dass der volle Leistungsumfang eines CAD-Programms nicht zu den Kosten der Basisversion verfügbar sein kann.

Es ergibt sich ein Handlungsbedarf für die **Leiterplattenhersteller**, weil der Stand der aktuellen Leiterplattentechnik anscheinend weitestgehend unbekannt ist. Etliche Optionen für die strategische Verbesserung der Eigenschaften von Baugruppen werden nicht genutzt.

Die **Baugruppenproduktion** hat sich in den letzten Jahren stark weiterentwickelt und diversifiziert. Die notwendigen Vorgaben an ein Layout bleiben jedoch oft unbeachtet. Hier kann und muß die Öffentlichkeitsarbeit verstärkt werden.

Die möglichen Chancen einer autodidaktischen **Schulung** auf CAD-Systeme, Leiterplattentechnik und Baugruppenproduktion werden überbewertet. Die Aufgabenstellung ist inzwischen heute so komplex, dass eine sach- und fachgerechte Anwendung ohne professionelle Unterstützung und Förderung kaum noch umsetzbar ist.

Die **Weiterbildung** auf der Ebene der Fachunternehmen sowie auf der Ebene fachorientierter Dienstleister wird in den nächsten Jahren an Bedeutung gewinnen.

Mit dieser **Projektarbeit** soll deutlich werden, dass mittelfristig nur die Berücksichtigung aller Anforderungen aus allen eingebundenen Fachbereichen zu einer ganzheitlich funktional optimierten Baugruppe führen kann.



A 3 **Projektidee**

Die Idee ist, „Die Leiterplatte 2010“ als praxisbezogenes Gemeinschaftsprojekt über einen längeren Zeitraum weiterzuführen.

Basis des Projektes ist „Die Leiterplatte 2010“. Dieser Begriff steht für die Baugruppe „Meltemi“ der Firma Unit^el in Graz, die von Herrn Gerhard Eigersreiter entwickelt wurde. „Meltemi“ ist eine High-Speed-CPU für die Verarbeitung grafischer Daten.

A 3.1 **Aufgaben für die CAD-Layout-Erstellung**

Mehrere Unternehmen entwickeln das CAD-Layout für das „Meltemi“-Board parallel auf ihren Tools nach.

Während der Laufzeit der CAD-Entwicklung soll die Vorgehensweise protokolliert und dokumentiert werden. Es wird eine der Aufgabenstellungen sein, zu beschreiben, welche Kompetenz seitens eines/einer Layouters/in erforderlich ist, um eine solche CAD-Konstruktion umzusetzen.

Weiterhin gilt es, in diesem Projekt zu ermitteln, welche Software-Leistungen eingesetzt werden müssen, damit eine solche Baugruppe entwickelt werden kann.

Da das Projekt effektiv über zirka 8 Monate läuft, können die Projektfortschritte kontinuierlich im ELEKTRONIKPRAXIS-Magazin sowie dem neuen Fachportal im Internet veröffentlicht werden. Dadurch soll sich auch ein Dialog mit den Lesern/Nutzern der Internetangebote der ELEKTRONIKPRAXIS und/oder der beteiligten Projektpartner ergeben.

Gegebenenfalls können durch das begleitende offene Forum im Internet (www.elektronikpraxis.de) Randaspekte des Projektes einbezogen werden, sodaß eine umfassende und komplette Betrachtung der Aufgabenstellung stattfinden kann. Hierfür ist bereits eine eigene Domain im Internet reserviert : www.leiterplatte2010.de und www.pcb2010.com.

Die Teilergebnisse dieses Gemeinschaftsprojektes werden während der Projektlaufzeit von der ELEKTRONIKPRAXIS redaktionell sowohl in den Print-Ausgaben als auch Online begleitet.

Zur FED-Konferenz 2007 vom 13. bis 15 September in Bremen sollen die Ergebnisse des ersten Projektabschnittes der Öffentlichkeit vorgestellt werden.



A 4 Die Baugruppe „Meltemi“ – „Die Leiterplatte 2010“

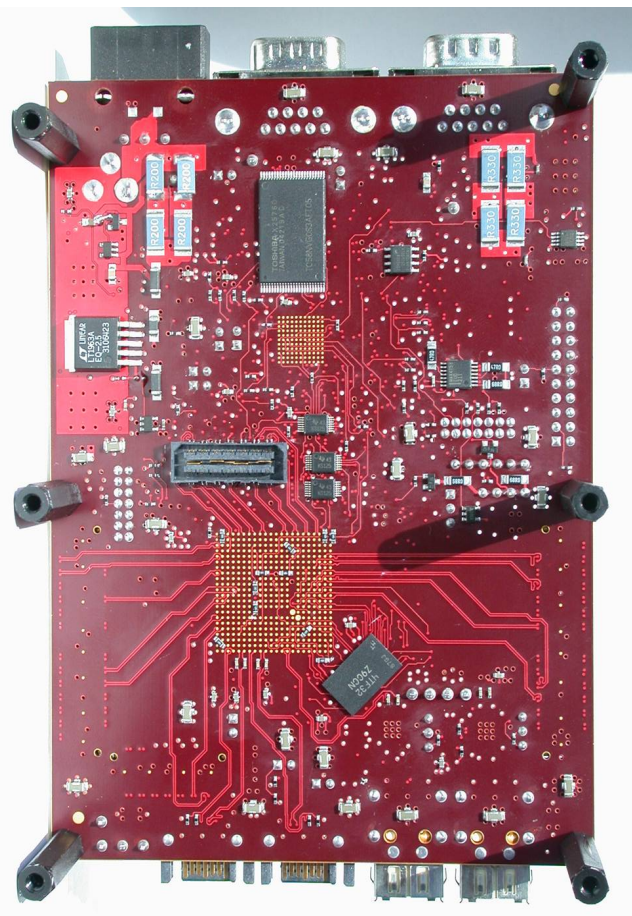
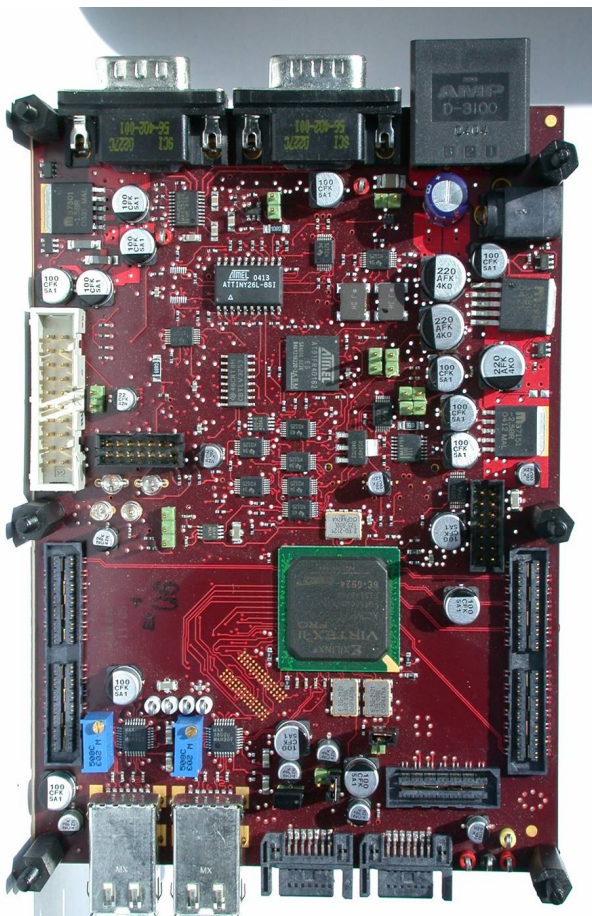
Die Hintergrunddetails der Baugruppe „Meltemi“ sind in der Serie „Die „Leiterplatte 2010“ in der ELEKTRONIKPRAXIS veröffentlicht und dort im Detail beschrieben worden. Diese Artikel stehen allen Projektteilnehmern zur Verfügung.

Die Baugruppe „Meltemi“ ist für die Verarbeitung von Datenvolumina im Gigabit-Bereich konzipiert. Der zentrale Prozessor ist ein FPGA von Xilinx vom Typ Virtex II. Die Besonderheiten dieser Anforderung sind die intensive Berücksichtigung der Signalintegrität, der schnelle Datatransfer via LVDS, eine extreme EMV-Spezifikation und die kapazitive Nutzung von Powerplanes. Die Leiterplatte zu „Meltemi“ ist 20-lagig, mit einem Multi-Power-System in 50-µm-Abständen, gepluggten Vias und kontaktierter Kontur.

Das Layout wurde von unit^el und seinen Partnern interaktiv erstellt.

Alle Pläne für den Lagenaufbau und für die Schaltung liegen vor.

„Meltemi“ – „Die Leiterplatte 2010“ ist als **Referenz-Baugruppe** für das Projekt gedacht.



Meltemi / LP2010 Bestückungsseite

Lötseite



A 5 Termine und Zeitplan

Die nachfolgend aufgeführten Termine sollen den groben zeitlichen Rahmen abstecken, der für die erfolgreiche Durchführung des Projektes beachtet werden soll.

2007 Juni	Startgespräch der Projektteilnehmer
2007 Juni/Juli	Beginn der Layoutarbeiten bei den Projektpartnern für das CAD-Layout
2007 August	Abschlussgespräch Layoutarbeiten der Projektteilnehmer
2007 September	Vorstellung der Layoutergebnisse zur FED-Konferenz in Bremen
2007 Oktober	Produktion der Leiterplatten durch die Firma ILFA, Hannover
2007 Nov./Dez.	Baugruppenbestückung durch die Firma Taube, Berlin
2008 Januar	EMV-Prüfung der Baugruppen im TGM, Wien
2008 März	Öffentliche Präsentation der Ergebnisse - Würzburg

Die 15. FED-Konferenz in Bremen findet vom 13. bis 15. September 2007 statt.



A 6 **Kosten**

Es soll das Prinzip gelten, dass jeder Projektteilnehmer nach Möglichkeit selbst für seine Kosten aufkommt. Wenn eine Kostenübernahme nicht vertretbar erscheint, muss eine Finanzierung durch die Projektgruppe besprochen werden.

<i>Unternehmen</i>	<i>Aufgaben</i>
ELEKTRONIKPRAXIS	Projektleitung, Veröffentlichungen (print/online), Diskussionsforum im Internet, Webcast, Abschlußpräsentation
DesConTec	CAD-Layout, Leiterplattenkonstruktion
IDS	CAD-Layout, Leiterplattenkonstruktion
Unit^el	Beratung, Projektkompetenz, Veröffentlichung, Seminare
ILFA	CAD-Layout, Leiterplattenkonstruktion, Beratung, Produktion der Leiterplatten, Assistenz zur Projektleitung
ILFA Akademie	Veröffentlichungen, Marketing, Tutorials
Leiterplatten-Akademie	Veröffentlichungen, Seminare, Marketing
Fa. Taube Electgronic	CAD-Layout, Leiterplattenkonstruktion, Beratung, Bestückung der Baugruppen
FED	Beratung, Veröffentlichung, Forum, Planung des Konferenzpodiums in Bremen

Die Summe der zu fertigenden Baugruppen-Varianten steht zu Projektbeginn noch nicht definitiv fest. Voraussichtlich sind 8 bis 12 Varianten.

Im Wesentlichen müssen die Unternehmen ihre eigenen Lohnkosten bestreiten und/oder ihre Produktionsanlagen zur Verfügung stellen.

Die „ILFA Akademie“ und die „Leiterplatten-Akademie“ kommen für Satz- und Druckkosten und Referenten-Honorare selbst auf.

Die Fa. ILFA stellt die Leiterplatten zur Verfügung inklusive erforderlicher Materialbeistellung und produziert zu eigenen Lasten.

Die Bestückung der Leiterplatten übernimmt die Firma Taube in Berlin

Die Beschaffung und Kosten für die elektronischen Bauteile erfolgt über Sponsoren aus der Bauteiledistribution. Für die Kosten des EMV-Test im TGM in Wien kommt die Projektleitung auf.



A 7 **Benefits für alle beteiligten Partner**

Begleitende und groß angelegte Öffentlichkeitsarbeit

Alle Interessenten, die bislang die erste Sonderausgabe „Die Leiterplatte 2005“ sowie die komplette Serie angefordert haben, werden von diesem Projekt in Kenntnis gesetzt. Interessenten haben die Möglichkeit, das Projekt zu verfolgen und aktiv im Rahmen des Forums in den Dialog einzusteigen und mitzudiskutieren.

Die ELEKTRONIKPRAXIS erreicht mehr als 27.000 Elektronikentwickler in Deutschland/Österreich/Schweiz.

Für nationale und internationale Aufmerksamkeit sorgt die deutsch-/englischsprachige Ausgabe „Die Leiterplatte 2010“, die damit die erfolgreiche Tradition "Der Leiterplatte 2005" fortführt.

Vorerst ist geplant, die Ergebnisse des Projektes auf der FED-Konferenz im September 2007 in Bremen vorzustellen und auf einer Konferenz des Vogel-Verlages im März/April 2008 in Würzburg.

Ein anspruchsvolles Projekt auf technologisch hohem Niveau

Die „Meltemi“-Baugruppe ist eine anspruchsvolle Applikation für die Datenübertragung im Hochgeschwindigkeitsbereich jenseits der GBit-Grenze. Die Baugruppe ist ein exzellentes Beispiel für das EMV-gerechte Elektronikdesign, um eine stabile Hardwarefunktion zu realisieren.

Bei diesem Projekt gibt es nur Gewinner

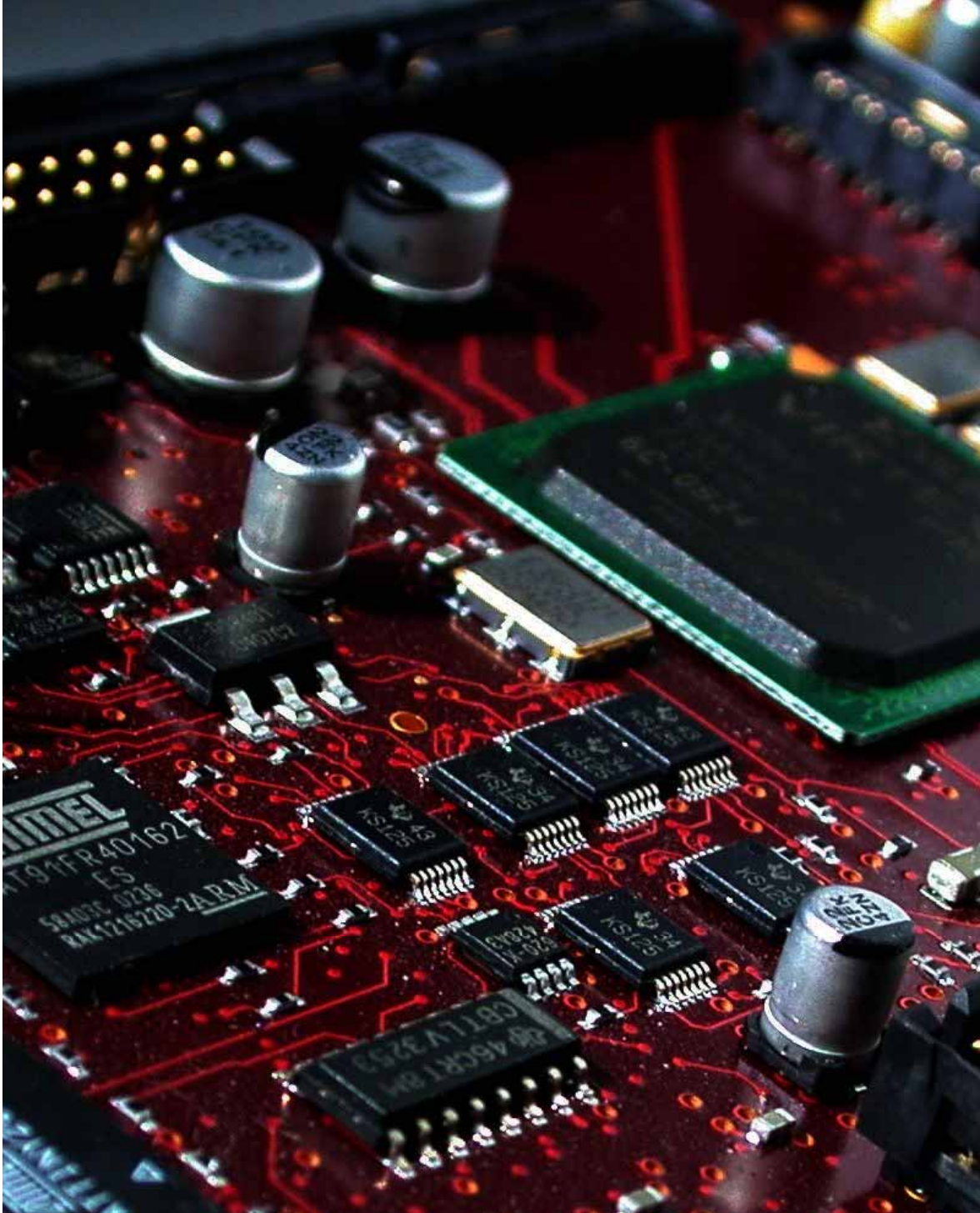
Die Ergebnisse im EMV-Labor entscheiden, ob eine Baugruppe die Anforderungen erfüllt.

Das Projekt geht aber weit darüber hinaus. Die konkrete Aufgabe soll verdeutlichen,

- a) dass fachliche Kompetenz und Qualifikation der Layouter/in erforderlich ist,
- b) dass der Leistungsumfang eines CAD-Programms der Aufgabenstellung angemessen sein sollte,
- c) dass die fertigungstechnischen Möglichkeiten beim Leiterplattenhersteller einzufordern sind,
- d) und dass die Zusammenarbeit mit dem Baugruppenproduzenten eine wichtige Rolle spielt.

Die beteiligten Projektpartner können ihre eigene Kompetenz an diesem konkreten und anspruchsvollen Projekt messen und durch gemeinsame Arbeit erweitern.

Ansprechpartnerin Frau Claudia Mallok
ELEKTRONIKPRAXIS
claudia_mallok@elektronikpraxis.de
Tel. +49(0)931 418-2651
claudia_mallok@elektronikpraxis.de



Kommunikation

B





B 1 **Projektteilnehmer**

Teilnehmer/innen, die zum aktiven Kern des Projektes gehören.

<i>Projektbereich</i>	<i>Firma</i>	<i>Ansprechpartner/in</i>
Projektleitung	ELEKTRONIKPRAXIS	Frau Claudia Mallok
Baugruppenentwicklung	Unit^el	Herr Gerhard Eigelsreiter
CAD-Konstruktion	IDS Taube Electronic DesConTec ILFA GmbH	Herr Thomas Fendt Herr Rainer Taube Herr Ronald Weber Frau Jennifer Vincenz
Leiterplattentechnik	ILFA GmbH	Herr Arnold Wiemers
Baugruppenproduktion	Taube Electronic	Herr Rainer Taube
PR & Marketing	ELEKTRONIKPRAXIS FED ILFA Akademie LeiterplattenAkademie	Frau Claudia Mallok Herr Dr. Hartmut Poschmann Herr Arnold Wiemers Frau Kathrin Fechner

Ob weitere Teilnehmer hinzugezogen werden sollen, können die Projektteilnehmer entscheiden.



B 2 **Kommunikation / Anschriften der Projektpartner**

Projektleitung, Marketing + PR

ElektronikPraxis / Vogel Industrie Medien	Telefon	+49 931 / 418 2651
Redaktion	Fax	+49 931 / 418 2740
Frau Claudia Mallok	Mobil	--
Max-Planck-Straße 7/9	E-Mail	claudia_mallok@elektronikpraxis.de
D-97064 Würzburg	Internet	elektronikpraxis.de
Deutschland		

Schaltplankonzept und Strategie für die Baugruppe

unitel	Telefon	+43 316 / 405515
Geschäftsleitung	Fax	+43 316 / 998794123
Herr Gerhard Eigelsreiter	Mobil	+43 676 / 317 2057
St.Peter Hauptstraße 208	E-Mail	g.eigelsreiter@unitel.at
A-8042 Graz	Internet	unitel.at
Österreich		

CAD-Layout und Leiterplattenkonstruktion

DesConTec GmbH	Telefon	+49 8092/8631-16
Ronald Weber	Fax	+49 8092/8631-18
Design-Consultant	Mobil	+49 172/1087245
Griesstraße 26	E-Mail	ronald.weber@descontec.de
D-85567 Grafing /b. München	Internet	descontec.de
Deutschland		

CAD-Layout und Leiterplattenkonstruktion

Interconnection Design Services	Telefon	+49 6196 / 9519876
Geschäftsleitung	Fax	--
Herr Thomas Fend	Mobil	+49 171 / 3701918
Am Sandring 12	E-Mail	Thomas.Fend@ids-pcb.de
D-65824 Schwalbach a. Ts.	Internet	IDS-PCB.de
Deutschland		

CAD-Layout und Leiterplattenkonstruktion

ILFA GmbH	Telefon	+49 511 / 9595549
CAD	Fax	+49 511 / 9595558
Frau Jennifer Vincenz CID+	Mobil	--
Lohweg 3	E-Mail	j.vincenz@ilfa.de
D-30559 Hannover	Internet	ilfa.de
Deutschland		



CAD-Layout, Leiterplattenkonstruktion und Baugruppenproduktion

Fa. Taube Electronic GmbH
Geschäftsleitung
Herr Taube
Nostitzstraße 30
D-10965 Berlin
Deutschland

Telefon +49 30 / 695 925-0
Fax +49 30 / 694 2338
Mobil --
E-Mail r.taube@taube-electronic.de
Internet taube-electronic.de

Schulung, Marketing + PR

LeiterplattenAkademie
Geschäftsleitung
Frau Kathrin Fechner
Krefelder Straße 18
D-10555 Berlin
Deutschland

Telefon +49 30 / 3435 1899
Fax +49 30 / 3435 1902
Mobil --
E-Mail k.fechner@leiterplattenakademie.de
Internet leiterplattenakademie.de

Leiterplattentechnologie, Schulung, Assistenz zur Projektleitung

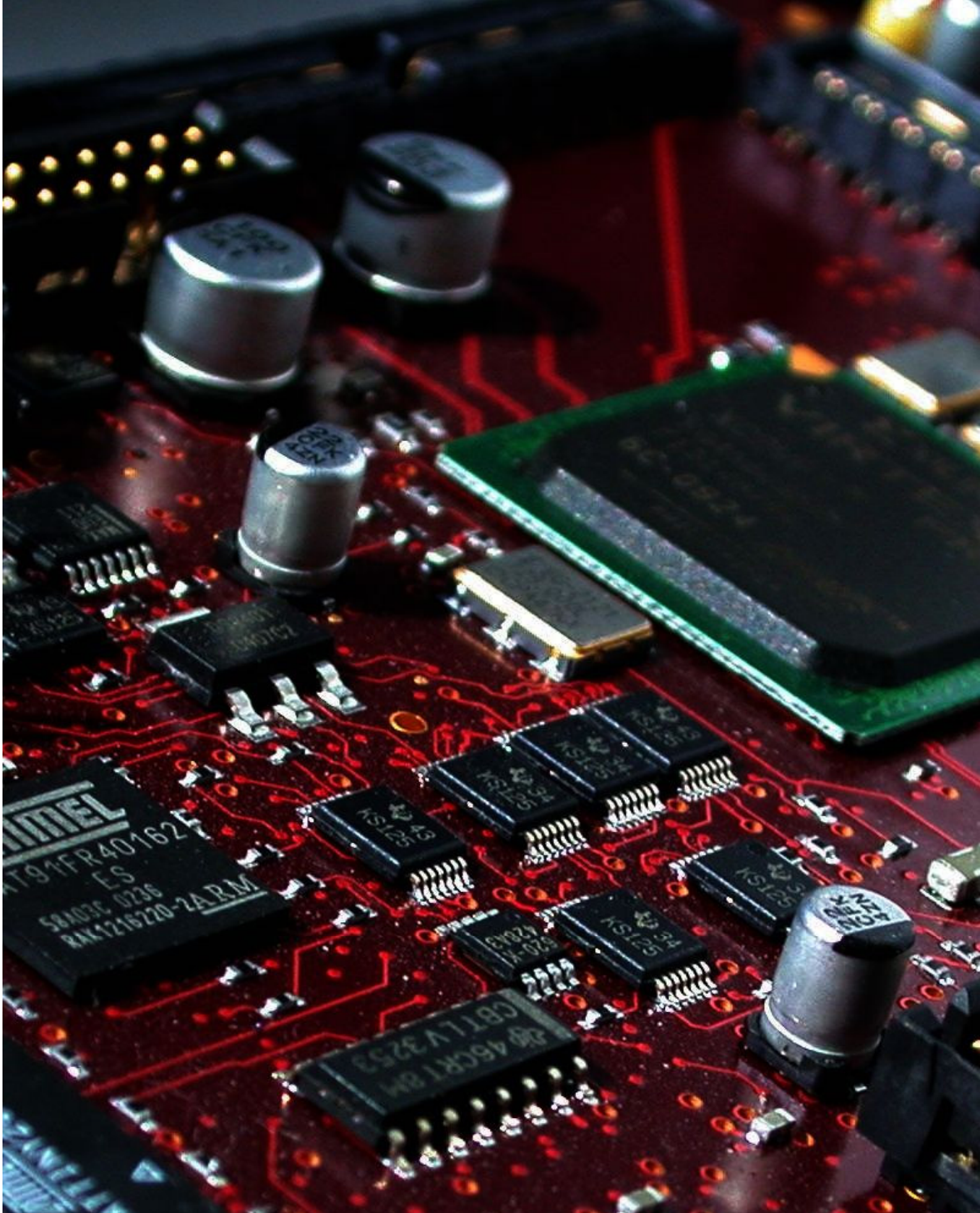
ILFA GmbH
CAD / ILFA Akademie
Herr Arnold Wiemers
Lohweg 3
D-30559 Hannover
Deutschland

Telefon +49 511 / 9595537
Fax +49 511 / 9595558
Mobil --
E-Mail awi@ilfa.de
Internet ilfa.de

Technische Beratung, Marketing + PR

FED / Fachverband Elektronik Design
Technische Leitung
Herr Dr. Poschmann
Martinstraße 1
D-12167 Berlin
Deutschland

Telefon +49 30 / 8447 1445
Fax +49 30 / 834 18 31
Mobil --
E-Mail H.Poschmann@fed.de
Internet fed.de



Schaltplan

C





C 1 **Schaltpläne**

Die Schaltpläne entsprechen dem Stand vom 16. Mai 2007. Die Pläne sind hochauflösend in die WORD-Dateien eingefügt. Die Originalpläne im PDF-Format werden als eigenständiges File den Projektteilnehmern zur Verfügung gestellt.

Die Schaltpläne sind am 10. Juni ersetzt worden gegen die Version 1.1 mit Datum vom 22. Mai 2007.

V1.1 – 22-05-2007

Änderung

Modifikation Schaltplan V1.1

-- Anpassen der Referenzbezeichnungen der Stecker (P1, P3-P6, J1, J3-J8, JP1) an das ursprüngliche 20-Lagen meltemi-Board.

Die Schaltpläne sind am 08. Juli ersetzt worden gegen die Version 1.3 mit Datum vom 14. Juni 2007.

V1.3 – 22-05-2007

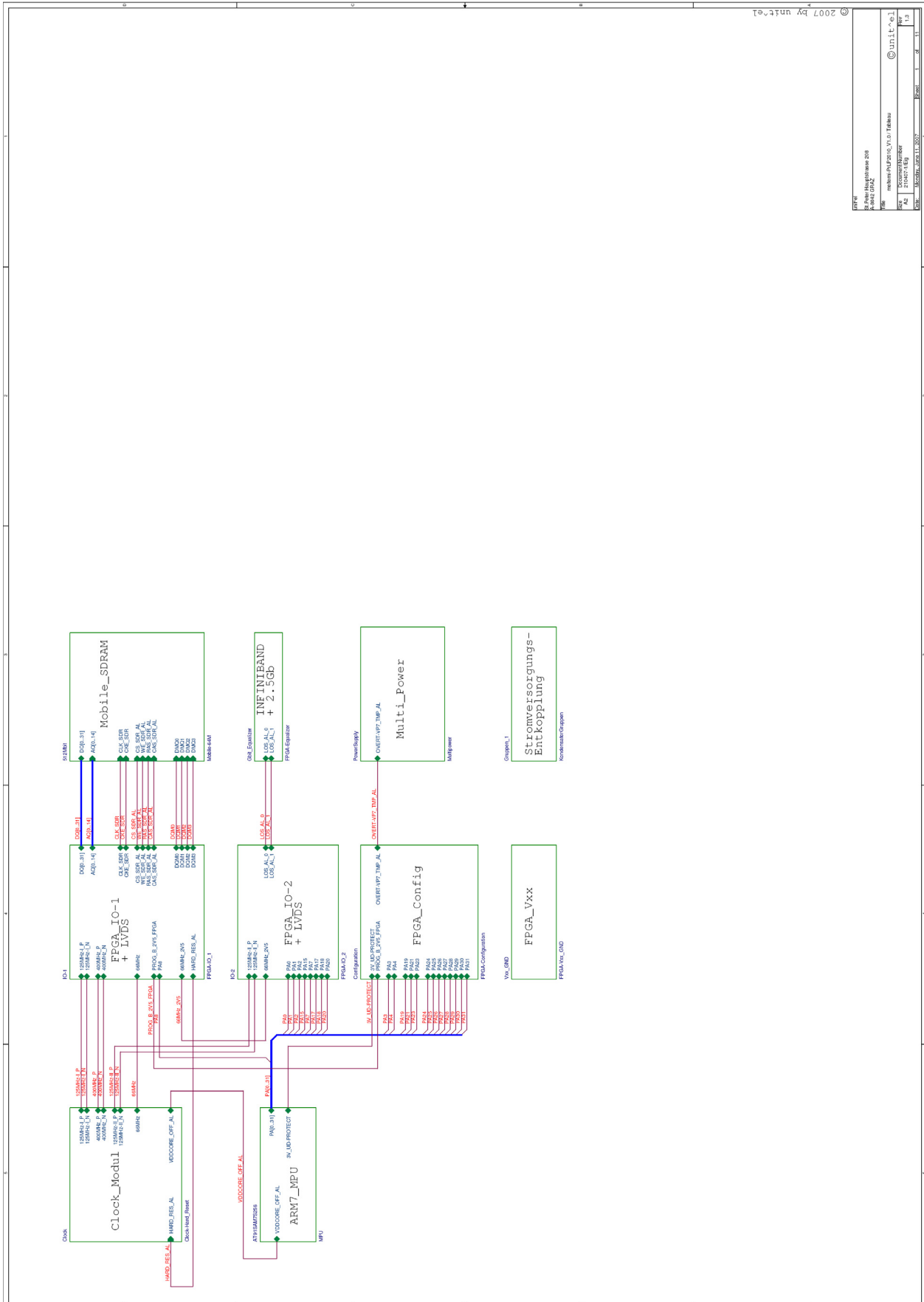
Änderung

Modifikation Schaltplan V1.3

-- Geringfügige Anpassungen bei den MPU-Portleitungen (PA[0..31]).
Erweiterungen Schaltpläne : Kantenkondensatoren im Schaltplanmodul „Kondensator-Gruppen“.
BNC Buchsen im Schaltplanmodul „Multipower“.



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

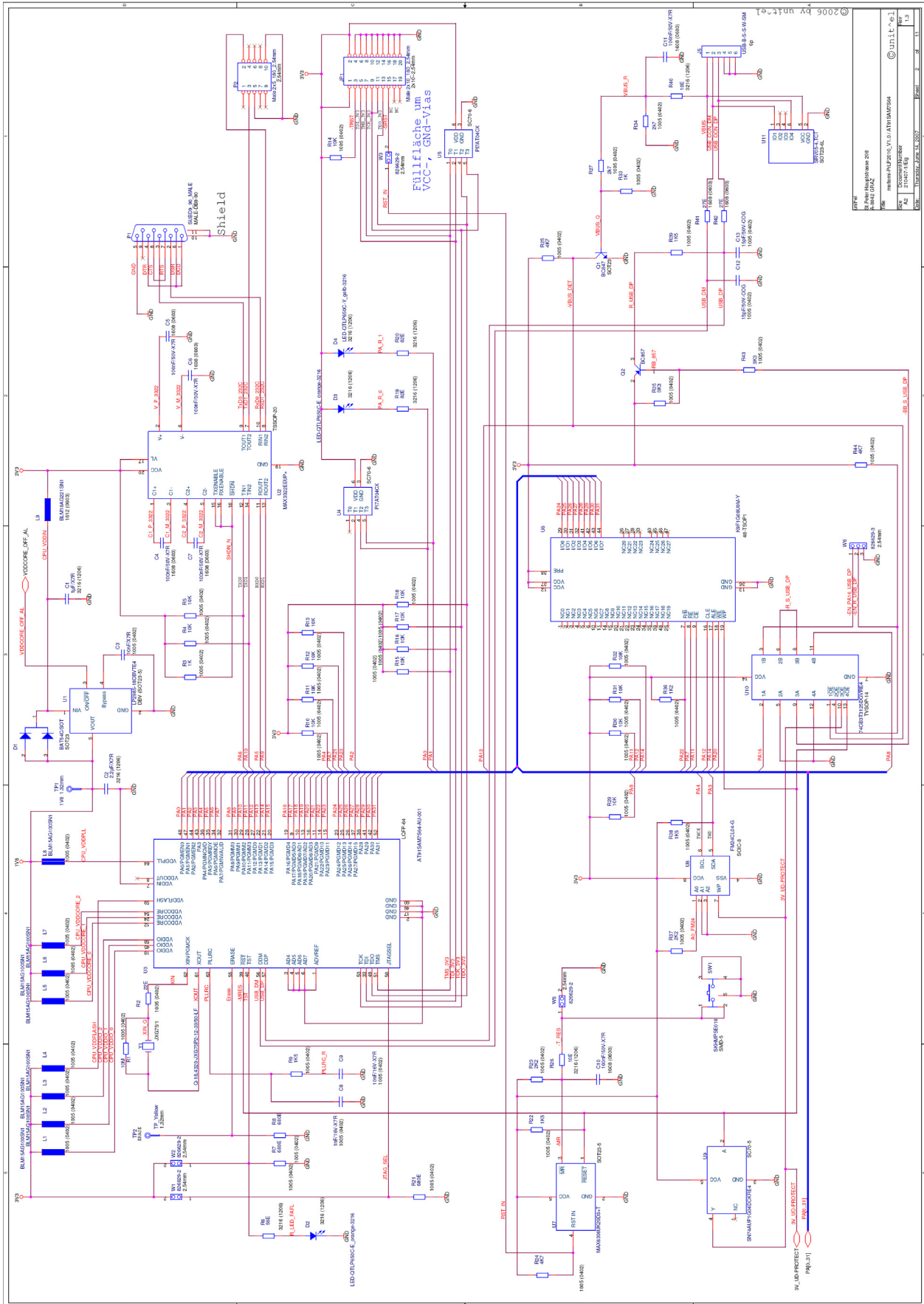


© 2007 by unilvel

Proj. Nr.	10000000000000000000
Rev.	1.0
Proj. Name	Die Leiterplatte 2010
Proj. Nr.	10000000000000000000
Rev.	1.0
Proj. Name	Die Leiterplatte 2010

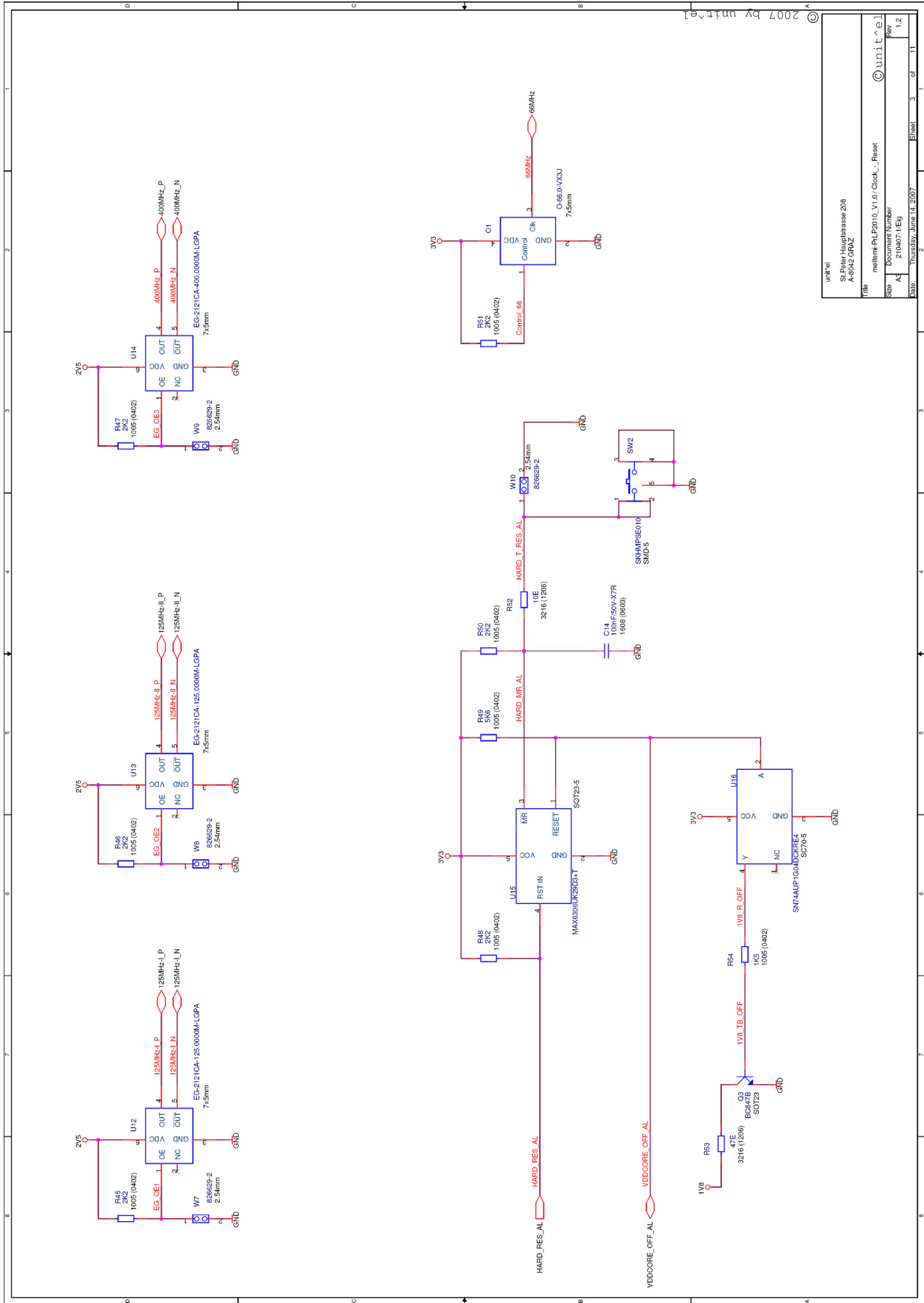


Die Leiterplatte 2010 – ein zukunftsweisendes Projekt



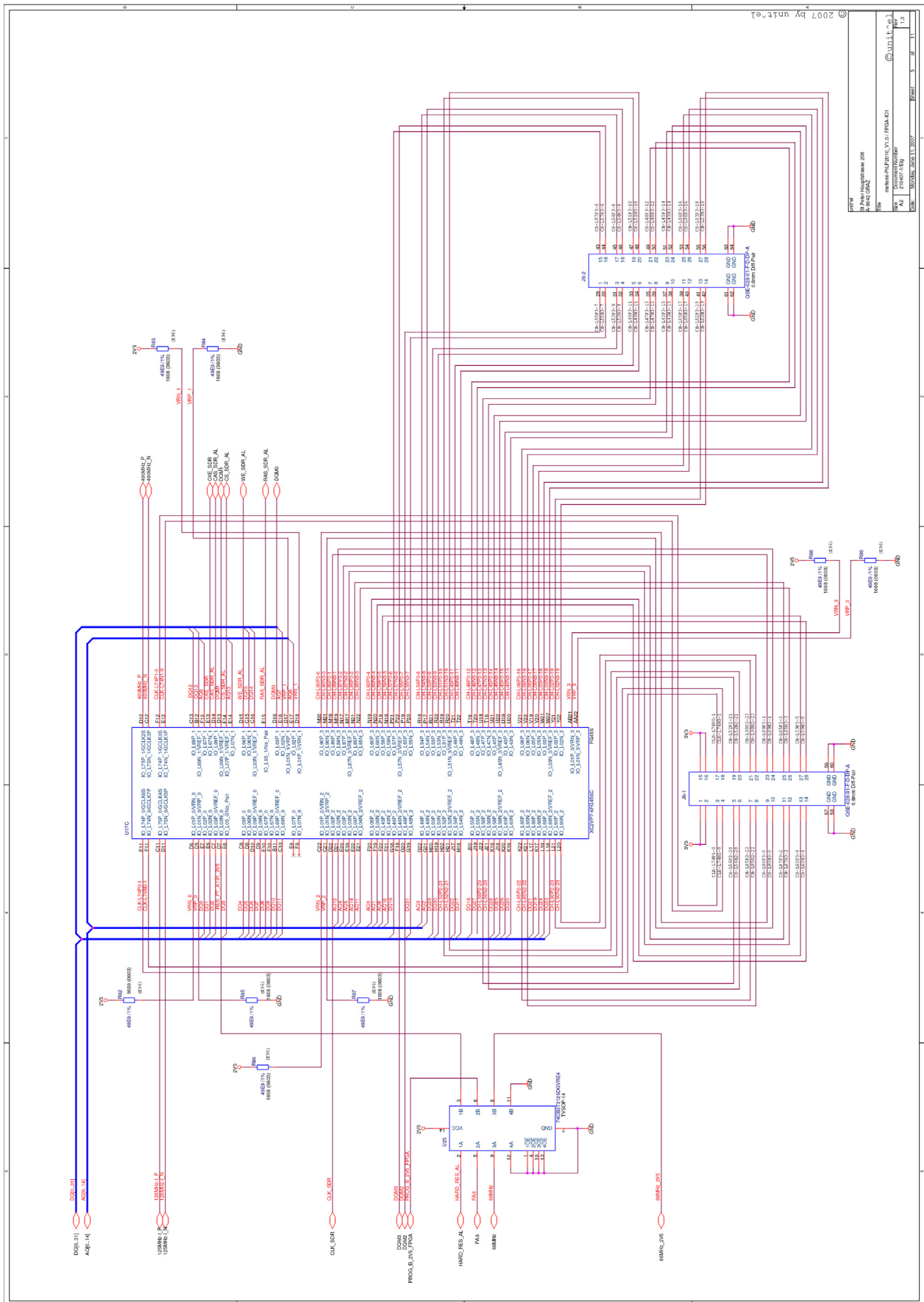


Die Leiterplatte 2010 – ein zukunftsweisendes Projekt



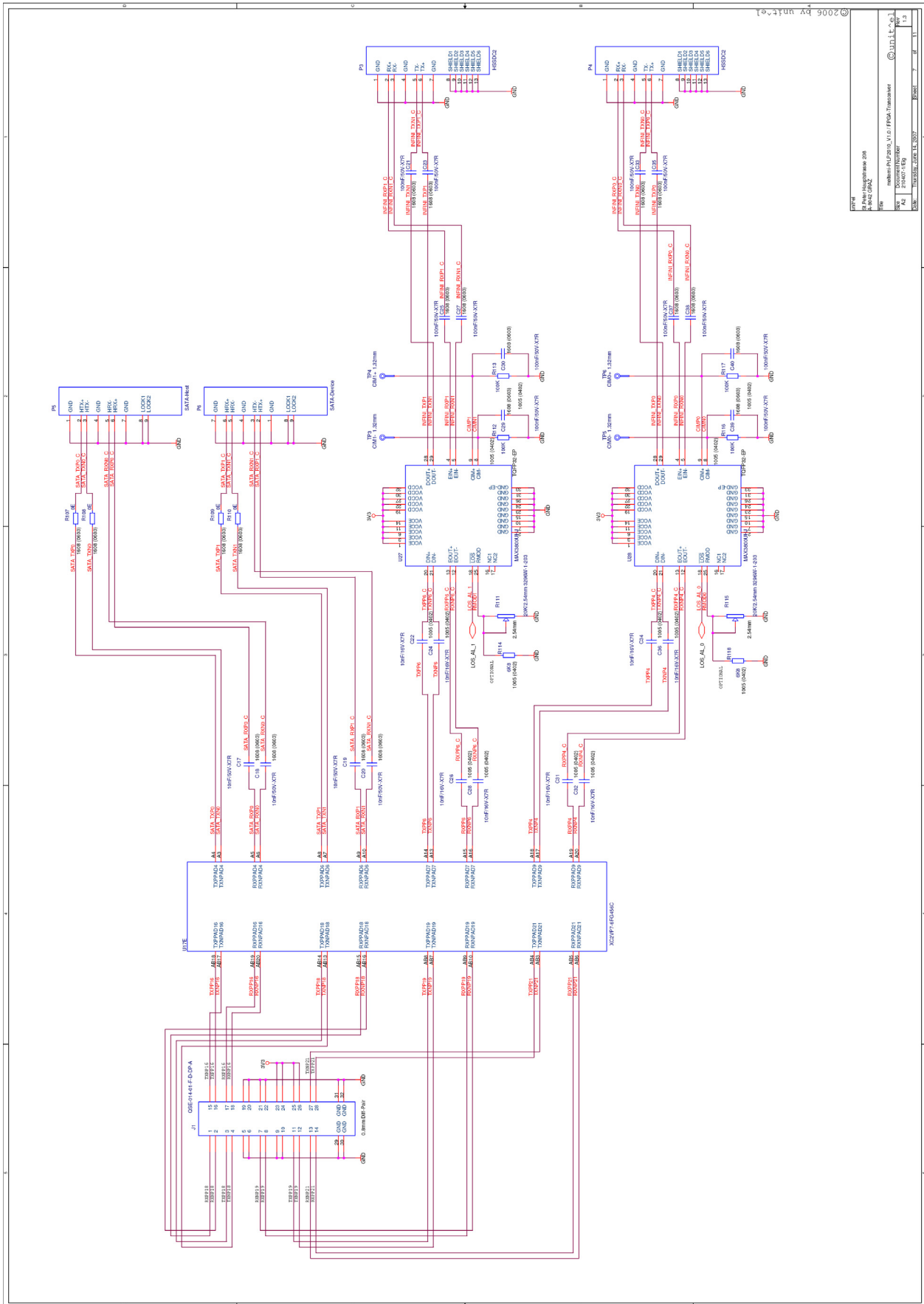


Die Leiterplatte 2010 – ein zukunftsweisendes Projekt



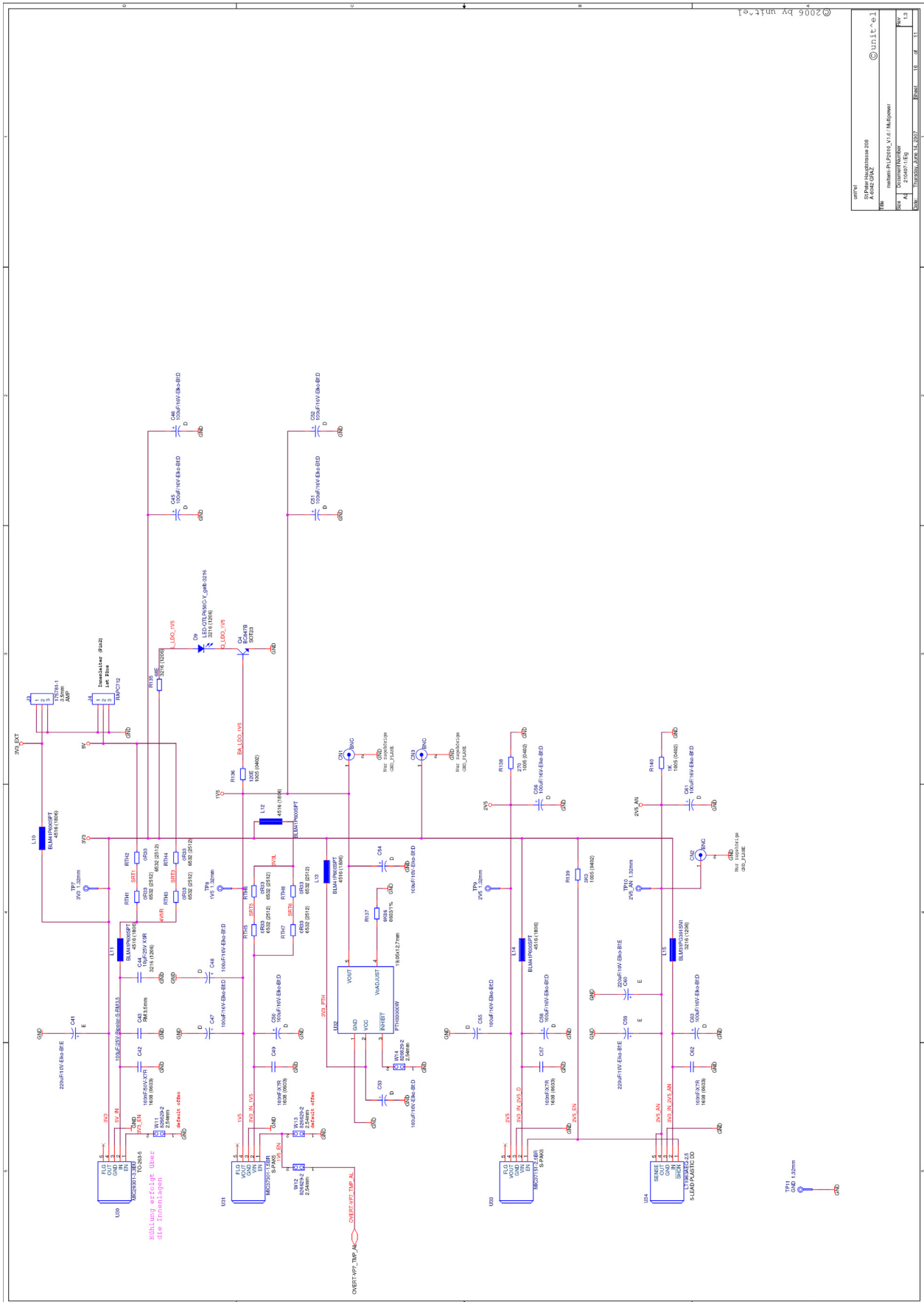


Die Leiterplatte 2010 – ein zukunftsweisendes Projekt



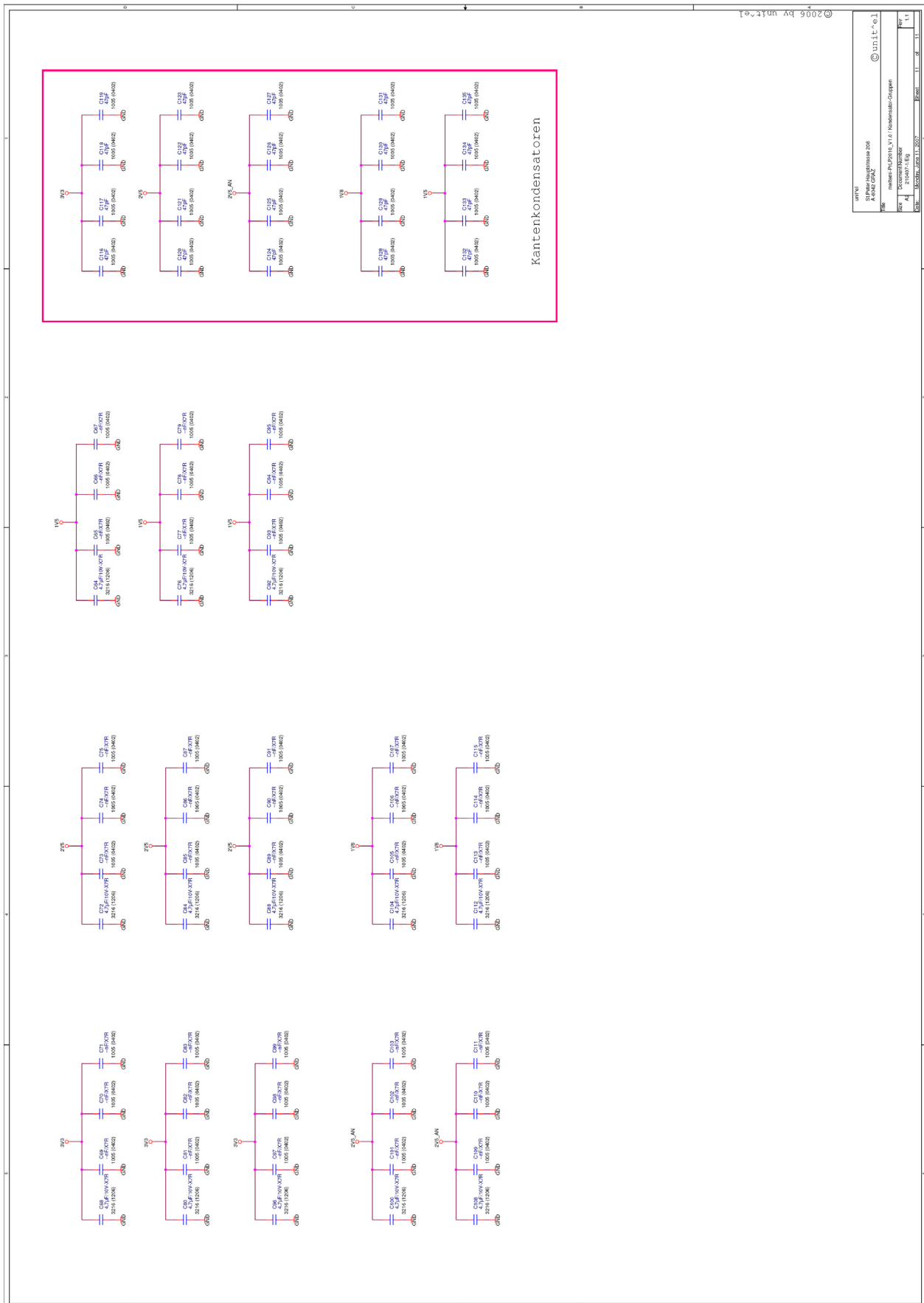


Die Leiterplatte 2010 – ein zukunftsweisendes Projekt





Die Leiterplatte 2010 – ein zukunftsweisendes Projekt



© 2006 by unit.e

unit.e	
Müllerstraße 208	
42699 Solingen	
Tel. +49 (0)212 2407-11	
Fax. +49 (0)212 2407-11 99	
E-Mail: info@unit.e	
Web: www.unit.e	
© 2006 by unit.e	



C 2 BOM / Bill of Material

meltemi-PrLP2010_V1.3 / Tableau Revised: Thursday, June 14, 2007
210407-1/Eig Revision: 1.3

Bill Of Materials June 14,2007 14:33:29 Page1

Item	Quantity	Reference	Part
1	3	CN1,CN2,CN3	BNC
2	1	C1	1µF/X7R 3216 (1206)
3	1	C2	2.2µF/X7R 3216 (1206)
4	1	C3	10nF/X7R 1005 (0402)
5	20	C4,C5,C6,C7,C10,C11,C14, C21,C23,C25,C27,C29,C30, C33,C35,C37,C38,C39,C40, C42	100nF/50V-X7R 1608 (0603)
6	1	C8	1nF/16V-X7R 1005 (0402)
7	9	C9,C22,C24,C26,C28,C31, C32,C34,C36	10nF/16V-X7R 1005 (0402)
8	2	C12,C13	15pF/50V-COG 1005 (0402)
9	4	C15,C49,C57,C62	100nF/X7R 1608 (0603)
10	1	C16	2200pF 1005 (0402)
11	4	C17,C18,C19,C20	10nF/50V-X7R 1608 (0603)
12	3	C41,C59,C60	220uF/10V-Elko-Bf:E E
13	1	C43	100µF/25V-Bipolar-S-RM3.5 RM 3.5mm
14	1	C44	10µF/25V X5R 3216 (1206)
15	14	C45,C46,C47,C48,C50,C51, C52,C53,C54,C55,C56,C58, C61,C63	100uF/16V-Elko-Bf:D D
16	13	C64,C68,C72,C76,C80,C84, C88,C92,C96,C100,C104, C108,C112	4.7µF/10V-X7R 3216 (1206)
17	39	C65,C66,C67,C69,C70,C71, C73,C74,C75,C77,C78,C79, C81,C82,C83,C85,C86,C87, C89,C90,C91,C93,C94,C95, C97,C98,C99,C101,C102, C103,C105,C106,C107,C109, C110,C111,C113,C114,C115	--nF/X7R 1005 (0402)
18	20	C116,C117,C118,C119,C120, C121,C122,C123,C124,C125, C126,C127,C128,C129,C130, C131,C132,C133,C134,C135	47pF 1005 (0402)
19	1	D1	BAT54C/SOT SOT23
20	4	D2,D3,D5,D7	LED-QTLP650C-E_orange-3216 3216 (1206)
21	3	D4,D6,D9	LED-QTLP650C-Y_gelb-3216 3216 (1206)
22	1	D8	LED-QTLP650C-R_rot-3216 3216 (1206)
23	1	JP1	Male 2x10_180_2.54mm 2x10--2.54mm
24	2	J1,J8	QSE-014-01-F-D-DP-A 0.8mm Diff-Pair
25	1	J2	Male 2x7_180_2.0mm 2.0mm
26	1	J3	175781-1 3.5mm
27	1	J4	RAPC712
28	1	J5	USB-B-S-S-W-SM 6p
29	2	J6,J7	QSE-028-01-F-D-DP-A 0.8mm Diff-Pair
30	8	L1,L2,L3,L4,L5,L6,L7,L8	BLM15AG100SN1 1005 (0402)



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

31	1	L9	BLM18AG221SN1	1612 (0603)		
32	5	L10, L11, L12, L13, L14	BLM41P600SPT	4516 (1806)		
33	1	L15	BLM31PG391SN1	3216 (1206)		
34	1	O1	O-66.0-VX3J 7x5mm			
35	1	P1	SUBD9_90_MALE	MALE-DB9-90		
36	1	P2	Male 2x5_180_2.54mm	2.54mm		
37	2	P4, P3	HSSDC2			
38	1	P5	SATA-Host			
39	1	P6	SATA-Device			
40	1	Q1	BC847 SOT23			
41	1	Q2	BC857 SOT23			
42	2	Q3, Q4	BC847B SOT23			
43	8	RTH1, RTH2, RTH3, RTH4, RTH5, RTH6, RTH7, RTH8	0R33	6532 (2512)		
44	1	R1	10M 1005 (0402)			
45	2	R64, R2	22E 1005 (0402)			
46	11	R3, R33, R56, R57, R58, R59, R60, R61, R62, R63, R140	1k 1005 (0402)			
47	28	R4, R5, R10, R11, R12, R13, R14, R15, R16, R17, R18, R29, R30, R31, R32, R68, R70, R74, R75, R76, R77, R78, R99, R100, R101, R102, R103, R104	10K 1005 (0402)			
48	1	R6	56E 3216 (1206)			
49	3	R7, R8, R21	680E 1005 (0402)			
50	6	R9, R22, R38, R39, R54, R69	1K5 1005 (0402)			
51	3	R19, R20, R81	82E 3216 (1206)			
52	10	R23, R37, R45, R46, R47, R48, R50, R51, R105, R106	2K2 1005 (0402)			
53	8	R24, R25, R44, R66, R71, R73, R79, R80	4K7 1005 (0402)			
54	3	R26, R40, R52	10E 3216 (1206)			
55	3	R27, R34, R67	2K7 1005 (0402)			
56	3	R35, R43, R139	3K3 1005 (0402)			
57	1	R36	1K2 1005 (0402)			
58	2	R41, R42	27E 1608 (0603)			
59	1	R49	5K6 1005 (0402)			
60	1	R53	47E 3216 (1206)			
61	1	R55	1K 1005			
62	1	R65	200E 1005			
63	1	R72	330E 1005 (0402)			
64	16	R82, R83, R84, R85, R86, R87, R88, R89, R90, R91, R93, R94, R95, R96, R97, R98	49E9 /1% 1608 (0603)			
65	1	R92	22 3216 (1206)			
66	4	R107, R108, R109, R110	0E 1608 (0603)			
67	2	R115, R111	20K/2.54mm 3296W-1-203 2.54mm			
68	4	R112, R113, R116, R117	100K 1005 (0402)			
69	2	R114, R118	6K8 1005 (0402)			
70	8	R119, R121, R123, R125, R127, R129, R131, R133	390E/1% 1005			
71	8	R120, R122, R124, R126, R128, R130, R132, R134	1K/1% 1005			
72	1	R135	68E 3216 (1206)			
73	1	R136	120E 1005 (0402)			
74	1	R137	9K86 0603/1%			
75	1	R138	270 1005 (0402)			
76	2	SW2, SW1	SKHMPSE010 SMD-5			
77	1	TP1	1V8 1.32mm			
78	1	TP2	TP_Yellow 1.32mm			
79	1	TP3	CIM1- 1.32mm			



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

80	1	TP4	CIM1+	1.32mm	
81	1	TP5	CIM0-	1.32mm	
82	1	TP6	CIM0+	1.32mm	
83	1	TP7	3V3	1.32mm	
84	1	TP8	1V5	1.32mm	
85	1	TP9	2V5	1.32mm	
86	1	TP10	2V5_AN	1.32mm	
87	1	TP11	GND	1.32mm	
88	1	U1	LP2985-18DBVTE4	DBV (SOT23-5)	
89	1	U2	MAX3322EEUP+	TSSOP-20	
90	1	U3	AT91SAM7S64-AU-001	LQFP-64	
91	3	U4,U5,U21	PI7AT04CX	SC70-6	
92	1	U6	K9F1G08U0M-Y	48-TSOP1	
93	2	U15,U7	MAX6306UK29D3+T	SOT23-5	
94	1	U8	FM24CL04-G	SOIC-8	
95	3	U9,U16,U24	SN74AUP1G04DCKRE4	SC70-5	
96	2	U25,U10	74CB3T3125DGVRE4	TVSOP-14	
97	1	U11	SRV05-4.TCT	SOT23-6L	
98	2	U13,U12	EG-2121CA-125.0000M-LGPA	7x5mm	
99	1	U14	EG-2121CA-400.0000M-LGPA	7x5mm	
100	1	U17	XC2VP7-6FG456C	FG456	
101	1	U18	SN74AVCH8T245PWE4	TSSOP-20	
102	1	U19	MAX6646MUA	µMAX-8	
103	1	U20	74CB3T3257DGVRE4	TVSOP-16	
104	1	U22	XCF01SVOG20C	TSSOP-20	
105	1	U23	74AUP1G125DBVTE4	SC70-5	
106	1	U26	74CB3T3245DGVRE4	TVSOP-20	
107	2	U28,U27	MAX3800UHJ	TQFP32-EP	
108	1	U29	K4S51323LC-MG/S1H	90FBGA	
109	1	U30	MIC29301-3.3BU	TO-263-5	
110	1	U31	MIC37301-1.5BR	S-PAK5	
111	1	U32	PTH03000W	19,05x12,7mm	
112	1	U33	MIC37151-2.5BR	S-PAK5	
113	1	U34	LT1963AEQ-2.5	5-LEAD PLASTIC DD	
114	12	W1,W2,W3,W5,W7,W8,W9,W10, W11,W12,W13,W14		826629-2	2.54mm
115	1	W6	826629-3	2.54mm	
116	1	Y1	Q-18.4320-JXG75P2-12-30/50-LF	JXG75/1	



C 3a Links zu Bauelemente-Spezifikationen

15.05.07

Projekt LP-2010: Bauelemente-Links V1.0

Atmel:

MPU-AT91SAM7S256

AT91SAM7S Series Preliminary Complete:

http://www.atmel.com/dyn/resources/prod_documents/doc6175.pdf

ARM7TDMI Technical Reference Manual:

http://www.atmel.com/dyn/resources/prod_documents/DDI0029G_7TDMI_R3_trm.pdf

Xilinx:

FPGA-Virtex-II Pro

Virtex-II Pro / Virtex-II Pro X Complete Data Sheet (All four modules):

<http://direct.xilinx.com/bvdocs/publications/ds083.pdf>

Virtex-II Pro Package/Device Pinout Files (ASCII):

http://www.xilinx.com/products/silicon_solutions/fpgas/virtex/virtex_ii_pro_fpgas/resources/virtex-iipro_pkgs.htm

Virtex-II Pro and Virtex-II Pro X FPGA User Guide:

<http://direct.xilinx.com/bvdocs/userguides/ug012.pdf>

RocketIO Transceiver User Guide: <http://direct.xilinx.com/bvdocs/userguides/ug024.pdf>

XAPP659 - Virtex-II Pro / Virtex-II Pro X 3.3V I/O Design Guidelines:

<http://direct.xilinx.com/bvdocs/appnotes/xapp659.pdf>

Maxim:

MAX3800

http://www.maxim-ic.com/quick_view2.cfm/qv_pk/2467

Samtec:

QSE-028-01-F-D-DP-A:

http://www.samtec.com/ftppub/deutsche_version/QSEDP_D.PDF

<http://www.samtec.com/ftppub/cpdf/QSE-XXX-XX-X-D-DP-XX-FOOTPRINT.pdf>



C 3b Links zu Bauelemente-Spezifikationen

14.06.07

Projekt LP-2010: Bauelemente-Links V1.3

Mit Vorlage der Version 1.3 liegt eine animierte Bauelemente-Liste vor.

Nach anklicken der Bautyp-Funktion in der Tabelle (blaue Schrift) wird interaktiv der zugehörige Internet-Link ausgewiesen.

Die animierte Bauelemente-Liste folgt nach den nächsten zwei eingebetteten Listen-Seiten.



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

Tabelle1

	A	B	C	D	E
1					
2					
3				Meltemi-LP2010: Bauelemente-Links V1.5	
4					
5					
6		Referenz	Bauteil	Links	Bauform
7					
8		CN1,CN2,CN3	BNC	BUCHSE BNC PCB GERADE RUND	
9		C1	1µF/X7R	1206ZC105MAT2A	3216 (1206)
10		C2	2.2µF/X7R	1206ZC225MAT2A	3216 (1206)
11		C3	10nF/X7R	0402YC103MAT2A	1005 (0402)
12		C4,C5,C6, C7,C10,C11, C14,C21,C23, C25,C27,C29, C30,C33,C35, C37,C38,C39, C40,C42	100nF/50V-X7R	06035C104MAT2A	1608 (0603)
13		C8	1nF/16V-X7R	0402YC102MAT2A	1005 (0402)
14		C9,C22, C24,C26,C28, C31,C32,C34, C36	10nF/16V-X7R	0402YC103MAT2A	1005 (0402)
15		C12,C13	15pF/50V-COG	04025A150KAT2A	1005 (0402)
16		C15,C49, C57,C62	100nF/X7R	0603YC104MAT2A	1608 (0603)
17		C16	2200pF	04025C222MAT2A	1005 (0402)
18		C17,C18, C19,C20,	10nF/50V-X7R	0603Y5103MAT2A	1608 (0603)
19		C41,C59,C60	220µF/10V-Elko-Bf:E	EEEFK1A221P	E
20		C43	100µF/25V-Bipolar-S-RM3.5	ECEA1EN101U	RM 3.5mm
21		C44	10µF/25V X5R	12063D106MAT2A	3216 (1206)
22		C45,C46,C47, C48,C50,C51, C52,C53,C54, C55,C56,C58, C61,C63	100µF/16V-Elko-Bf:D	EEEFK1C101P	D
23		C64,C68,C72, C76,C80,C84, C88,C92,C96, C100,C104, C108,C112	4.7µF/10V-X7R	12063C475MAT2A	3216 (1206)
24		C65,C66,C67, C69,C70,C71, C73,C74,C75, C77,C78,C79, C81,C82,C83, C85,C86,C87, C89,C90,C91, C93,C94,C95, C97,C98,C99, C101,C102, C103,C105, C106,C107, C109,C110, C111,C113, C114,C115	nF/X7R -UNBESTÜCKT	1005 (0402)	1005 (0402)
25		C116,C117, C118,C119, C120,C121, C122,C123, C124,C125, C126,C127, C128,C129, C130,C131, C132,C133, C134,C135	47pF -UNBESTÜCKT	0402YA470KAT2A	1005 (0402)
26		D1	BAT54C/SOT	1081192	SOT23
27		D2,D3,D5,D7	LED-QTLP650C-E_orange-3216	3599863	3216 (1206)
28		D4,D6,D9	LED-QTLP650C-Y_gelb-3216	3599863	3216 (1206)
29		D8	LED-QTLP650C-R_rot-3216	1318261	3216 (1206)
30		JP1	Male 2x10_180_2.54mm	Male_2x10 20Pol 0918 520 6324	2.54mm
31		J1,J8	QSE-014-01-F-D-DP-A	<ul style="list-style-type: none"> • Datenblatt • Footprint 	0.8mm Diff-Pair
32		J2	Male 2x7_180_2.0mm	0878311420	2.0mm
33		J3	1-178293-2	Dynamic 3100	3.5mm
34		J4	DC-10B (FC68149)	EINBAUBUCHSE STIFTDM 2.5 PK10	



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

Tabelle1

A	B	C	D	E
35	J5	USB-B-S-S-W-SM	<ul style="list-style-type: none"> • Datenblatt • Footprint 	6p
36	J6, J7	QSE-028-01-F-D-DP-A	<ul style="list-style-type: none"> • Datenblatt • Footprint 	0.8mm Diff-Pair
37	L1,L2,L3,L4, L5,L6,L7,L8	BLM15AG100SN1	EMI Suppression Filters for DC	1005 (0402)
38	L9	BLM18AG221SN1	EMI Suppression Filters for DC	1612 (0603)
39	L10,L11,L12, L13,L14	BLM41P600SPT	EMI Suppression Filters for DC	4516 (1806)
40	L15	BLM31PG391SN1	EMI Suppression Filters for DC	3216 (1206)
41	O1	O-66.0-VX3J	SMD Oscillator with Tristate Function	7x5mm
42	P1	SUBD9_90_56-402-001	STECKER SUB D FILTER PCB ABGEWINK 9POL	MALE-DB9-90
43	P2	Messerleiste 2x5 10Pol 2.54mm	Male_2x5 10Pol	2.54mm
44	P4,P3	HSSDC2	0747030007	
45	P5, P6	1.27mm (.050") Pitch Serial ATA Header	0674901221	
46	Q1,Q3,Q4	BC847	BC847	SOT23
47	Q2	BC857	BC857	SOT23
48	R115,R111	20K/2.54mm 3296W-1-203	3296 - 3/8	2.54mm
49	RTH1,RTH2, RTH3,RTH4, RTH5,RTH6, RTH7,RTH8	0R33	PWC	6532 (2512)
50	SW2,SW1	B3S-1000	B3S	SMD-5
51	TP1-TP11	Testpunkt Type 100	Glass Bead	1.32mm
52	U1	LP2985-18DBVTE4	LP2985-18	DBV (SOT23-5)
53	U2	MAX3322EEUP+	MAX3322E	TSSOP-20
54	U3	AT91SAM7S256-AU-001	<ul style="list-style-type: none"> • AT91SAM7S Series Preliminary Complete • ARM7TDMI Technical Reference Manual 	LQFP-64
55	U4,U5,U21	PI7AT04CX	PI7AT04	SC70-6
56	U6	K9F1G08U0M-Y	K9F1G08U0M	48-TSOP1
57	U7, U15	MAX6306UK29D3+T	MAX6306	SOT23-5
58	U8	FM24CL04-G	FM24CL04 4Kb FRAM Serial Memory	SOIC-8
59	U9,U16,U24	SN74AUP1G04DCKRE4	SN74AUP1G04	SC70-5
60	U25,U10	74CB3T3125DGVRE4	SN74CB3T3125	TVSOP-14
61	U11	SRV05-4.TCT	SRV05-4	SOT23-6L
62	U13,U12	EG-2121CA-125.0000M-LGPA	EG-2121CA LVDS	7x5mm
63	U14	EG-2121CA-400.0000M-LGPA	EG-2121CA LVDS	7x5mm
64	U17	XC2VP7-6FGG456C	<ul style="list-style-type: none"> • Virtex-II Pro / Virtex-II Pro X Complete Data Sheet (All four modules) • Virtex-II Pro Package/Device Pinout Files (ASCII) • Virtex-II Pro and Virtex-II Pro X FPGA User Guide • RocketIO Transceiver User Guide • XAPP659 - Virtex-II Pro / Virtex-II Pro X 3.3V I/O Design Guidelines 	FG456
65	U18	SN74AVCH8T245PWE4	SN74AVCH8T245	TSSOP-20
66	U19	MAX6646MUA	MAX6646	-µMAX-8
67	U20	74CB3T3257DGVRE4	SN74CB3T3257	TVSOP-16
68	U22	XCF01SVOG20C	Platform Flash In-System Programmable Configuration PROMs	TSSOP-20
69	U23	74AUP1G125DBVTE4	SN74AUP1G125	SC70-5
70	U26	74CB3T3245DGVRE4	SN74CB3T3245	TVSOP-20
71	U27, U28	MAX3800UJH+	MAX3800	TQFP32-EP
72	U29	K4S51323LC-MG/S1H	K4S51323LC	90FBGA
73	U30	MIC29301-3.3BU	MIC29150/29300/29500/29750	TO-263-5
74	U31	MIC37301-1.5BR	MIC37300/37301/37302	S-PAK5
75	U32	PTH03000W	PTH03000	19,05x12,7mm
76	U33	MIC37151-2.5BR	MIC37150/37151/37152	S-PAK5
77	U34	LT1963AEQ-2.5	LT1963A - 1.5A, Low Noise, Fast Transient Response LDO Regulators	5-LEAD PLASTIC DD
78	W1,W2,W3, W5,W7,W8, W9,W10,W11, W12,W13, W14	826629-2	AMPMODU II STIFBLESTEN, EINREIHIG	2.54mm
79	W4,W6	826629-3	AMPMODU II STIFBLESTEN, EINREIHIG	2.54mm
80	Y1	Q-18.4320-JXG75P2-12-30/50-LF	JXG75P2	JXG75/1

Tabelle1

	A	B	C	D	E
1					
2					
3				Meltemi-LP2010: Bauelemente-Links V1.5	
4					
5					
6		Referenz	Bauteil	Links	Bauform
7					
8		CN1,CN2,CN3	BNC	BUCHSE BNC PCB GERADE RUND	
9		C1	1µF/X7R	1206ZC105MAT2A	3216 (1206)
10		C2	2.2µF/X7R	1206ZC225MAT2A	3216 (1206)
11		C3	10nF/X7R	0402YC103MAT2A	1005 (0402)
12		C4,C5,C6, C7,C10,C11, C14,C21,C23, C25,C27,C29, C30,C33,C35, C37,C38,C39, C40,C42	100nF/50V-X7R	06035C104MAT2A	1608 (0603)
13		C8	1nF/16V-X7R	0402YC102MAT2A	1005 (0402)
14		C9,C22, C24,C26,C28, C31,C32,C34, C36	10nF/16V-X7R	0402YC103MAT2A	1005 (0402)
15		C12,C13	15pF/50V-COG	04025A150KAT2A	1005 (0402)
16		C15,C49, C57,C62	100nF/X7R	0603YC104MAT2A	1608 (0603)
17		C16	2200pF	04025C222MAT2A	1005 (0402)
18		C17,C18, C19,C20,	10nF/50V-X7R	0603Y5103MAT2A	1608 (0603)
19		C41,C59,C60	220µF/10V-Elko-Bf:E	EEEFK1A221P	E
20		C43	100µF/25V-Bipolar-S-RM3.5	ECEA1EN101U	RM 3.5mm
21		C44	10µF/25V X5R	12063D106MAT2A	3216 (1206)
22		C45,C46,C47, C48,C50,C51, C52,C53,C54, C55,C56,C58, C61,C63	100µF/16V-Elko-Bf:D	EEEFK1C101P	D
23		C64,C68,C72, C76,C80,C84, C88,C92,C96, C100,C104, C108,C112	4.7µF/10V-X7R	12063C475MAT2A	3216 (1206)
24		C65,C66,C67, C69,C70,C71, C73,C74,C75, C77,C78,C79, C81,C82,C83, C85,C86,C87, C89,C90,C91, C93,C94,C95, C97,C98,C99, C101,C102, C103,C105, C106,C107, C109,C110, C111,C113, C114,C115	--nF/X7R --UNBESTÜCKT	1005 (0402)	1005 (0402)
25		C116,C117, C118,C119, C120,C121, C122,C123, C124,C125, C126,C127, C128,C129, C130,C131, C132,C133, C134,C135	47pF --UNBESTÜCKT	0402YA470KAT2A	1005 (0402)
26		D1	BAT54C/SOT	1081192	SOT23
27		D2,D3,D5,D7	LED-QTLP650C-E_orange-3216	3599863	3216 (1206)
28		D4,D6,D9	LED-QTLP650C-Y_gelb-3216	3599863	3216 (1206)
29		D8	LED-QTLP650C-R_rot-3216	1318261	3216 (1206)
30		JP1	Male 2x10_180_2.54mm	Male_2x10 20Pol 0918 520 6324	2.54mm
31		J1,J8	QSE-014-01-F-D-DP-A	<ul style="list-style-type: none"> Datenblatt Footprint 	0.8mm Diff-Pair
32		J2	Male 2x7_180_2.0mm	0878311420	2.0mm
33		J3	1-178293-2	Dynamic 3100	3.5mm
34		J4	DC-10B (FC68149)	EINBAUBUCHSE STIFTDM 2.5 PK10	

Tabelle1

	A	B	C	D	E
35		J5	USB-B-S-S-W-SM	<ul style="list-style-type: none"> Datenblatt Footprint 	6p
36		J6, J7	QSE-028-01-F-D-DP-A	<ul style="list-style-type: none"> Datenblatt Footprint 	0.8mm Diff-Pair
37		L1,L2,L3,L4, L5,L6,L7,L8	BLM15AG100SN1	EMI Suppression Filters for DC	1005 (0402)
38		L9	BLM18AG221SN1	EMI Suppression Filters for DC	1612 (0603)
39		L10,L11,L12, L13,L14	BLM41P600SPT	EMI Suppression Filters for DC	4516 (1806)
40		L15	BLM31PG391SN1	EMI Suppression Filters for DC	3216 (1206)
41		O1	O-66.0-VX3J	SMD Oscillator with Tristate Function	7x5mm
42		P1	SUBD9_90_56-402-001	STECKER SUB D FILTER PCB ABGEWINK 9POL	MALE-DB9-90
43		P2	Messerleiste 2x5 10Pol 2.54mm	Male_2x5 10Pol	2.54mm
44		P4,P3	HSSDC2	0747030007	
45		P5, P6	1.27mm (.050") Pitch Serial ATA Header	0674901221	
46		Q1,Q3,Q4	BC847	BC847	SOT23
47		Q2	BC857	BC857	SOT23
48		R115,R111	20K/2.54mm 3296W-1-203	3296 - 3/8	2.54mm
49		RTH1,RTH2, RTH3,RTH4, RTH5,RTH6, RTH7,RTH8	0R33	PWC	6532 (2512)
50		SW2,SW1	B3S-1000	B3S	SMD-5
51		TP1-TP11	Testpunkt Type 100	Glass Bead	1.32mm
52		U1	LP2985-18DBVTE4	LP2985-18	DBV (SOT23-5)
53		U2	MAX3322EEUP+	MAX3322E	TSSOP-20
54		U3	AT91SAM7S256-AU-001	<ul style="list-style-type: none"> AT91SAM7S Series Preliminary Complete ARM7TDMI Technical Reference Manual 	LQFP-64
55		U4,U5,U21	PI7AT04CX	PI7AT04	SC70-6
56		U6	K9F1G08U0M-Y	K9F1G08U0M	48-TSOP1
57		U7, U15	MAX6306UK29D3+T	MAX6306	SOT23-5
58		U8	FM24CL04-G	FM24CL04 4Kb FRAM Serial Memory	SOIC-8
59		U9,U16,U24	SN74AUP1G04DCKRE4	SN74AUP1G04	SC70-5
60		U25,U10	74CB3T3125DGVRE4	SN74CB3T3125	TVSOP-14
61		U11	SRV05-4.TCT	SRV05-4	SOT23-6L
62		U13,U12	EG-2121CA-125.0000M-LGPA	EG-2121CA LVDS	7x5mm
63		U14	EG-2121CA-400.0000M-LGPA	EG-2121CA LVDS	7x5mm
64		U17	XC2VP7-6FGG456C	<ul style="list-style-type: none"> Virtex-II Pro / Virtex-II Pro X Complete Data Sheet (All four modules) Virtex-II Pro Package/Device Pinout Files (ASCII) Virtex-II Pro and Virtex-II Pro X FPGA User Guide RocketIO Transceiver User Guide XAPP659 - Virtex-II Pro / Virtex-II Pro X 3.3V I/O Design Guidelines 	FG456
65		U18	SN74AVCH8T245PWE4	SN74AVCH8T245	TSSOP-20
66		U19	MAX6646MUA	MAX6646	-µMAX-8
67		U20	74CB3T3257DGVRE4	SN74CB3T3257	TVSOP-16
68		U22	XCF01SVOG20C	Platform Flash In-System Programmable Configuration PROMs	TSSOP-20
69		U23	74AUP1G125DBVTE4	SN74AUP1G125	SC70-5
70		U26	74CB3T3245DGVRE4	SN74CB3T3245	TVSOP-20
71		U27, U28	MAX3800UJH+	MAX3800	TQFP32-EP
72		U29	K4S51323LC-MG/S1H	K4S51323LC	90FBGA
73		U30	MIC29301-3.3BU	MIC29150/29300/29500/29750	TO-263-5
74		U31	MIC37301-1.5BR	MIC37300/37301/37302	S-PAK5
75		U32	PTH03000W	PTH03000	19,05x12,7mm
76		U33	MIC37151-2.5BR	MIC37150/37151/37152	S-PAK5
77		U34	LT1963AEQ-2.5	LT1963A - 1.5A, Low Noise, Fast Transient Response LDO Regulators	5-LEAD PLASTIC DD
78		W1,W2,W3, W5,W7,W8, W9,W10,W11, W12,W13, W14	826629-2	AMPMODU II STIFTELEISTEN, EINREIHIG	2.54mm
79		W4,W6	826629-3	AMPMODU II STIFTELEISTEN, EINREIHIG	2.54mm
80		Y1	Q-18.4320-JXG75P2-12-30/50-LF	JXG75P2	JXG75/1



C 4 **Mechanische Vorgaben**

Hinweise von Herrn Eigelsreiter zur Version 1.1 vom 22. Mai 2007

V1.1 – 22-05-2007

Zusatz:

###

Mechanische_Abmessungen-Bottom_Side-PrLP2010_V1_1.pdf sowie
Mechanische_Abmessungen-Top_Side-PrLP2010_V1_1.pdf
-- Fixierung der mechanischen Position relevanter Stecker (P1, P3-P6, J1, J3-J8, JP1).

Diese Steckerpositionen sind ohne Ausnahme einzuhalten.

-- Mechanische Abmessungen der Leiterplatte und der Befestigungsbohrungen.

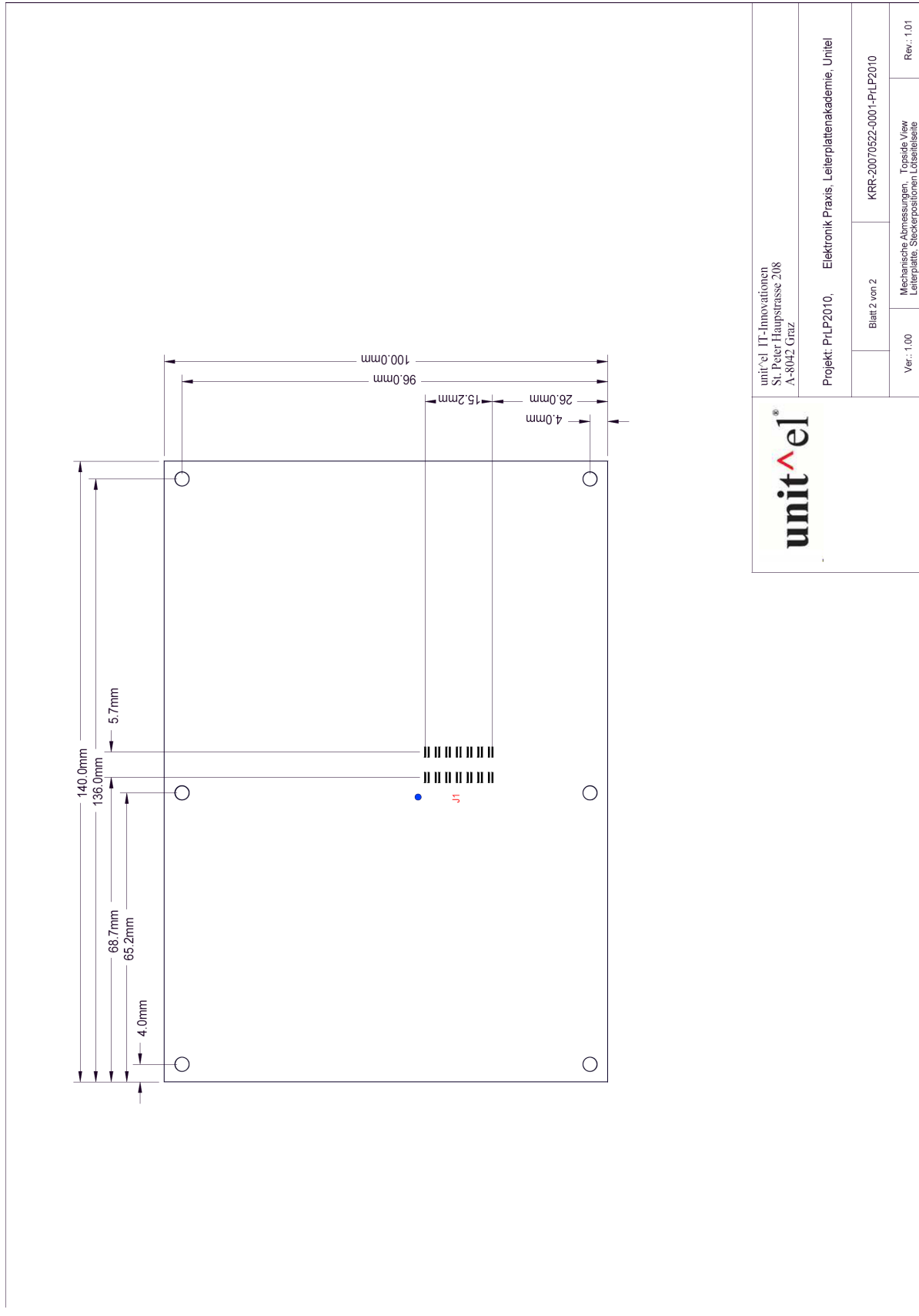
Auch diese Angaben sind vorgegeben und strikt einzuhalten.

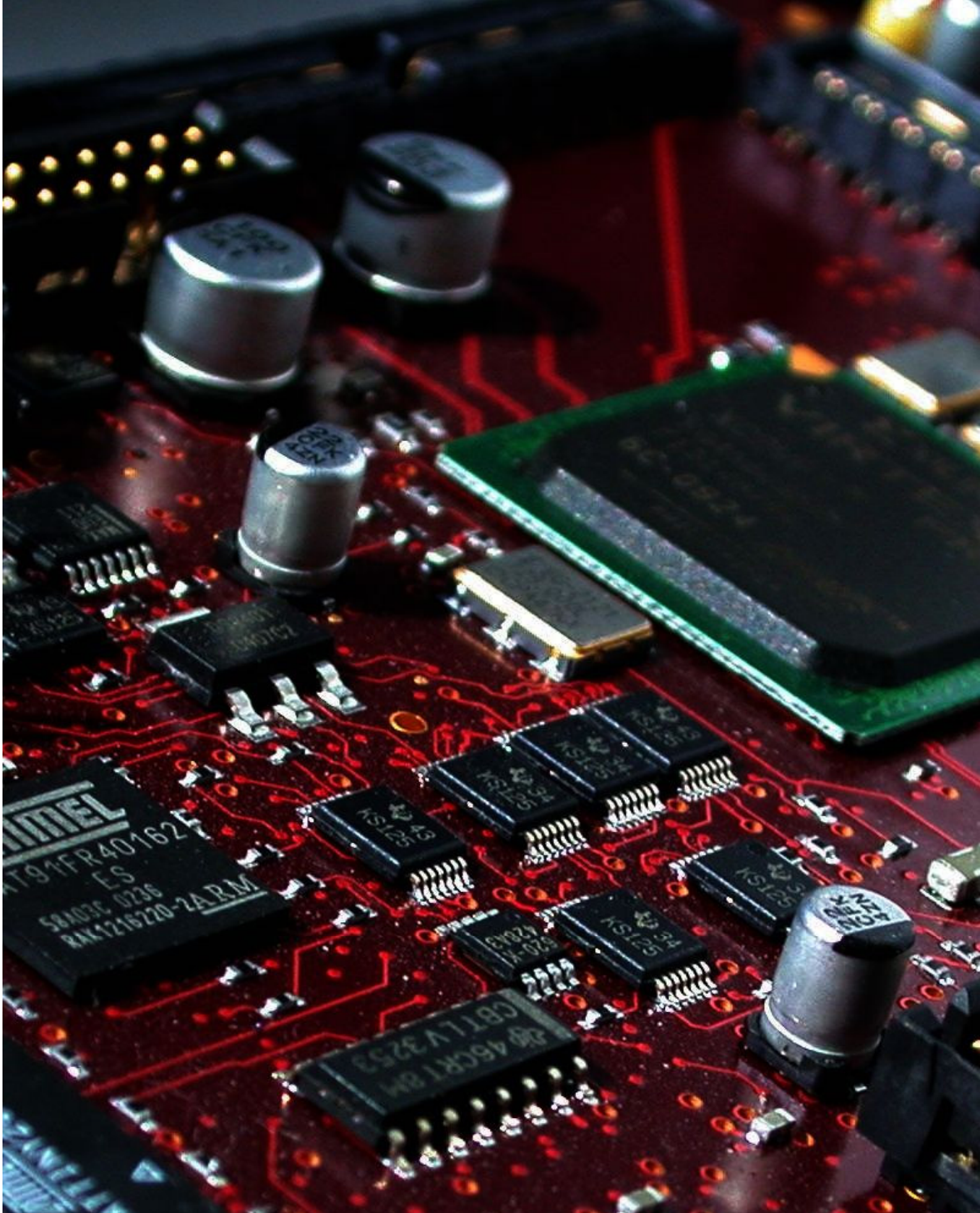
###



C 4.2 Fixe Bauteile auf der LS-Seite / Bottom Layer

Steckerpositionen auf der Lötseite / Bottom Layer (Sicht von der Bestückungsseite)





Netzlisten

D





Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

D 1 Cross Referenz Liste

meltemi-PrLP2010_V1.0 / Tableau Revised: Thursday, June 14, 2007
210407-1/Eig **Revision: 1.3**

Design Name: E:\UNITEL\PROJEKTE\MELTEMI_LP2010-V1\SCHALTPLAN\MELTEMI-
LP2010_V1_3.DSN

Cross Reference **June 14,2007** 14:33:18 Page1

Item	Part	Reference	SchematicName	Sheet	Library
1	0E	R107	FPGA-Equalizer/Gbit_Equalizer	7	
			K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB		
2	0E	R108	FPGA-Equalizer/Gbit_Equalizer	7	
			K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB		
3	0E	R109	FPGA-Equalizer/Gbit_Equalizer	7	
			K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB		
4	0E	R110	FPGA-Equalizer/Gbit_Equalizer	7	
			K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB		
5	0R33	RTH1	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
6	0R33	RTH2	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
7	0R33	RTH3	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
8	0R33	RTH4	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
9	0R33	RTH5	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
10	0R33	RTH6	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
11	0R33	RTH7	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
12	0R33	RTH8	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
13	1µF/X7R	C1	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
14	1K2	R36	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
15	1K5	R9	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
16	1K5	R22	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
17	1K5	R38	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
18	1K5	R39	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
19	1K5	R54	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
20	1K5	R69	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
21	1K/1%	R120	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
22	1K/1%	R122	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

23	1K/1%	R124	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
24	1K/1%	R126	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
25	1K/1%	R128	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
26	1K/1%	R130	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
27	1K/1%	R132	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
28	1K/1%	R134	FPGA-Vxx_GND/Vxx_GND	8	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
29	1K	R55	FPGA-Configuration/Configuration	4	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
30	1K	R140	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
31	1K	R33	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
32	1K	R3	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
33	1V5	1.32mm TP8	Multipower/PowerSupply	10	K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
34	1V8	1.32mm TP1	MPU/AT91SAM7S256	2	K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
35	1k	R56	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
36	1k	R57	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
37	1k	R58	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
38	1k	R59	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
39	1k	R60	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
40	1k	R61	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
41	1k	R62	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
42	1k	R63	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
43	1nF/16V-X7R	C8	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
44	2.2µF/X7R	C2	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
45	2K2	R37	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
46	2K2	R45	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
47	2K2	R46	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
48	2K2	R47	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
49	2K2	R48	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
50	2K2	R50	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
51	2K2	R51	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
52	2K2	R23	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

53 2K2 R106 FPGA-IO_2/IO-2 6 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

54 2K2 R105 FPGA-IO_2/IO-2 6 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

55 2K7 R67 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

56 2V5 1.32mm TP9 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

57 2V5 AN 1.32mm TP10 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

58 2k7 R34 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

59 2k7 R27 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

60 3K3 R139 Multipower/PowerSupply 10 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB

61 3K3 R35 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

62 3K3 R43 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

63 3V3 1.32mm TP7 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

64 4.7µF/10V-X7R C64 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

65 4.7µF/10V-X7R C68 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

66 4.7µF/10V-X7R C72 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

67 4.7µF/10V-X7R C76 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

68 4.7µF/10V-X7R C80 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

69 4.7µF/10V-X7R C84 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

70 4.7µF/10V-X7R C88 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

71 4.7µF/10V-X7R C92 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

72 4.7µF/10V-X7R C96 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

73 4.7µF/10V-X7R C100 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

74 4.7µF/10V-X7R C104 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

75 4.7µF/10V-X7R C108 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

76 4.7µF/10V-X7R C112 KondensatorGruppen/Gruppen_1 11
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

77 4K7 R24 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

78 4K7 R25 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

79 4K7 R44 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

80 4K7 R66 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

81 4K7 R71 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

82 4K7 R73 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

83	4K7	R79	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
84	4K7	R80	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
85	5K6	R49	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
86	6K8	R114	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
87	6K8	R118	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
88	9K86	R137	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
89	10µF/25V X5R	C44	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
90	10E	R26	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
91	10E	R40	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
92	10E	R52	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
93	10K	R4	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
94	10K	R5	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
95	10K	R10	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
96	10K	R11	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
97	10K	R12	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
98	10K	R13	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
99	10K	R29	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
100	10K	R30	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
101	10K	R31	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
102	10K	R32	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
103	10K	R99	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
104	10K	R100	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
105	10K	R101	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
106	10K	R102	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
107	10K	R103	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
108	10K	R104	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
109	10K	R14	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
110	10K	R15	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
111	10K	R16	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
112	10K	R17	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
113 10K R18 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
114 10K R68 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
115 10K R70 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
116 10K R74 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
117 10K R75 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
118 10K R76 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
119 10K R77 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
120 10K R78 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
121 10M R1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
122 10nF/16V-X7R C22 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
123 10nF/16V-X7R C24 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
124 10nF/16V-X7R C26 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
125 10nF/16V-X7R C28 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
126 10nF/16V-X7R C31 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
127 10nF/16V-X7R C32 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
128 10nF/16V-X7R C34 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
129 10nF/16V-X7R C36 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
130 10nF/16V-X7R C9 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
131 10nF/50V-X7R C17 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
132 10nF/50V-X7R C18 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
133 10nF/50V-X7R C19 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
134 10nF/50V-X7R C20 FPGA-Equalizer/Gbit__Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
135 10nF/X7R C3 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
136 15pF/50V-COG C12 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
137 15pF/50V-COG C13 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
138 20K/2.54mm 3296W-1-203 R115 FPGA-Equalizer/Gbit__Equalizer 7
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
139 20K/2.54mm 3296W-1-203 R111 FPGA-Equalizer/Gbit__Equalizer 7
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
140 22E R64 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
141 22E R2 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
142 22 R92 FPGA-IO_2/IO-2 6 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

143	27E	R41	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
144	27E	R42	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
145	47E	R53	Clock-Hard_Reset/Clock.SCH	3	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
146	47pF	C116	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
147	47pF	C117	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
148	47pF	C118	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
149	47pF	C119	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
150	47pF	C120	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
151	47pF	C121	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
152	47pF	C122	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
153	47pF	C123	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
154	47pF	C124	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
155	47pF	C125	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
156	47pF	C126	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
157	47pF	C127	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
158	47pF	C128	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
159	47pF	C129	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
160	47pF	C130	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
161	47pF	C131	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
162	47pF	C132	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
163	47pF	C133	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
164	47pF	C134	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
165	47pF	C135	KondensatorGruppen/Gruppen_1	11	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
166	49E9 /1%	R82	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
167	49E9 /1%	R83	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
168	49E9 /1%	R84	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
169	49E9 /1%	R85	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
170	49E9 /1%	R86	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
171	49E9 /1%	R87	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
172	49E9 /1%	R88	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

173	49E9 /1%	R89	FPGA-IO_1/IO-1	5	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
174	49E9 /1%	R90	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
175	49E9 /1%	R91	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
176	49E9 /1%	R93	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
177	49E9 /1%	R94	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
178	49E9 /1%	R95	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
179	49E9 /1%	R96	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
180	49E9 /1%	R97	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
181	49E9 /1%	R98	FPGA-IO_2/IO-2	6	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
182	56E	R6	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
183	68E	R135	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
184	74AUP1G125DBVTE4	U23	FPGA-Configuration/Configuration	4	E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
185	74CB3T3125DGVRE4	U25	FPGA-IO_1/IO-1	5	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
186	74CB3T3125DGVRE4	U10	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
187	74CB3T3245DGVRE4	U26	FPGA-IO_2/IO-2	6	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
188	74CB3T3257DGVRE4	U20	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
189	82E	R19	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
190	82E	R20	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
191	82E	R81	FPGA-Configuration/Configuration	4	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
192	100µF/25V-Bipolar-S-RM3.5	C43	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
193	100K	R112	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
194	100K	R113	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
195	100K	R116	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
196	100K	R117	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
197	100nF/50V-X7R	C21	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
198	100nF/50V-X7R	C23	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
199	100nF/50V-X7R	C25	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
200	100nF/50V-X7R	C27	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
201	100nF/50V-X7R	C33	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
202	100nF/50V-X7R	C35	FPGA-Equalizer/Gbit_Equalizer	7	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

203	100nF/50V-X7R	C37	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
204	100nF/50V-X7R	C38	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
205	100nF/50V-X7R	C14	Clock-Hard_Reset/Clock.SCH	3	
	K:\UNITEL\UNITEL-PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB				
206	100nF/50V-X7R	C29	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\UNITEL-PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB				
207	100nF/50V-X7R	C30	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\UNITEL-PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB				
208	100nF/50V-X7R	C39	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\UNITEL-PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB				
209	100nF/50V-X7R	C40	FPGA-Equalizer/Gbit_Equalizer	7	
	K:\UNITEL\UNITEL-PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB				
210	100nF/50V-X7R	C42	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
211	100nF/50V-X7R	C4	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
212	100nF/50V-X7R	C5	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
213	100nF/50V-X7R	C6	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
214	100nF/50V-X7R	C7	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
215	100nF/50V-X7R	C10	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
216	100nF/50V-X7R	C11	MPU/AT91SAM7S256	2	S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
217	100nF/X7R	C15	FPGA-Configuration/Configuration	4	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
218	100nF/X7R	C49	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
219	100nF/X7R	C57	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
220	100nF/X7R	C62	Multipower/PowerSupply	10	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
221	100uF/16V-Elko-Bf:D	C45	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
222	100uF/16V-Elko-Bf:D	C46	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
223	100uF/16V-Elko-Bf:D	C47	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
224	100uF/16V-Elko-Bf:D	C48	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
225	100uF/16V-Elko-Bf:D	C50	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
226	100uF/16V-Elko-Bf:D	C51	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
227	100uF/16V-Elko-Bf:D	C52	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
228	100uF/16V-Elko-Bf:D	C53	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				
229	100uF/16V-Elko-Bf:D	C54	Multipower/PowerSupply	10	
	K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB				



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
230 100uF/16V-Elko-Bf:D C55 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
231 100uF/16V-Elko-Bf:D C56 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
232 100uF/16V-Elko-Bf:D C58 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
233 100uF/16V-Elko-Bf:D C61 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
234 100uF/16V-Elko-Bf:D C63 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
235 120E R136 Multipower/PowerSupply 10 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
236 200E R65 FPGA-Configuration/Configuration 4
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
237 220uF/10V-Elko-Bf:E C41 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
238 220uF/10V-Elko-Bf:E C59 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
239 220uF/10V-Elko-Bf:E C60 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
240 270 R138 Multipower/PowerSupply 10 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
241 330E R72 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
242 390E/1% R119 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
243 390E/1% R121 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
244 390E/1% R123 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
245 390E/1% R125 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
246 390E/1% R127 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
247 390E/1% R129 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
248 390E/1% R131 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
249 390E/1% R133 FPGA-Vxx_GND/Vxx_GND 8 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
250 680E R7 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
251 680E R8 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
252 680E R21 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
253 2200pF C16 FPGA-Configuration/Configuration 4
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
254 826629-2 W1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
255 826629-2 W2 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
256 826629-2 W3 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
257 826629-2 W5 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
258 826629-2 W7 Clock-Hard_Reset/Clock.SCH 3 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
259 826629-2 W8 Clock-Hard_Reset/Clock.SCH 3 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
260 826629-2 W9 Clock-Hard_Reset/Clock.SCH 3 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
261 826629-2 W10 Clock-Hard_Reset/Clock.SCH 3 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
262 826629-2 W11 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
263 826629-2 W12 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
264 826629-2 W13 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
265 826629-2 W14 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\COLDFIRE-V4\UNIFIRE-V40\COFIRE-ORC9-V4\EIG.OLB
266 826629-3 W6 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
267 175781-1 J3 Multipower/PowerSupply 10 E:\PROGRAM
FILES\ORCAD\CAPTURE\LIBRARY\CONNECTOR.OLB
268 RAPC712 J4 Multipower/PowerSupply 10 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
269 --nF/X7R C67 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
270 --nF/X7R C71 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
271 --nF/X7R C75 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
272 --nF/X7R C79 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
273 --nF/X7R C83 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
274 --nF/X7R C87 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
275 --nF/X7R C91 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
276 --nF/X7R C95 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
277 --nF/X7R C99 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
278 --nF/X7R C103 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
279 --nF/X7R C107 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
280 --nF/X7R C111 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
281 --nF/X7R C115 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
282 --nF/X7R C66 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
283 --nF/X7R C70 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
284 --nF/X7R C74 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
285 --nF/X7R C78 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
286 --nF/X7R C82 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
287 --nF/X7R C86 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
288 --nF/X7R C90 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
289 --nF/X7R C94 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
290 --nF/X7R C98 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
291 --nF/X7R C102 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
292 --nF/X7R C106 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
293 --nF/X7R C110 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
294 --nF/X7R C114 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
295 --nF/X7R C65 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
296 --nF/X7R C69 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
297 --nF/X7R C73 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
298 --nF/X7R C77 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
299 --nF/X7R C81 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
300 --nF/X7R C85 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
301 --nF/X7R C89 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
302 --nF/X7R C93 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
303 --nF/X7R C97 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
304 --nF/X7R C101 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
305 --nF/X7R C105 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
306 --nF/X7R C109 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
307 --nF/X7R C113 KondensatorGruppen/Gruppen_1 11
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
308 AT91SAM7S64-AU-001 U3 MPU/AT91SAM7S256 2
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
309 BAT54C/SOT D1 MPU/AT91SAM7S256 2 E:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
310 BC847B Q3 Clock-Hard_Reset/Clock.SCH 3 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
311 BC847B Q4 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
312 BC847 Q1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
313 BC857 Q2 MPU/AT91SAM7S256 2
E:\UNITEL\PROJEKTE\PROJEKT2010\MELTEMI_RETRO_V1.DSN
314 BLM15AG100SN1 L1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
315 BLM15AG100SN1 L2 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
316 BLM15AG100SN1 L3 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
317 BLM15AG100SN1 L4 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
318 BLM15AG100SN1 L5 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
319 BLM15AG100SN1 L6 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
320 BLM15AG100SN1 L7 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
321 BLM15AG100SN1 L8 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
322 BLM18AG221SN1 L9 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
323 BLM31PG391SN1 L15 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
324 BLM41P600SPT L10 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
325 BLM41P600SPT L11 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
326 BLM41P600SPT L12 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
327 BLM41P600SPT L13 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
328 BLM41P600SPT L14 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
329 BNC CN1 Multipower/PowerSupply 10 E:\PROGRAM
FILES\ORCAD\CAPTURE\LIBRARY\CONNECTOR.OLB
330 BNC CN2 Multipower/PowerSupply 10 E:\PROGRAM
FILES\ORCAD\CAPTURE\LIBRARY\CONNECTOR.OLB
331 BNC CN3 Multipower/PowerSupply 10 E:\PROGRAM
FILES\ORCAD\CAPTURE\LIBRARY\CONNECTOR.OLB
332 CIM0+ 1.32mm TP6 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
333 CIM0- 1.32mm TP5 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
334 CIM1+ 1.32mm TP4 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
335 CIM1- 1.32mm TP3 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\UNITEL-PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
336 EG-2121CA-125.0000M-LGPA U13 Clock-Hard_Reset/Clock.SCH 3
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
337 EG-2121CA-125.0000M-LGPA U12 Clock-Hard_Reset/Clock.SCH 3
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
338 EG-2121CA-400.0000M-LGPA U14 Clock-Hard_Reset/Clock.SCH 3
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
339 FM24CL04-G U8 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB
340 GND 1.32mm TP11 Multipower/PowerSupply 10 K:\UNITEL\UNITEL-
PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
341 HSSDC2 P4 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
342 HSSDC2 P3 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB
343 K4S51323LC-MG/S1H U29 Mobile-64M/512Mbit 9
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
344 K9F1G08U0M-Y U6 MPU/AT91SAM7S256 2 K:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG.OLB
345 LED-QTLP650C-E_orange-3216 D2 MPU/AT91SAM7S256 2
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
346 LED-QTLP650C-E_orange-3216 D3 MPU/AT91SAM7S256 2
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
347 LED-QTLP650C-E_orange-3216 D5 FPGA-Configuration/Configuration 4
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
348 LED-QTLP650C-E_orange-3216 D7 FPGA-IO_2/IO-2 6
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
349 LED-QTLP650C-R_rot-3216 D8 FPGA-IO_2/IO-2 6
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

350 LED-QTLP650C-Y_gelb-3216 D4 MPU/AT91SAM7S256 2
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

351 LED-QTLP650C-Y_gelb-3216 D6 FPGA-IO_2/IO-2 6
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

352 LED-QTLP650C-Y_gelb-3216 D9 Multipower/PowerSupply 10
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

353 LP2985-18DBVTE4 U1 MPU/AT91SAM7S256 2 E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

354 LT1963AEQ-2.5 U34 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

355 MAX3322EEUP+ U2 MPU/AT91SAM7S256 2 E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

356 MAX3800UHJ U28 FPGA-Equalizer/Gbit_Equalizer 7
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

357 MAX3800UHJ U27 FPGA-Equalizer/Gbit_Equalizer 7
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

358 MAX6306UK29D3+T U15 Clock-Hard_Reset/Clock.SCH 3
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

359 MAX6306UK29D3+T U7 MPU/AT91SAM7S256 2 E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

360 MAX6646MUA U19 FPGA-Configuration/Configuration 4
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

361 MIC29301-3.3BU U30 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

362 MIC37151-2.5BR U33 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

363 MIC37301-1.5BR U31 Multipower/PowerSupply 10
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

364 Male 2x5_180_2.54mm P2 MPU/AT91SAM7S256 2
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

365 Male 2x7_180_2.0mm J2 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

366 Male 2x10_180_2.54mm JP1 MPU/AT91SAM7S256 2
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

367 O-66.0-VX3J O1 Clock-Hard_Reset/Clock.SCH 3
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

368 PI7AT04CX U4 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

369 PI7AT04CX U5 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

370 PI7AT04CX U21 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

371 PTH03000W U32 Multipower/PowerSupply 10 E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

372 Q-18.4320-JXG75P2-12-30/50-LF Y1 MPU/AT91SAM7S256 2
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

373 QSE-014-01-F-D-DP-A J1 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

374 QSE-014-01-F-D-DP-A J8 FPGA-IO_2/IO-2 6
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

375 QSE-028-01-F-D-DP-A J6-1 FPGA-IO_1/IO-1 5
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

376 QSE-028-01-F-D-DP-A J6-2 FPGA-IO_1/IO-1 5
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

377 QSE-028-01-F-D-DP-A J7-1 FPGA-IO_2/IO-2 6
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

378 QSE-028-01-F-D-DP-A J7-2 FPGA-IO_2/IO-2 6
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

379 SATA-Device P6 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

380 SATA-Host P5 FPGA-Equalizer/Gbit_Equalizer 7
K:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG.OLB

381 SKHMPSE010 SW2 Clock-Hard_Reset/Clock.SCH 3
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

382 SKHMPSE010 SW1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

383 SN74AUP1G04DCKRE4 U9 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

384 SN74AUP1G04DCKRE4 U16 Clock-Hard_Reset/Clock.SCH 3
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

385 SN74AUP1G04DCKRE4 U24 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

386 SN74AVCH8T245PWE4 U18 FPGA-Configuration/Configuration 4
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

387 SRV05-4.TCT U11 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

388 SUBD9_90_MALE P1 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

389 TP_Yellow TP2 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

390 USB-B-S-S-W-SM J5 MPU/AT91SAM7S256 2 S:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

391 XC2VP7-6FG456C U17A FPGA-Vxx_GND/Vxx_GND 8
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

392 XC2VP7-6FG456C U17B FPGA-Configuration/Configuration 4
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

393 XC2VP7-6FG456C U17C FPGA-IO_1/IO-1 5 E:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

394 XC2VP7-6FG456C U17D FPGA-IO_2/IO-2 6 E:\UNITEL\PROJEKTE\UNITEL-
ORCADLIB\EIG_ULTIBOARD.OLB

395 XC2VP7-6FG456C U17E FPGA-Equalizer/Gbit_Equalizer 7
E:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB

396 XCF01SVOG20C U22 FPGA-Configuration/Configuration 4
S:\UNITEL\PROJEKTE\UNITEL-ORCADLIB\EIG_ULTIBOARD.OLB



D 2 Netzliste

Netzliste **Version 1.3** für **Multiwire**, vom 14. Juli 2007.

VRN_0	R82	2
VRN_0	U17	D6
INFINI_TXP1	U27	28
INFINI_TXP1	C23	1
-RB_857	Q2	1
-RB_857	R35	2
-RB_857	R43	2
CIMP0	U28	9
CIMP0	R117	1
CIMP0	TP6	1
CIMP0	C40	1
RXNP4	C32	1
RXNP4	U17	A20
CS_SDR_AL	U17	F14
CS_SDR_AL	U29	J8
CH-L53P3-9	J6	31
CH-L53P3-9	U17	R21
SATA_RXP1	C19	1
SATA_RXP1	U17	A9
WE_SDR_AL	U17	D15
WE_SDR_AL	U29	K8
CIMN0	U28	8
CIMN0	C39	1
CIMN0	R116	1
CIMN0	TP5	1
ERASE	R8	1
ERASE	U3	55
ERASE	TP2	1
RAS_SDR_AL	U17	E15
RAS_SDR_AL	U29	J9
CH-L02N3-19	J6	42
CH-L02N3-19	U17	Y22
RXPP6	C26	1
RXPP6	U17	A15
CAS_SDR_AL	U17	D14
CAS_SDR_AL	U29	K7
CH-L51P3-10	J6	47
CH-L51P3-10	U17	R19
SATA_RXN0	U17	A6
SATA_RXN0	C18	1
CPU_VDDCORE_0	L5	2
CPU_VDDCORE_0	U3	12
VRP_0	R85	1
VRP_0	U17	D5
SATA_TXP0	R107	2
SATA_TXP0	U17	A4
V_M_3322	U2	6
V_M_3322	C6	1
TXPP4	C34	1
TXPP4	U17	A18
CH-L47N3-13	J6	36
CH-L47N3-13	U17	T18
TXNP4_C	U28	21



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

TXNP4_C	C36	2
-MR	R23	2
-MR	C10	1
-MR	U7	3
-MR	R26	1
CH-L47P3-13	J6	35
CH-L47P3-13	U17	U18
SATA_RXN1	C20	1
SATA_RXN1	U17	A10
A0_FM24	R37	2
A0_FM24	U8	1
CH-L45P3-14	U17	U21
CH-L45P3-14	J6	51
INFINI_RXN0_C	P4	3
INFINI_RXN0_C	C38	2
CH-L49P3-11	U17	T21
CH-L49P3-11	J6	33
INFINI_RXN0	C38	1
INFINI_RXN0	U28	5
TMS_3V3	U3	51
TMS_3V3	JP1	7
TMS_3V3	U5	1
TMS_3V3	R15	2
CH-L52N2-21	U17	H21
CH-L52N2-21	J6	20
INFINI_RXP0_C	C37	2
INFINI_RXP0_C	P4	2
INFINI_TXN0	C33	1
INFINI_TXN0	U28	29
GND	C11	2
GND	P1	11
GND	U3	3
GND	JP1	4
GND	SW1	3
GND	JP1	6
GND	JP1	8
GND	JP1	12
GND	JP1	14
GND	U3	6
GND	C6	2
GND	U5	3
GND	U3	17
GND	D2	K
GND	U3	2
GND	U3	46
GND	C3	2
GND	U1	2
GND	R34	1
GND	J5	5
GND	J5	6
GND	SW1	5
GND	JP1	16
GND	JP1	18
GND	JP1	20
GND	W5	2
GND	SW1	4
GND	C10	2
GND	C12	2
GND	U10	5
GND	U10	12



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	U3	7
GND	C2	2
GND	P1	5
GND	P2	5
GND	P2	10
GND	J5	4
GND	U3	5
GND	U3	4
GND	JP1	10
GND	U11	2
GND	C13	2
GND	U8	4
GND	P1	10
GND	C8	2
GND	Q1	E
GND	U6	13
GND	U6	36
GND	U3	60
GND	U2	19
GND	C9	2
GND	R8	2
GND	U10	7
GND	U4	3
GND	R7	2
GND	C5	2
GND	C1	2
GND	R21	2
GND	U8	2
GND	U8	3
GND	W6	3
GND	U3	1
GND	R33	2
GND	U9	3
GND	U7	2
GND	C69	2
GND	C71	2
GND	C70	2
GND	C68	2
GND	C83	2
GND	C82	2
GND	C81	2
GND	C80	2
GND	C99	2
GND	C98	2
GND	C97	2
GND	C96	2
GND	C75	2
GND	C74	2
GND	C73	2
GND	C72	2
GND	C87	2
GND	C86	2
GND	C85	2
GND	C84	2
GND	C91	2
GND	C90	2
GND	C89	2
GND	C88	2
GND	C107	2
GND	C106	2



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	C105	2
GND	C104	2
GND	C115	2
GND	C114	2
GND	C113	2
GND	C112	2
GND	C103	2
GND	C102	2
GND	C101	2
GND	C100	2
GND	C111	2
GND	C110	2
GND	C109	2
GND	C108	2
GND	C67	2
GND	C66	2
GND	C65	2
GND	C64	2
GND	C79	2
GND	C78	2
GND	C77	2
GND	C76	2
GND	C95	2
GND	C94	2
GND	C93	2
GND	C92	2
GND	C133	2
GND	C134	2
GND	C135	2
GND	C132	2
GND	C116	2
GND	C117	2
GND	C118	2
GND	C119	2
GND	C121	2
GND	C120	2
GND	C123	2
GND	C122	2
GND	C127	2
GND	C124	2
GND	C125	2
GND	C126	2
GND	C128	2
GND	C129	2
GND	C130	2
GND	C131	2
GND	U17	D19
GND	U17	W4
GND	U17	W19
GND	U17	A1
GND	U17	Y6
GND	U17	Y17
GND	U17	C20
GND	U17	L10
GND	U17	C3
GND	U17	Y14
GND	U17	K14
GND	U17	L11
GND	U17	Y3
GND	U17	M11



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	U17	K13
GND	U17	P11
GND	U17	P9
GND	U17	K9
GND	U17	P12
GND	U17	L12
GND	U17	C17
GND	U17	D4
GND	U17	M1
GND	U17	A11
GND	U17	V18
GND	U17	J13
GND	U17	K10
GND	U17	AB12
GND	U17	P13
GND	U17	Y20
GND	R128	1
GND	R130	1
GND	R132	1
GND	R134	1
GND	R124	1
GND	R126	1
GND	R120	1
GND	R122	1
GND	U17	N13
GND	U17	L13
GND	U17	C9
GND	U17	N11
GND	U17	J14
GND	U17	P10
GND	U17	E5
GND	U17	M13
GND	U17	J9
GND	U17	E18
GND	U17	K11
GND	U17	K12
GND	U17	J11
GND	U17	L22
GND	U17	C14
GND	U17	L14
GND	U17	P14
GND	U17	AB22
GND	U17	L9
GND	U17	V5
GND	U17	C6
GND	U17	N14
GND	U17	N12
GND	U17	J12
GND	U17	M12
GND	U17	J10
GND	U17	M9
GND	U17	Y9
GND	U17	N9
GND	U17	A22
GND	U17	AB1
GND	U17	M14
GND	U17	N10
GND	U17	M10
GND	R98	2
GND	R95	2



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	R96	2
GND	U26	10
GND	J7	59
GND	J7	58
GND	R94	2
GND	J8	30
GND	J8	29
GND	J8	32
GND	J7	61
GND	J7	62
GND	J8	21
GND	D7	K
GND	D8	K
GND	U26	19
GND	J8	22
GND	J8	31
GND	J7	64
GND	J7	63
GND	J7	57
GND	J7	60
GND	J8	20
GND	J8	27
GND	J8	28
GND	J8	19
GND	D6	K
GND	P4	8
GND	P4	10
GND	P4	9
GND	P3	4
GND	P3	1
GND	P5	7
GND	J1	5
GND	J1	9
GND	J1	6
GND	J1	10
GND	R113	2
GND	P4	13
GND	P4	11
GND	P4	12
GND	R118	2
GND	P5	8
GND	P5	9
GND	R114	2
GND	J1	29
GND	J1	30
GND	C30	2
GND	P3	7
GND	P5	1
GND	P5	4
GND	P4	1
GND	P4	4
GND	P4	7
GND	R111	A
GND	U27	26
GND	U27	2
GND	U27	7
GND	U27	10
GND	U27	15
GND	U27	23
GND	U27	24



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	U27	31
GND	U27	33
GND	R116	2
GND	C39	2
GND	P3	10
GND	P3	8
GND	P3	9
GND	P3	12
GND	P3	13
GND	P3	11
GND	R115	A
GND	C29	2
GND	R112	2
GND	U28	24
GND	U28	26
GND	U28	31
GND	U28	33
GND	U28	23
GND	U28	7
GND	U28	10
GND	U28	2
GND	U28	15
GND	P6	1
GND	P6	8
GND	P6	4
GND	P6	9
GND	P6	7
GND	J1	20
GND	J1	19
GND	J1	21
GND	J1	22
GND	J1	32
GND	J1	31
GND	R117	2
GND	C40	2
GND	R84	2
GND	J6	62
GND	R89	2
GND	R85	2
GND	R87	2
GND	J6	61
GND	U25	13
GND	U25	7
GND	U25	10
GND	U25	4
GND	U25	1
GND	U25	11
GND	J6	59
GND	J6	64
GND	J6	63
GND	U25	12
GND	J6	58
GND	J6	57
GND	J6	60
GND	U29	P3
GND	U29	P8
GND	U29	N1
GND	U29	R3
GND	U29	L3
GND	U29	F1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	U29	B3
GND	U29	C1
GND	U29	D1
GND	U29	E9
GND	U29	L9
GND	U29	M1
GND	U29	B8
GND	U29	A3
GND	U22	11
GND	U20	8
GND	U17	Y5
GND	J2	5
GND	U24	3
GND	U19	5
GND	C15	2
GND	J2	1
GND	U17	Y4
GND	U23	1
GND	U17	W3
GND	J2	7
GND	J2	11
GND	U18	13
GND	U17	A2
GND	U23	3
GND	J2	13
GND	J2	3
GND	U18	12
GND	U21	3
GND	J2	9
GND	U18	22
GND	U18	11
GND	CN2	2
GND	CN1	2
GND	CN3	2
GND	TP11	1
GND	Q4	E
GND	C43	2
GND	C42	2
GND	C49	2
GND	C50	2
GND	C57	2
GND	C55	2
GND	C58	2
GND	C59	2
GND	C62	2
GND	C63	2
GND	W11	1
GND	C44	2
GND	C47	2
GND	C60	2
GND	C41	2
GND	C48	2
GND	R138	2
GND	R140	2
GND	U34	3
GND	U30	3
GND	W14	1
GND	C53	2
GND	C54	2
GND	U33	3



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

GND	U32	1
GND	J4	3
GND	J3	1
GND	W13	1
GND	J4	1
GND	J3	3
GND	U31	3
GND	R137	2
GND	C45	2
GND	C46	2
GND	C52	2
GND	C51	2
GND	C56	2
GND	C61	2
GND	SW2	4
GND	SW2	3
GND	C14	2
GND	U14	3
GND	W9	2
GND	W7	2
GND	SW2	5
GND	Q3	E
GND	U12	3
GND	O1	2
GND	U13	3
GND	W8	2
GND	U16	3
GND	W10	2
GND	U15	2
TXPP4_C	C34	2
TXPP4_C	U28	20
CH-L59N3-5	U17	N18
CH-L59N3-5	J6	28
INFINI_RXP0	C37	1
INFINI_RXP0	U28	4
CH-L49N3-11	U17	T22
CH-L49N3-11	J6	34
RMOD0	U28	25
RMOD0	R118	1
RMOD0	R115	WIPER
RMOD0	R115	B
PA_R_1	D4	K
PA_R_1	R20	1
RXNP16	J1	18
RXNP16	U17	AB20
CTS	P1	7
CTS	P1	8
TXNP16	J1	15
TXNP16	U17	AB17
PLLRC_R	R9	2
PLLRC_R	C9	1
CH-L90P2-23	U17	L21
CH-L90P2-23	J6	21
TXPP21	J1	28
TXPP21	U17	AB4
IRQ1_FPGA_2V5_AL	U26	17
IRQ1_FPGA_2V5_AL	U17	D1
TXNP21	U17	AB3
TXNP21	J1	27
CPU_VDDPLL	L8	2



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

CPU_VDDPLL	U3	64
CH-L56P2-20	U17	J22
CH-L56P2-20	J6	5
INFINI_TXP0	U28	28
INFINI_TXP0	C35	1
C1_M_3322	C4	2
C1_M_3322	U2	3
TST	R6	1
TST	W2	1
TST	R7	1
TST	U3	40
CH-L85N2-22	U17	K21
CH-L85N2-22	J6	8
TXNP18	U17	AB13
TXNP18	J1	4
VBUS_Q	R27	1
VBUS_Q	Q1	B
VBUS_Q	R33	1
CH-L85P2-22	U17	K22
CH-L85P2-22	J6	7
TXPP18	J1	3
TXPP18	U17	AB14
CH-L54P3-8	U17	R18
CH-L54P3-8	J6	45
TXPP16	J1	16
TXPP16	U17	AB18
-MRES	U10	13
-MRES	U6	19
-MRES	U3	39
-MRES	U9	2
-MRES	R22	2
-MRES	U7	1
TMS_2V5_FPGA	U20	4
TMS_2V5_FPGA	R74	2
TMS_2V5_FPGA	U17	A21
TMS_2V5_FPGA	U22	5
RXNP18	J1	2
RXNP18	U17	AB16
USB_CON_DP	R42	2
USB_CON_DP	U11	6
USB_CON_DP	J5	3
RXPP21	U17	AB5
RXPP21	J1	14
JTAG_SEL	U3	50
JTAG_SEL	W1	1
JTAG_SEL	R21	1
CH-L87N3-2	U17	M17
CH-L87N3-2	J6	12
RXNP21	U17	AB6
RXNP21	J1	13
PLLRC	C8	1
PLLRC	U3	63
PLLRC	R9	1
VRP_2	U17	C21
VRP_2	R87	1
TXNP19	U17	AB7
TXNP19	J1	12
CH-L86N7-42	U17	K6
CH-L86N7-42	J7	38
TXD1_232C	U2	7



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

TXD1_232C	P2	3
CH-L03P3-18	U17	W21
CH-L03P3-18	J6	55
TXPP19	J1	11
TXPP19	U17	AB8
CH-L52P7-49	U17	H1
CH-L52P7-49	J8	3
-TRST	JP1	3
-TRST	R14	2
CH-L50N7-50	J8	16
CH-L50N7-50	U17	H4
CPU_VDDFLASH	U3	59
CPU_VDDFLASH	L4	2
CH-L89P3-1	J6	23
CH-L89P3-1	U17	M18
SATA_RXP0_C	P5	6
SATA_RXP0_C	C17	2
TXD0_232C	U2	9
TXD0_232C	P1	3
VCC_6646	R65	1
VCC_6646	C15	1
VCC_6646	U19	1
CLK-L74P1-0	U17	F12
CLK-L74P1-0	J6	3
SATA_TXP1_C	R109	1
SATA_TXP1_C	P6	6
CH-L54P7-48	U17	J6
CH-L54P7-48	J8	1
R_USB_DP	R39	1
R_USB_DP	Q2	3
CH-L89N3-1	J6	24
CH-L89N3-1	U17	M19
RXPP19	U17	AB9
RXPP19	J1	8
CPU_VDDIO_2	L3	2
CPU_VDDIO_2	U3	58
SATA_TXP1	R109	2
SATA_TXP1	U17	A8
CH-L50P7-50	U17	H3
CH-L50P7-50	J8	15
CH-L06P3-16	U17	V21
CH-L06P3-16	J6	53
RXNP19	U17	AB10
RXNP19	J1	7
VRN_5	R93	2
VRN_5	U17	W8
VBUS_R	R27	2
VBUS_R	C11	1
VBUS_R	R34	2
VBUS_R	R40	2
CH-L85P3-3	J6	25
CH-L85P3-3	U17	N21
SATA_TXN1_C	R110	1
SATA_TXN1_C	P6	5
TCK_2V5_FPGA	U20	7
TCK_2V5_FPGA	R75	2
TCK_2V5_FPGA	U17	B22
TCK_2V5_FPGA	U22	6
CLK-L74P0-1	U17	E11
CLK-L74P0-1	J6	17



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

CLK-L75N4-3	U17	W12
CLK-L75N4-3	J7	36
CPU_VDDIO_0	U3	18
CPU_VDDIO_0	L1	2
CPU_2V5_D2	U17	W16
CPU_2V5_D2	U18	19
CH-L52N7-49	U17	H2
CH-L52N7-49	J8	4
USB_CON_DM	R41	2
USB_CON_DM	U11	1
USB_CON_DM	J5	2
VRP_1	R84	1
VRP_1	U17	D17
CLK-L74P4-2	U17	V12
CLK-L74P4-2	J7	7
DXN	U17	C5
DXN	U19	3
DXN	C16	2
CLK-L74N0-1	U17	F11
CLK-L74N0-1	J6	18
CH-L06P6-26	U17	V2
CH-L06P6-26	J7	5
XOUT	R1	1
XOUT	Y1	1
XOUT	U3	61
VP7_PWDWN	R55	1
VP7_PWDWN	U17	Y19
VRP_3	U17	AA1
VRP_3	R94	1
TDO_3V3	U3	49
TDO_3V3	R18	2
TDO_3V3	U5	4
TDO_3V3	JP1	13
CPU_2V5_D4	U17	Y7
CPU_2V5_D4	U18	17
CH-L43P3-15	U17	U19
CH-L43P3-15	J6	37
VBUS	U11	5
VBUS	J5	1
VBUS	R40	1
CPU_2V5_D5	U17	W7
CPU_2V5_D5	U18	16
CH-L57N3-6	J6	44
CH-L57N3-6	U17	P22
VRN_3	U17	AB2
VRN_3	R90	2
CH-L05P3-17	U17	V19
CH-L05P3-17	J6	39
USB_DP	R42	1
USB_DP	C13	1
USB_DP	R39	2
USB_DP	U3	57
CH-L56N2-20	U17	J21
CH-L56N2-20	J6	6
CH-L54N7-48	U17	H5
CH-L54N7-48	J8	2
TDO_2V5_FPGA	U22	4
TDO_2V5_FPGA	R64	1
TDO_2V5_FPGA	R77	2
CH-L55N3-7	J6	30



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

CH-L55N3-7	U17	P20
CH-L88N7-41	J7	50
CH-L88N7-41	U17	L5
RST_IN	W3	1
RST_IN	R24	2
RST_IN	U7	4
TDI_FPGA_CON	J2	10
TDI_FPGA_CON	U20	13
TDI_FPGA_CON	U21	1
TDI_FPGA_CON	R70	2
CH-L88P7-41	J7	49
CH-L88P7-41	U17	L4
CPU_VDDIN	C1	1
CPU_VDDIN	U1	1
CPU_VDDIN	L9	1
CPU_VDDIN	D1	1
1V8	L7	1
1V8	L6	1
1V8	L8	1
1V8	L5	1
1V8	TP1	1
1V8	C2	1
1V8	D1	2
1V8	U1	5
1V8	D1	3
1V8	C106	1
1V8	C112	1
1V8	C115	1
1V8	C107	1
1V8	C104	1
1V8	C105	1
1V8	C113	1
1V8	C114	1
1V8	C131	1
1V8	C130	1
1V8	C128	1
1V8	C129	1
1V8	R53	1
CH-L59P3-5	U17	P18
CH-L59P3-5	J6	27
CLK-L74N4-2	U17	U12
CLK-L74N4-2	J7	8
-EN_PA16_USB_DP	U10	3
-EN_PA16_USB_DP	W6	1
CPU_2V5_D3	U17	Y16
CPU_2V5_D3	U18	18
CH-L52P2-21	U17	H22
CH-L52P2-21	J6	19
CH-L90N7-40	J7	48
CH-L90N7-40	U17	L3
CPU_VDDCORE_1	U3	24
CPU_VDDCORE_1	L6	2
CPU_2V5_D7	U18	14
CPU_2V5_D7	U17	V6
CH-L58P7-45	J7	53
CH-L58P7-45	U17	K5
CPU_2V5_D1	U17	V16
CPU_2V5_D1	U18	20
CH-L46P7-53	U17	G5
CH-L46P7-53	J8	17



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

TDO_FPGA_CON	U21	2
TDO_FPGA_CON	J2	8
TDO_FPGA_CON	U23	4
CH-L51N3-10	U17	R20
CH-L51N3-10	J6	48
CH-L90P7-40	J7	47
CH-L90P7-40	U17	L2
C1_P_3322	C4	1
C1_P_3322	U2	1
DIN_2V5_FPGA	U22	1
DIN_2V5_FPGA	R79	1
DIN_2V5_FPGA	U17	V17
CH-L51P6-29	U17	R4
CH-L51P6-29	J7	9
R_VP7_DONE	D5	K
R_VP7_DONE	R81	1
V_P_3322	U2	2
V_P_3322	C5	1
TCK_FPGA_CON	R78	2
TCK_FPGA_CON	J2	6
TCK_FPGA_CON	U21	4
TCK_FPGA_CON	U20	6
CH-L53N3-9	U17	R22
CH-L53N3-9	J6	32
CH-L60P6-35	J7	29
CH-L60P6-35	U17	N4
PA_R_0	D3	K
PA_R_0	R19	1
CH-L85N6-36	U17	N1
CH-L85N6-36	J7	44
DCD	P1	4
DCD	P1	6
DCD	P1	1
TMS_FPGA_CON	U21	5
TMS_FPGA_CON	J2	4
TMS_FPGA_CON	R68	2
TMS_FPGA_CON	U20	3
CH-L60P3-4	U17	N19
CH-L60P3-4	J6	13
CH-L55N7-47	J7	56
CH-L55N7-47	U17	J4
XIN	R2	2
XIN	U3	62
TDO_3V3_XCF	R69	2
TDO_3V3_XCF	U23	2
TDO_3V3_XCF	U20	10
CH-L02P3-19	U17	Y21
CH-L02P3-19	J6	41
CH-L85P6-36	U17	N2
CH-L85P6-36	J7	43
CPU_VDDIO_1	L2	2
CPU_VDDIO_1	U3	45
CPU_2V5_D6	U17	V7
CPU_2V5_D6	U18	15
CH-L90N2-23	U17	L20
CH-L90N2-23	J6	22
CH-L60N7-44	J7	40
CH-L60N7-44	U17	K4
N1686203	U1	4
N1686203	C3	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

DONE_2V5_FPGA	R72	2
DONE_2V5_FPGA	U22	10
DONE_2V5_FPGA	U17	Y18
DONE_2V5_FPGA	U24	2
SHDN_N	R3	2
SHDN_N	U2	15
SHDN_N	U2	16
SHDN_N	U2	18
VRN_4	R91	2
VRN_4	U17	Y15
3V3	U5	6
3V3	R3	1
3V3	R4	1
3V3	L3	1
3V3	L4	1
3V3	L2	1
3V3	L9	2
3V3	U2	20
3V3	U2	17
3V3	L1	1
3V3	W2	2
3V3	W1	2
3V3	R5	1
3V3	U8	8
3V3	R38	1
3V3	R37	1
3V3	U7	5
3V3	R23	1
3V3	U9	5
3V3	R22	1
3V3	R32	1
3V3	U10	14
3V3	R31	1
3V3	R30	1
3V3	R36	1
3V3	R29	1
3V3	R24	1
3V3	R12	1
3V3	R13	1
3V3	R10	1
3V3	R11	1
3V3	U4	6
3V3	D3	A
3V3	JP1	1
3V3	R14	1
3V3	JP1	2
3V3	D4	A
3V3	R18	1
3V3	R16	1
3V3	R17	1
3V3	R15	1
3V3	R44	1
3V3	Q2	2
3V3	R35	1
3V3	U6	12
3V3	U6	37
3V3	U6	38
3V3	R25	1
3V3	C71	1
3V3	C70	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

3V3	C68	1
3V3	C69	1
3V3	C82	1
3V3	C83	1
3V3	C80	1
3V3	C81	1
3V3	C96	1
3V3	C99	1
3V3	C97	1
3V3	C98	1
3V3	C119	1
3V3	C118	1
3V3	C116	1
3V3	C117	1
3V3	R106	1
3V3	R103	1
3V3	R102	1
3V3	R100	1
3V3	R105	1
3V3	R101	1
3V3	R99	1
3V3	J8	23
3V3	J8	24
3V3	J8	25
3V3	J8	26
3V3	J7	15
3V3	J7	16
3V3	J7	1
3V3	J7	2
3V3	R104	1
3V3	U28	14
3V3	U28	19
3V3	U28	30
3V3	U28	22
3V3	U28	27
3V3	U28	32
3V3	U28	1
3V3	U28	3
3V3	U28	6
3V3	U28	11
3V3	U27	6
3V3	U27	11
3V3	U27	14
3V3	U27	3
3V3	U27	1
3V3	U27	19
3V3	U27	22
3V3	U27	27
3V3	U27	30
3V3	U27	32
3V3	J1	25
3V3	J1	24
3V3	J1	23
3V3	J1	26
3V3	J6	2
3V3	J6	15
3V3	J6	1
3V3	J6	16
3V3	U22	18
3V3	R69	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

3V3	R68	1
3V3	D5	A
3V3	R65	2
3V3	U23	5
3V3	U24	5
3V3	R70	1
3V3	R56	1
3V3	R59	1
3V3	R61	1
3V3	J2	2
3V3	R60	1
3V3	U21	6
3V3	U18	1
3V3	R78	1
3V3	R58	1
3V3	R62	1
3V3	R57	1
3V3	R63	1
3V3	R67	1
3V3	R66	1
3V3	TP7	1
3V3	C41	1
3V3	L15	2
3V3	R135	1
3V3	R139	2
3V3	U30	4
3V3	L12	2
3V3	L10	1
3V3	L14	2
3V3	L13	1
3V3	C45	1
3V3	C46	1
3V3	CN3	1
3V3	R49	1
3V3	R50	1
3V3	U15	5
3V3	R48	1
3V3	R51	1
3V3	O1	4
3V3	U16	5
DXP	U17	C4
DXP	U19	2
DXP	C16	1
CH-L60P7-44	J7	39
CH-L60P7-44	U17	K3
USB_DM	C12	1
USB_DM	U3	56
USB_DM	R41	1
TDO_2V5_R_FPGA	R64	2
TDO_2V5_R_FPGA	U17	D20
CH-L56N7-46	U17	J2
CH-L56N7-46	J7	42
C2_M_3322	C7	2
C2_M_3322	U2	5
VRN_1	R83	2
VRN_1	U17	D18
CH-L87P6-37	U17	N6
CH-L87P6-37	J7	31
125MHZ-I_N	U17	D11
125MHZ-I_N	U12	5



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

CCLK_2V5_FPGA	R73	2
CCLK_2V5_FPGA	U17	W20
CCLK_2V5_FPGA	U22	3
CH-L60N6-35	U17	N3
CH-L60N6-35	J7	30
125MHZ-I_P	U17	C11
125MHZ-I_P	U12	4
TDI_2V5_FPGA	U17	D3
TDI_2V5_FPGA	R76	2
TDI_2V5_FPGA	U20	12
CPU_VDDCORE_2	U3	54
CPU_VDDCORE_2	L7	2
400MHZ_P	U17	D12
400MHZ_P	U14	4
VRP_3_50022	U17	AA22
VRP_3_50022	R89	1
CH-L87N6-37	U17	M6
CH-L87N6-37	J7	32
400MHZ_N	U17	C12
400MHZ_N	U14	5
CPU_2V5_D0	U17	W6
CPU_2V5_D0	U18	21
CPU_2V5_A1	U17	U10
CPU_2V5_A1	U26	15
125MHZ-II_P	U17	W11
125MHZ-II_P	U13	4
INIT_B_2V5_FPGA	R71	2
INIT_B_2V5_FPGA	U22	8
INIT_B_2V5_FPGA	U17	W17
CH-L86P7-42	U17	L6
CH-L86P7-42	J7	37
RXD1_232C	U2	8
RXD1_232C	P2	2
125MHZ-II_N	U17	Y11
125MHZ-II_N	U13	5
TDO_2V5_XCF	U20	9
TDO_2V5_XCF	U22	17
CH-L60N3-4	U17	N20
CH-L60N3-4	J6	14
CH-L90P3-0	U17	M20
CH-L90P3-0	J6	9
CH-L56P7-46	U17	J1
CH-L56P7-46	J7	41
PA5	U2	11
PA5	U3	35
CPU_2V5_A3	U17	Y10
CPU_2V5_A3	U26	13
PA6	R5	2
PA6	U2	12
PA6	U3	34
CH-L85N3-3	J6	26
CH-L85N3-3	U17	N22
CLK-L75P4-3	J7	35
CLK-L75P4-3	U17	Y12
PA7	R11	2
PA7	U3	32
PA7	U6	8
PA7	R102	2
PA7	U26	6
PA8	U3	31



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

PA8	R29	2
PA8	U10	11
PA8	U25	5
CH-L48P3-12	U17	T19
CH-L48P3-12	J6	49
PA9	U2	13
PA9	U3	30
CH-L45N3-14	U17	U22
CH-L45N3-14	J6	52
CPU_2V5_A0	U26	16
CPU_2V5_A0	U17	V10
PA10	U3	29
PA10	R4	2
PA10	U2	14
CPU_2V5_A2	U26	14
CPU_2V5_A2	U17	AA11
PA11	U3	28
PA11	U6	9
PA11	R30	2
CH-L55P7-47	J7	55
CH-L55P7-47	U17	J3
PA12	U3	27
PA12	R31	2
PA12	U6	16
CH-L55P3-7	J6	29
CH-L55P3-7	U17	P19
PA13	R25	2
PA13	Q1	C
PA13	U10	1
PA13	U3	22
Y_VP7_DONE	R81	2
Y_VP7_DONE	U24	4
CH-L57N6-33	U17	P1
CH-L57N6-33	J7	14
PA14	U3	21
PA14	U6	17
PA14	R32	2
CH-L85P7-43	U17	K1
CH-L85P7-43	J7	51
PA21	R12	2
PA21	U3	11
PA21	U18	2
3V3_IN_2V5_AN	U34	2
3V3_IN_2V5_AN	C63	1
3V3_IN_2V5_AN	C62	1
3V3_IN_2V5_AN	L15	1
CH-L43N3-15	U17	U20
CH-L43N3-15	J6	38
PA22	U3	14
PA22	U6	7
PA22	R36	2
3V3L	RTH8	2
3V3L	L12	1
3V3L	RTH6	2
CLK-L74N1-0	U17	E12
CLK-L74N1-0	J6	4
CH-L85N7-43	J7	52
CH-L85N7-43	U17	K2
SRT6	RTH7	2
SRT6	RTH8	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

VRP_5	R96	1
VRP_5	U17	Y8
L_LDO_1V5	R135	2
L_LDO_1V5	D9	A
CH-L43P7-54	J8	7
CH-L43P7-54	U17	F1
SRT5	RTH5	2
SRT5	RTH6	1
CH-L87P3-2	U17	N17
CH-L87P3-2	J6	11
VRP_4	R95	1
VRP_4	U17	W15
3V3_IN_2V5_D	U33	2
3V3_IN_2V5_D	L14	1
3V3_IN_2V5_D	C57	1
3V3_IN_2V5_D	C58	1
CH-L90N3-0	U17	M21
CH-L90N3-0	J6	10
CH-L06N7-55	J8	10
CH-L06N7-55	U17	F4
CH-L58N7-45	U17	J5
CH-L58N7-45	J7	54
3V3_IN_1V5	C49	1
3V3_IN_1V5	U31	2
3V3_IN_1V5	C50	1
3V3_IN_1V5	RTH7	1
3V3_IN_1V5	RTH5	1
CH-L43N7-54	U17	F2
CH-L43N7-54	J8	8
Q_LDO_1V5	D9	K
Q_LDO_1V5	Q4	C
CH-L54N3-8	U17	P17
CH-L54N3-8	J6	46
CH-L06P7-55	U17	F3
CH-L06P7-55	J8	9
CH-L55P6-32	U17	P4
CH-L55P6-32	J7	25
CH-L48P6-27	U17	T4
CH-L48P6-27	J7	19
CLK_SDR	U17	D22
CLK_SDR	U29	J1
1V5_EN	W13	2
1V5_EN	U31	1
1V5_EN	W12	2
CH-L03P6-25	J7	17
CH-L03P6-25	U17	W2
CKE_SDR	U17	E13
CKE_SDR	U29	J2
5V_IN	C43	1
5V_IN	C42	1
5V_IN	U30	2
5V_IN	L11	1
5V_IN	C44	1
3V3_EN	W11	2
3V3_EN	U30	1
CH-L48N3-12	J6	50
CH-L48N3-12	U17	T20
CH-L55N6-32	J7	26
CH-L55N6-32	U17	P3
2V5_EN	R139	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

2V5_EN	U34	1
2V5_EN	U33	1
CH-L03N3-18	J6	56
CH-L03N3-18	U17	W22
CH-L53N6-30	J7	24
CH-L53N6-30	U17	R1
CH-L06N3-16	U17	V22
CH-L06N3-16	J6	54
CH-L53P6-30	U17	R2
CH-L53P6-30	J7	23
CH-L59P6-34	J7	27
CH-L59P6-34	U17	P5
3V3_EXT	J3	2
3V3_EXT	L10	2
CH-L49P6-28	U17	T2
CH-L49P6-28	J7	21
DQM0	U17	D16
DQM0	U29	K9
SRT1	RTH1	2
SRT1	RTH2	1
FP_LED0	U17	W9
FP_LED0	R92	1
DQM1	U17	D13
DQM1	U29	K1
4V5R	RTH3	1
4V5R	L11	2
4V5R	RTH1	1
CH-L03N6-25	J7	18
CH-L03N6-25	U17	W1
DQM2	U17	G20
DQM2	U29	F8
5V	J4	2
5V	RTH2	2
5V	RTH4	2
CH-L49N6-28	J7	22
CH-L49N6-28	U17	T1
DQM3	U17	F18
DQM3	U29	F2
SRT3	RTH3	2
SRT3	RTH4	1
CH-L59N6-34	U17	N5
CH-L59N6-34	J7	28
VRN_3_50058	U17	AB21
VRN_3_50058	R88	2
CH-L02N6-24	U17	Y1
CH-L02N6-24	J7	4
N675846	U32	3
N675846	W14	2
CH-L02P6-24	J7	3
CH-L02P6-24	U17	Y2
VTRXPAD19	R131	1
VTRXPAD19	R132	2
VTRXPAD19	U17	AA9
DQ0	U17	E7
DQ0	U29	R8
CH-L57P3-6	J6	43
CH-L57P3-6	U17	P21
CH-L90P6-39	J7	33
CH-L90P6-39	U17	M3
VTRXPAD16	R127	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

VTRXPAD16	R128	2
VTRXPAD16	U17	AA19
2V5	C86	1
2V5	C88	1
2V5	C91	1
2V5	C87	1
2V5	C84	1
2V5	C85	1
2V5	C89	1
2V5	C90	1
2V5	C74	1
2V5	C73	1
2V5	C75	1
2V5	C72	1
2V5	C122	1
2V5	C120	1
2V5	C123	1
2V5	C121	1
2V5	U17	AA21
2V5	U17	G10
2V5	U17	F8
2V5	U17	G11
2V5	U17	G9
2V5	U17	F7
2V5	U17	G14
2V5	U17	G12
2V5	U17	F16
2V5	U17	G13
2V5	U17	F15
2V5	U17	G17
2V5	U17	K16
2V5	U17	H17
2V5	U17	L16
2V5	U17	J16
2V5	U17	N16
2V5	U17	T17
2V5	U17	R17
2V5	U17	M16
2V5	U17	P16
2V5	U17	T13
2V5	U17	U15
2V5	U17	U16
2V5	U17	T12
2V5	U17	T14
2V5	U17	T9
2V5	U17	U8
2V5	U17	T10
2V5	U17	U7
2V5	U17	T11
2V5	U17	P7
2V5	U17	N7
2V5	U17	R6
2V5	U17	M7
2V5	U17	T6
2V5	U17	J7
2V5	U17	K7
2V5	U17	L7
2V5	U17	H6
2V5	U17	G6
2V5	U17	B21



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

2V5	U17	L1
2V5	U17	A12
2V5	U17	B2
2V5	U17	M22
2V5	U17	AA2
2V5	U17	AB11
2V5	R93	1
2V5	U26	20
2V5	R97	1
2V5	R91	1
2V5	R90	1
2V5	R83	1
2V5	R86	1
2V5	U25	14
2V5	R82	1
2V5	R88	1
2V5	U29	F9
2V5	U29	L7
2V5	U29	R7
2V5	U29	B2
2V5	U29	C9
2V5	U29	B7
2V5	U29	A7
2V5	U29	L1
2V5	U29	N9
2V5	U29	M9
2V5	U29	P2
2V5	U29	P7
2V5	U29	E1
2V5	U29	D9
2V5	R55	2
2V5	U22	19
2V5	R77	1
2V5	R75	1
2V5	R76	1
2V5	R72	1
2V5	U18	24
2V5	U20	16
2V5	R73	1
2V5	R74	1
2V5	U18	23
2V5	R71	1
2V5	R80	1
2V5	R79	2
2V5	U22	20
2V5	U33	4
2V5	TP9	1
2V5	C55	1
2V5	R138	1
2V5	C56	1
2V5	R46	1
2V5	R47	1
2V5	U13	6
2V5	U12	6
2V5	R45	1
2V5	U14	6
DQ1	U17	E6
DQ1	U29	N7
3V3_PTH	C53	1
3V3_PTH	L13	2



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

3V3_PTH	U32	2
FP_LED1	U17	W10
FP_LED1	D7	A
DQ2	U17	C7
DQ2	U29	R9
BA_LDO_1V5	R136	2
BA_LDO_1V5	Q4	B
CH-L05N3-17	J6	40
CH-L05N3-17	U17	V20
CH-L90N6-39	U17	M2
CH-L90N6-39	J7	34
VTRXPAD4	U17	B5
VTRXPAD4	R120	2
VTRXPAD4	R119	1
2V5_AN	C102	1
2V5_AN	C101	1
2V5_AN	C110	1
2V5_AN	C108	1
2V5_AN	C111	1
2V5_AN	C109	1
2V5_AN	C103	1
2V5_AN	C100	1
2V5_AN	C126	1
2V5_AN	C124	1
2V5_AN	C127	1
2V5_AN	C125	1
2V5_AN	U17	B17
2V5_AN	U17	B3
2V5_AN	U17	AA7
2V5_AN	U17	B13
2V5_AN	U17	AA13
2V5_AN	U17	B7
2V5_AN	U17	AA3
2V5_AN	U17	AA17
2V5_AN	U17	B4
2V5_AN	U17	B20
2V5_AN	U17	B6
2V5_AN	U17	B8
2V5_AN	U17	B10
2V5_AN	U17	B14
2V5_AN	U17	B16
2V5_AN	U17	B18
2V5_AN	U17	AA4
2V5_AN	U17	AA6
2V5_AN	U17	AA18
2V5_AN	U17	AA16
2V5_AN	U17	AA14
2V5_AN	U17	AA10
2V5_AN	U17	AA8
2V5_AN	U17	AA20
2V5_AN	R127	2
2V5_AN	R129	2
2V5_AN	R133	2
2V5_AN	R131	2
2V5_AN	R121	2
2V5_AN	R123	2
2V5_AN	R125	2
2V5_AN	R119	2
2V5_AN	C59	1
2V5_AN	U34	5



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

2V5_AN	C60	1
2V5_AN	R140	1
2V5_AN	TP10	1
2V5_AN	U34	4
2V5_AN	C61	1
2V5_AN	CN2	1
DQ3	U17	E8
DQ3	U29	N8
CH-L89N6-38	U17	M4
CH-L89N6-38	J7	46
VTRXPAD7	U17	B15
VTRXPAD7	R123	1
VTRXPAD7	R124	2
DQ4	U17	C8
DQ4	U29	P9
CH-L51N6-29	U17	R3
CH-L51N6-29	J7	10
1V5	C67	1
1V5	C64	1
1V5	C76	1
1V5	C77	1
1V5	C66	1
1V5	C78	1
1V5	C65	1
1V5	C79	1
1V5	C93	1
1V5	C92	1
1V5	C94	1
1V5	C95	1
1V5	C133	1
1V5	C132	1
1V5	C135	1
1V5	C134	1
1V5	U17	T8
1V5	U17	R7
1V5	U17	R16
1V5	U17	T15
1V5	U17	T7
1V5	U17	U17
1V5	U17	U6
1V5	U17	T16
1V5	U17	F6
1V5	U17	H7
1V5	U17	G7
1V5	U17	G15
1V5	U17	G16
1V5	U17	H16
1V5	U17	F17
1V5	U17	G8
1V5	U32	5
1V5	C48	1
1V5	U31	4
1V5	R136	1
1V5	C47	1
1V5	TP8	1
1V5	C54	1
1V5	C51	1
1V5	C52	1
1V5	CN1	1
DQ5	U17	D8



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

DQ5	U29	M8
CH-L54P6-31	U17	R5
CH-L54P6-31	J7	11
VTRXPAD6	U17	B9
VTRXPAD6	R122	2
VTRXPAD6	R121	1
DQ6	U17	D10
DQ6	U29	M7
CH-L89P6-38	J7	45
CH-L89P6-38	U17	M5
DQ7	U17	D9
DQ7	U29	L8
N676184	U32	4
N676184	R137	1
CH-L06N6-26	J7	6
CH-L06N6-26	U17	V1
VTRXPAD9	R126	2
VTRXPAD9	R125	1
VTRXPAD9	U17	B19
DQ8	U17	E10
DQ8	U29	L2
VTRXPAD18	R129	1
VTRXPAD18	R130	2
VTRXPAD18	U17	AA15
DQ9	U17	F10
DQ9	U29	M3
CH-L54N6-31	U17	P6
CH-L54N6-31	J7	12
VTRXPAD21	R133	1
VTRXPAD21	R134	2
VTRXPAD21	U17	AA5
DQ10	U17	B11
DQ10	U29	M2
CH-L57P6-33	U17	P2
CH-L57P6-33	J7	13
DQ11	U17	C10
DQ11	U29	P1
66MHZ	U25	9
66MHZ	O1	3
FP_LED2	U17	U9
FP_LED2	D6	A
DQ12	U17	C13
DQ12	U29	N2
DQ13	U17	B12
DQ13	U29	R1
CH-L48N6-27	J7	20
CH-L48N6-27	U17	T3
DQ14	U17	C16
DQ14	U29	N3
CH-L04N7-56	U17	E2
CH-L04N7-56	J8	12
DQ15	U17	C15
DQ15	U29	R2
-RES_P7_AT91_2V5	U17	D7
-RES_P7_AT91_2V5	U25	3
DQ16	U17	G18
DQ16	U29	E8
CH-L04P7-56	U17	E1
CH-L04P7-56	J8	11
66MHZ_2V5	U17	V4



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

66MHZ_2V5	U25	8
DQ17	U17	H18
DQ17	U29	D7
CH-L49P7-51	U17	G1
CH-L49P7-51	J8	13
DQ18	U17	J20
DQ18	U29	D8
3V_UD-PROTECT	U8	7
3V_UD-PROTECT	U10	10
3V_UD-PROTECT	U9	4
3V_UD-PROTECT	U20	15
CH-L49N7-51	J8	14
CH-L49N7-51	U17	G2
DQ19	U17	K17
DQ19	U29	B9
CH-L48N7-52	U17	G4
CH-L48N7-52	J8	6
DQ20	U17	K19
DQ20	U29	C8
CH-L48P7-52	U17	G3
CH-L48P7-52	J8	5
DQ21	U17	L17
DQ21	U29	A9
VRN_7	U17	C1
VRN_7	R97	2
DQ22	U17	J17
DQ22	U29	C7
VRP_7	U17	C2
VRP_7	R98	1
DQ23	U17	L18
DQ23	U29	A8
CH-L46N7-53	J8	18
CH-L46N7-53	U17	F5
DQ24	U17	L19
DQ24	U29	A2
DQ25	U17	J18
DQ25	U29	C3
DQ26	U17	K20
DQ26	U29	A1
DQ27	U17	J19
DQ27	U29	C2
DQ28	U17	K18
DQ28	U29	B1
DQ29	U17	H20
DQ29	U29	D2
DQ30	U17	H19
DQ30	U29	D3
DQ31	U17	G19
DQ31	U29	E2
AQ0	U17	F20
AQ0	U29	G8
PROG_B_2V5_FPGA	U25	6
PROG_B_2V5_FPGA	U17	B1
PROG_B_2V5_FPGA	U22	7
PROG_B_2V5_FPGA	R80	2
AQ1	U17	F19
AQ1	U29	G9
AQ2	U17	G21
AQ2	U29	F7
RXPP18	U17	AB15



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

RXPP18	J1	1
AQ3	U17	G22
AQ3	U29	F3
AQ4	U17	E20
AQ4	U29	G1
AQ5	U17	E19
AQ5	U29	G2
AQ6	U17	F22
AQ6	U29	G3
AQ7	U17	E16
AQ7	U29	H1
AQ8	U17	E17
AQ8	U29	H2
AQ9	U17	F13
AQ9	U29	J3
AQ10	U17	F21
AQ10	U29	G7
AQ11	U17	E21
AQ11	U29	H9
AQ12	U17	D21
AQ12	U29	H3
AQ13	U17	E14
AQ13	U29	J7
AQ14	U17	E22
AQ14	U29	H8
PA2	U3	44
PA2	U4	2
PA2	R106	2
PA2	U26	2
PA3	U8	5
PA3	R38	2
PA3	U3	43
PA3	U19	7
PA4	U3	36
PA4	R10	2
PA4	U8	6
PA4	U19	8
PA15	U3	20
PA15	R105	2
PA15	U26	3
PA16	U10	2
PA16	U3	19
PA17	U3	9
PA17	U26	7
PA17	R101	2
PA18	U3	10
PA18	R100	2
PA18	U26	8
PA20	U6	18
PA20	U3	16
PA20	U26	9
PA20	R99	2
PA19	U3	13
PA19	U19	6
PA19	R67	2
PA23	R13	2
PA23	U3	15
PA23	U20	1
PA24	U3	23
PA24	U6	29



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

PA24	R63	2
PA24	U18	3
PA24	U20	2
PA25	U6	30
PA25	U3	25
PA25	U20	14
PA25	U18	4
PA25	R62	2
PA26	U6	31
PA26	U3	26
PA26	U20	11
PA26	U18	5
PA26	R61	2
PA27	U6	32
PA27	U3	37
PA27	U20	5
PA27	U18	6
PA27	R60	2
PA28	U6	41
PA28	U3	38
PA28	R59	2
PA28	U18	7
PA29	U6	42
PA29	U3	41
PA29	R58	2
PA29	U18	8
PA30	U6	43
PA30	U3	42
PA30	R57	2
PA30	U18	9
PA31	U3	52
PA31	U6	44
PA31	U18	10
PA31	R56	2
PA0	U3	48
PA0	U4	4
PA0	R19	2
PA0	R104	2
PA0	U26	4
PA1	U4	5
PA1	R20	2
PA1	U3	47
PA1	R103	2
PA1	U26	5
1V8_R_OFF	R54	2
1V8_R_OFF	U16	4
EG_OE2	W8	1
EG_OE2	R46	2
EG_OE2	U13	1
1V8_TB_OFF	Q3	B
1V8_TB_OFF	R54	1
EG_OE3	W9	1
EG_OE3	U14	1
EG_OE3	R47	2
HARD_T_RES_AL	R52	2
HARD_T_RES_AL	SW2	1
HARD_T_RES_AL	SW2	2
HARD_T_RES_AL	W10	1
N1688027	Q3	C
N1688027	R53	2



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

HARD_MR_AL	U15	3
HARD_MR_AL	R52	1
HARD_MR_AL	C14	1
HARD_MR_AL	R50	2
EG_OE1	R45	2
EG_OE1	W7	1
EG_OE1	U12	1
SATA_TXN1	R110	2
SATA_TXN1	U17	A7
SATA_TXN0_C	P5	3
SATA_TXN0_C	R108	1
CONTROL_66	R51	2
CONTROL_66	O1	1
SATA_TXN0	R108	2
SATA_TXN0	U17	A3
CIMP1	U27	9
CIMP1	TP4	1
CIMP1	R113	1
CIMP1	C30	1
INFINI_RXP1	C25	1
INFINI_RXP1	U27	4
INFINI_TXP1_C	P3	6
INFINI_TXP1_C	C23	2
SATA_RXN0_C	C18	2
SATA_RXN0_C	P5	5
INFINI_RXN1	C27	1
INFINI_RXN1	U27	5
SATA_RXN1_C	C20	2
SATA_RXN1_C	P6	3
SATA_RXP1_C	C19	2
SATA_RXP1_C	P6	2
INFINI_TXP0_C	P4	6
INFINI_TXP0_C	C35	2
RXNP6_C	C28	2
RXNP6_C	U27	12
XIN_Q	R1	2
XIN_Q	R2	1
XIN_Q	Y1	2
RXPP6_C	U27	13
RXPP6_C	C26	2
CS_FPGA_2V5_AL	U17	V11
CS_FPGA_2V5_AL	U26	12
TXPP6	U17	A14
TXPP6	C22	1
IRQ0_FPGA_2V5_AL	U17	D2
IRQ0_FPGA_2V5_AL	U26	18
RXD0_232C	U2	10
RXD0_232C	P1	2
TXNP4	U17	A17
TXNP4	C36	1
WR_FPGA_2V5_AL	U17	U11
WR_FPGA_2V5_AL	U26	11
C2_P_3322	C7	1
C2_P_3322	U2	4
VRN_2	R86	2
VRN_2	U17	C22
RXPP4_C	C31	2
RXPP4_C	U28	13
-BB_S_USB_DP	U10	9
-BB_S_USB_DP	R43	1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

INFINI_TXN1_C	P3	5
INFINI_TXN1_C	C21	2
FP_R_LED0	R92	2
FP_R_LED0	D8	A
SATA_TXP0_C	R107	1
SATA_TXP0_C	P5	2
R_LED_FAF_L	R6	2
R_LED_FAF_L	D2	A
RXNP4_C	U28	12
RXNP4_C	C32	2
-R_S_USB_DP	U10	8
-R_S_USB_DP	U10	6
INFINI_RXP1_C	C25	2
INFINI_RXP1_C	P3	2
LOS_AL_0	U17	E3
LOS_AL_0	U28	18
TXPP6_C	C22	2
TXPP6_C	U27	20
LOS_AL_1	U17	E4
LOS_AL_1	U27	18
CIMN1	U27	8
CIMN1	TP3	1
CIMN1	R112	1
CIMN1	C29	1
TCK_3V3	U5	5
TCK_3V3	R17	2
TCK_3V3	U3	53
TCK_3V3	JP1	11
TCK_3V3	JP1	9
INFINI_TXN0_C	C33	2
INFINI_TXN0_C	P4	5
-T_RES	R26	2
-T_RES	SW1	1
-T_RES	SW1	2
-T_RES	W5	1
TXNP6_C	C24	2
TXNP6_C	U27	21
-EN_R_USB_DP	W6	2
-EN_R_USB_DP	U10	4
-EN_R_USB_DP	R44	2
HARD_RES_AL	U25	2
HARD_RES_AL	U15	4
HARD_RES_AL	R48	2
RMOD1	R111	WIPER
RMOD1	R111	B
RMOD1	R114	1
RMOD1	U27	25
TDI_3V3	U5	2
TDI_3V3	U3	33
TDI_3V3	R16	2
TDI_3V3	JP1	5
RXPP16	U17	AB19
RXPP16	J1	17
SATA_RXP0	C17	1
SATA_RXP0	U17	A5
TXNP6	U17	A13
TXNP6	C24	1
INFINI_RXN1_C	C27	2
INFINI_RXN1_C	P3	3
VDDCORE_OFF_AL	U1	3



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

VDDCORE_OFF_AL	R49	2
VDDCORE_OFF_AL	U16	2
VDDCORE_OFF_AL	U15	1
RXNP6	U17	A16
RXNP6	C28	1
RXPP4	U17	A19
RXPP4	C31	1
INFINI_TXN1	U27	29
INFINI_TXN1	C21	1
-SRST	W3	2
-SRST	JP1	15
OVERT-VP7_TMP_AL	U19	4
OVERT-VP7_TMP_AL	R66	2
OVERT-VP7_TMP_AL	W12	1
-1		



D 3 Netzliste

Netzliste **Version 1.3** für **PADS**, mit Datum vom 14. Juli 2007.

PADS-PCB

PART

C1	1 μ F/X7R
C10	100nF/50V-X7R
C100	4.7 μ F/10V-X7R
C101	--nF/X7R
C102	--nF/X7R
C103	--nF/X7R
C104	4.7 μ F/10V-X7R
C105	--nF/X7R
C106	--nF/X7R
C107	--nF/X7R
C108	4.7 μ F/10V-X7R
C109	--nF/X7R
C11	100nF/50V-X7R
C110	--nF/X7R
C111	--nF/X7R
C112	4.7 μ F/10V-X7R
C113	--nF/X7R
C114	--nF/X7R
C115	--nF/X7R
C116	47pF
C117	47pF
C118	47pF
C119	47pF
C12	15pF/50V-COG
C120	47pF
C121	47pF
C122	47pF
C123	47pF
C124	47pF
C125	47pF
C126	47pF
C127	47pF
C128	47pF
C129	47pF
C13	15pF/50V-COG
C130	47pF
C131	47pF
C132	47pF
C133	47pF
C134	47pF
C135	47pF
C14	100nF/50V-X7R
C15	100nF/X7R
C16	2200pF
C17	10nF/50V-X7R
C18	10nF/50V-X7R
C19	10nF/50V-X7R
C2	2.2 μ F/X7R
C20	10nF/50V-X7R
C21	100nF/50V-X7R



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C22	10nF/16V-X7R
C23	100nF/50V-X7R
C24	10nF/16V-X7R
C25	100nF/50V-X7R
C26	10nF/16V-X7R
C27	100nF/50V-X7R
C28	10nF/16V-X7R
C29	100nF/50V-X7R
C3	10nF/X7R
C30	100nF/50V-X7R
C31	10nF/16V-X7R
C32	10nF/16V-X7R
C33	100nF/50V-X7R
C34	10nF/16V-X7R
C35	100nF/50V-X7R
C36	10nF/16V-X7R
C37	100nF/50V-X7R
C38	100nF/50V-X7R
C39	100nF/50V-X7R
C4	100nF/50V-X7R
C40	100nF/50V-X7R
C41	220uF/10V-Elko-Bf:E
C42	100nF/50V-X7R
C43	100uF/25V-Bipolar-S-RM3.5
C44	10uF/25V X5R
C45	100uF/16V-Elko-Bf:D
C46	100uF/16V-Elko-Bf:D
C47	100uF/16V-Elko-Bf:D
C48	100uF/16V-Elko-Bf:D
C49	100nF/X7R
C5	100nF/50V-X7R
C50	100uF/16V-Elko-Bf:D
C51	100uF/16V-Elko-Bf:D
C52	100uF/16V-Elko-Bf:D
C53	100uF/16V-Elko-Bf:D
C54	100uF/16V-Elko-Bf:D
C55	100uF/16V-Elko-Bf:D
C56	100uF/16V-Elko-Bf:D
C57	100nF/X7R
C58	100uF/16V-Elko-Bf:D
C59	220uF/10V-Elko-Bf:E
C6	100nF/50V-X7R
C60	220uF/10V-Elko-Bf:E
C61	100uF/16V-Elko-Bf:D
C62	100nF/X7R
C63	100uF/16V-Elko-Bf:D
C64	4.7uF/10V-X7R
C65	--nF/X7R
C66	--nF/X7R
C67	--nF/X7R
C68	4.7uF/10V-X7R
C69	--nF/X7R
C7	100nF/50V-X7R
C70	--nF/X7R
C71	--nF/X7R
C72	4.7uF/10V-X7R
C73	--nF/X7R
C74	--nF/X7R
C75	--nF/X7R
C76	4.7uF/10V-X7R



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C77 --nF/X7R
C78 --nF/X7R
C79 --nF/X7R
C8 1nF/16V-X7R
C80 4.7µF/10V-X7R
C81 --nF/X7R
C82 --nF/X7R
C83 --nF/X7R
C84 4.7µF/10V-X7R
C85 --nF/X7R
C86 --nF/X7R
C87 --nF/X7R
C88 4.7µF/10V-X7R
C89 --nF/X7R
C9 10nF/16V-X7R
C90 --nF/X7R
C91 --nF/X7R
C92 4.7µF/10V-X7R
C93 --nF/X7R
C94 --nF/X7R
C95 --nF/X7R
C96 4.7µF/10V-X7R
C97 --nF/X7R
C98 --nF/X7R
C99 --nF/X7R
CN1 BNC
CN2 BNC
CN3 BNC
D1 BAT54C/SOT
D2 LED-QTLP650C-E_orange-3216
D3 LED-QTLP650C-E_orange-3216
D4 LED-QTLP650C-Y_gelb-3216
D5 LED-QTLP650C-E_orange-3216
D6 LED-QTLP650C-Y_gelb-3216
D7 LED-QTLP650C-E_orange-3216
D8 LED-QTLP650C-R_rot-3216
D9 LED-QTLP650C-Y_gelb-3216
J1 QSE-014-01-F-D-DP-A
J2 Male 2x7_180_2.0mm
J3 175781-1
J4 RAPC712
J5 USB-B-S-S-W-SM
J6 QSE-028-01-F-D-DP-A
J7 QSE-028-01-F-D-DP-A
J8 QSE-014-01-F-D-DP-A
JP1 Male 2x10_180_2.54mm
L1 BLM15AG100SN1
L10 BLM41P600SPT
L11 BLM41P600SPT
L12 BLM41P600SPT
L13 BLM41P600SPT
L14 BLM41P600SPT
L15 BLM31PG391SN1
L2 BLM15AG100SN1
L3 BLM15AG100SN1
L4 BLM15AG100SN1
L5 BLM15AG100SN1
L6 BLM15AG100SN1
L7 BLM15AG100SN1
L8 BLM15AG100SN1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

L9	BLM18AG221SN1
O1	O-66.0-VX3J
P1	SUBD9_90_MALE
P2	Male 2x5_180_2.54mm
P3	HSSDC2
P4	HSSDC2
P5	SATA-Host
P6	SATA-Device
Q1	BC847
Q2	BC857
Q3	BC847B
Q4	BC847B
R1	10M
R10	10K
R100	10K
R101	10K
R102	10K
R103	10K
R104	10K
R105	2K2
R106	2K2
R107	0E
R108	0E
R109	0E
R11	10K
R110	0E
R111	20K/2.54mm 3296W-1-203
R112	100K
R113	100K
R114	6K8
R115	20K/2.54mm 3296W-1-203
R116	100K
R117	100K
R118	6K8
R119	390E/1%
R12	10K
R120	1K/1%
R121	390E/1%
R122	1K/1%
R123	390E/1%
R124	1K/1%
R125	390E/1%
R126	1K/1%
R127	390E/1%
R128	1K/1%
R129	390E/1%
R13	10K
R130	1K/1%
R131	390E/1%
R132	1K/1%
R133	390E/1%
R134	1K/1%
R135	68E
R136	120E
R137	9K86
R138	270
R139	3K3
R14	10K
R140	1K
R15	10K



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

R16	10K
R17	10K
R18	10K
R19	82E
R2	22E
R20	82E
R21	680E
R22	1K5
R23	2K2
R24	4K7
R25	4K7
R26	10E
R27	2k7
R29	10K
R3	1K
R30	10K
R31	10K
R32	10K
R33	1K
R34	2k7
R35	3K3
R36	1K2
R37	2K2
R38	1K5
R39	1K5
R4	10K
R40	10E
R41	27E
R42	27E
R43	3K3
R44	4K7
R45	2K2
R46	2K2
R47	2K2
R48	2K2
R49	5K6
R5	10K
R50	2K2
R51	2K2
R52	10E
R53	47E
R54	1K5
R55	1K
R56	1k
R57	1k
R58	1k
R59	1k
R6	56E
R60	1k
R61	1k
R62	1k
R63	1k
R64	22E
R65	200E
R66	4K7
R67	2K7
R68	10K
R69	1K5
R7	680E
R70	10K



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

R71	4K7
R72	330E
R73	4K7
R74	10K
R75	10K
R76	10K
R77	10K
R78	10K
R79	4K7
R8	680E
R80	4K7
R81	82E
R82	49E9 /1%
R83	49E9 /1%
R84	49E9 /1%
R85	49E9 /1%
R86	49E9 /1%
R87	49E9 /1%
R88	49E9 /1%
R89	49E9 /1%
R9	1K5
R90	49E9 /1%
R91	49E9 /1%
R92	22
R93	49E9 /1%
R94	49E9 /1%
R95	49E9 /1%
R96	49E9 /1%
R97	49E9 /1%
R98	49E9 /1%
R99	10K
RTH1	0R33
RTH2	0R33
RTH3	0R33
RTH4	0R33
RTH5	0R33
RTH6	0R33
RTH7	0R33
RTH8	0R33
SW1	SKHMPSE010
SW2	SKHMPSE010
TP1	1V8 1.32mm
TP10	2V5_AN 1.32mm
TP11	GND 1.32mm
TP2	TP_Yellow
TP3	CIM1- 1.32mm
TP4	CIM1 1.32mm
TP5	CIM0- 1.32mm
TP6	CIM0 1.32mm
TP7	3V3 1.32mm
TP8	1V5 1.32mm
TP9	2V5 1.32mm
U1	LP2985-18DBVTE4
U10	74CB3T3125DGVRE4
U11	SRV05-4.TCT
U12	EG-2121CA-125.0000M-LGPA
U13	EG-2121CA-125.0000M-LGPA
U14	EG-2121CA-400.0000M-LGPA
U15	MAX6306UK29D3
U16	SN74AUP1G04DCKRE4



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U17 XC2VP7-6FG456C
U18 SN74AVCH8T245PWE4
U19 MAX6646MUA
U2 MAX3322EEUP
U20 74CB3T3257DGVRE4
U21 PI7AT04CX
U22 XCF01SVOG20C
U23 74AUP1G125DBVTE4
U24 SN74AUP1G04DCKRE4
U25 74CB3T3125DGVRE4
U26 74CB3T3245DGVRE4
U27 MAX3800UHJ
U28 MAX3800UHJ
U29 K4S51323LC-MG/S1H
U3 AT91SAM7S64-AU-001
U30 MIC29301-3.3BU
U31 MIC37301-1.5BR
U32 PTH03000W
U33 MIC37151-2.5BR
U34 LT1963AEQ-2.5
U4 PI7AT04CX
U5 PI7AT04CX
U6 K9F1G08U0M-Y
U7 MAX6306UK29D3
U8 FM24CL04-G
U9 SN74AUP1G04DCKRE4
W1 826629-2
W10 826629-2
W11 826629-2
W12 826629-2
W13 826629-2
W14 826629-2
W2 826629-2
W3 826629-2
W5 826629-2
W6 826629-3
W7 826629-2
W8 826629-2
W9 826629-2
Y1 Q-18.4320-JXG75P2-12-30/50-LF

NET

SIGNAL VRN_0
R82.2 U17.D6
SIGNAL INFINI_TXP1
U27.28 C23.1
SIGNAL -RB_857
Q2.1 R35.2 R43.2
SIGNAL CIMP0
U28.9 R117.1 TP6.1 C40.1
SIGNAL RXNP4
C32.1 U17.A20
SIGNAL CS_SDR_AL
U17.F14 U29.J8
SIGNAL CH-L53P3-9
J6.31 U17.R21
SIGNAL SATA_RXP1
C19.1 U17.A9
SIGNAL WE_SDR_AL
U17.D15 U29.K8



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CIMNO
U28.8 C39.1 R116.1 TP5.1
*SIGNAL* ERASE
R8.1 U3.55 TP2.1
*SIGNAL* RAS_SDR_AL
U17.E15 U29.J9
*SIGNAL* CH-L02N3-19
J6.42 U17.Y22
*SIGNAL* RXPP6
C26.1 U17.A15
*SIGNAL* CAS_SDR_AL
U17.D14 U29.K7
*SIGNAL* CH-L51P3-10
J6.47 U17.R19
*SIGNAL* SATA_RXN0
U17.A6 C18.1
*SIGNAL* CPU_VDDCORE_0
L5.2 U3.12
*SIGNAL* VRP_0
R85.1 U17.D5
*SIGNAL* SATA_TXP0
R107.2 U17.A4
*SIGNAL* V_M_3322
U2.6 C6.1
*SIGNAL* TXPP4
C34.1 U17.A18
*SIGNAL* CH-L47N3-13
J6.36 U17.T18
*SIGNAL* TXNP4_C
U28.21 C36.2
*SIGNAL* -MR
R23.2 C10.1 U7.3 R26.1
*SIGNAL* CH-L47P3-13
J6.35 U17.U18
*SIGNAL* SATA_RXN1
C20.1 U17.A10
*SIGNAL* AO_FM24
R37.2 U8.1
*SIGNAL* CH-L45P3-14
U17.U21 J6.51
*SIGNAL* INFINI_RXN0_C
P4.3 C38.2
*SIGNAL* CH-L49P3-11
U17.T21 J6.33
*SIGNAL* INFINI_RXN0
C38.1 U28.5
*SIGNAL* TMS_3V3
U3.51 JP1.7 U5.1 R15.2
*SIGNAL* CH-L52N2-21
U17.H21 J6.20
*SIGNAL* INFINI_RXP0_C
C37.2 P4.2
*SIGNAL* INFINI_TXN0
C33.1 U28.29
*SIGNAL* GND
C11.2 P1.11 U3.3 JP1.4 SW1.3 JP1.6 JP1.8 JP1.12
JP1.14 U3.6 C6.2 U5.3 U3.17 D2.K U3.2 U3.46
C3.2 U1.2 R34.1 J5.5 J5.6 SW1.5 JP1.16 JP1.18
JP1.20 W5.2 SW1.4 C10.2 C12.2 U10.5 U10.12 U3.7
C2.2 P1.5 P2.5 P2.10 J5.4 U3.5 U3.4 JP1.10
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U11.2 C13.2 U8.4 P1.10 C8.2 Q1.E U6.13 U6.36
U3.60 U2.19 C9.2 R8.2 U10.7 U4.3 R7.2 C5.2
C1.2 R21.2 U8.2 U8.3 W6.3 U3.1 R33.2 U9.3
U7.2 C69.2 C71.2 C70.2 C68.2 C83.2 C82.2 C81.2
C80.2 C99.2 C98.2 C97.2 C96.2 C75.2 C74.2 C73.2
C72.2 C87.2 C86.2 C85.2 C84.2 C91.2 C90.2 C89.2
C88.2 C107.2 C106.2 C105.2 C104.2 C115.2 C114.2 C113.2
C112.2 C103.2 C102.2 C101.2 C100.2 C111.2 C110.2 C109.2
C108.2 C67.2 C66.2 C65.2 C64.2 C79.2 C78.2 C77.2
C76.2 C95.2 C94.2 C93.2 C92.2 C133.2 C134.2 C135.2
C132.2 C116.2 C117.2 C118.2 C119.2 C121.2 C120.2 C123.2
C122.2 C127.2 C124.2 C125.2 C126.2 C128.2 C129.2 C130.2
C131.2 U17.D19 U17.W4 U17.W19 U17.A1 U17.Y6 U17.Y17 U17.C20
U17.L10 U17.C3 U17.Y14 U17.K14 U17.L11 U17.Y3 U17.M11 U17.K13
U17.P11 U17.P9 U17.K9 U17.P12 U17.L12 U17.C17 U17.D4 U17.M1
U17.A11 U17.V18 U17.J13 U17.K10 U17.AB12 U17.P13 U17.Y20 R128.1
R130.1 R132.1 R134.1 R124.1 R126.1 R120.1 R122.1 U17.N13
U17.L13 U17.C9 U17.N11 U17.J14 U17.P10 U17.E5 U17.M13 U17.J9
U17.E18 U17.K11 U17.K12 U17.J11 U17.L22 U17.C14 U17.L14 U17.P14
U17.AB22 U17.L9 U17.V5 U17.C6 U17.N14 U17.N12 U17.J12 U17.M12
U17.J10 U17.M9 U17.Y9 U17.N9 U17.A22 U17.AB1 U17.M14 U17.N10
U17.M10 R98.2 R95.2 R96.2 U26.10 J7.59 J7.58 R94.2
J8.30 J8.29 J8.32 J7.61 J7.62 J8.21 D7.K D8.K
U26.19 J8.22 J8.31 J7.64 J7.63 J7.57 J7.60 J8.20
J8.27 J8.28 J8.19 D6.K P4.8 P4.10 P4.9 P3.4
P3.1 P5.7 J1.5 J1.9 J1.6 J1.10 R113.2 P4.13
P4.11 P4.12 R118.2 P5.8 P5.9 R114.2 J1.29 J1.30
C30.2 P3.7 P5.1 P5.4 P4.1 P4.4 P4.7 R111.A
U27.26 U27.2 U27.7 U27.10 U27.15 U27.23 U27.24 U27.31
U27.33 R116.2 C39.2 P3.10 P3.8 P3.9 P3.12 P3.13
P3.11 R115.A C29.2 R112.2 U28.24 U28.26 U28.31 U28.33
U28.23 U28.7 U28.10 U28.2 U28.15 P6.1 P6.8 P6.4
P6.9 P6.7 J1.20 J1.19 J1.21 J1.22 J1.32 J1.31
R117.2 C40.2 R84.2 J6.62 R89.2 R85.2 R87.2 J6.61
U25.13 U25.7 U25.10 U25.4 U25.1 U25.11 J6.59 J6.64
J6.63 U25.12 J6.58 J6.57 J6.60 U29.P3 U29.P8 U29.N1
U29.R3 U29.L3 U29.F1 U29.B3 U29.C1 U29.D1 U29.E9 U29.L9
U29.M1 U29.B8 U29.A3 U22.11 U20.8 U17.Y5 J2.5 U24.3
U19.5 C15.2 J2.1 U17.Y4 U23.1 U17.W3 J2.7 J2.11
U18.13 U17.A2 U23.3 J2.13 J2.3 U18.12 U21.3 J2.9
U18.22 U18.11 CN2.2 CN1.2 CN3.2 TP11.1 Q4.E C43.2
C42.2 C49.2 C50.2 C57.2 C55.2 C58.2 C59.2 C62.2
C63.2 W11.1 C44.2 C47.2 C60.2 C41.2 C48.2 R138.2
R140.2 U34.3 U30.3 W14.1 C53.2 C54.2 U33.3 U32.1
J4.3 J3.1 W13.1 J4.1 J3.3 U31.3 R137.2 C45.2
C46.2 C52.2 C51.2 C56.2 C61.2 SW2.4 SW2.3 C14.2
U14.3 W9.2 W7.2 SW2.5 Q3.E U12.3 O1.2 U13.3
W8.2 U16.3 W10.2 U15.2
SIGNAL TXPP4_C
C34.2 U28.20
SIGNAL CH-L59N3-5
U17.N18 J6.28
SIGNAL INFINI_RXP0
C37.1 U28.4
SIGNAL CH-L49N3-11
U17.T22 J6.34
SIGNAL RMOD0
U28.25 R118.1 R115.WIPER R115.B
SIGNAL PA_R_1
D4.K R20.1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* RXNP16
J1.18 U17.AB20
*SIGNAL* CTS
P1.7 P1.8
*SIGNAL* TXNP16
J1.15 U17.AB17
*SIGNAL* PLLRC_R
R9.2 C9.1
*SIGNAL* CH-L90P2-23
U17.L21 J6.21
*SIGNAL* TXPP21
J1.28 U17.AB4
*SIGNAL* IRQ1_FPGA_2V5_AL
U26.17 U17.D1
*SIGNAL* TXNP21
U17.AB3 J1.27
*SIGNAL* CPU_VDDPLL
L8.2 U3.64
*SIGNAL* CH-L56P2-20
U17.J22 J6.5
*SIGNAL* INFINI_TXP0
U28.28 C35.1
*SIGNAL* C1_M_3322
C4.2 U2.3
*SIGNAL* TST
R6.1 W2.1 R7.1 U3.40
*SIGNAL* CH-L85N2-22
U17.K21 J6.8
*SIGNAL* TXNP18
U17.AB13 J1.4
*SIGNAL* VBUS_Q
R27.1 Q1.B R33.1
*SIGNAL* CH-L85P2-22
U17.K22 J6.7
*SIGNAL* TXPP18
J1.3 U17.AB14
*SIGNAL* CH-L54P3-8
U17.R18 J6.45
*SIGNAL* TXPP16
J1.16 U17.AB18
*SIGNAL* -MRES
U10.13 U6.19 U3.39 U9.2 R22.2 U7.1
*SIGNAL* TMS_2V5_FPGA
U20.4 R74.2 U17.A21 U22.5
*SIGNAL* RXNP18
J1.2 U17.AB16
*SIGNAL* USB_CON_DP
R42.2 U11.6 J5.3
*SIGNAL* RXPP21
U17.AB5 J1.14
*SIGNAL* JTAG_SEL
U3.50 W1.1 R21.1
*SIGNAL* CH-L87N3-2
U17.M17 J6.12
*SIGNAL* RXNP21
U17.AB6 J1.13
*SIGNAL* PLLRC
C8.1 U3.63 R9.1
*SIGNAL* VRP_2
U17.C21 R87.1
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* TXNP19
U17.AB7 J1.12
*SIGNAL* CH-L86N7-42
U17.K6 J7.38
*SIGNAL* TXD1_232C
U2.7 P2.3
*SIGNAL* CH-L03P3-18
U17.W21 J6.55
*SIGNAL* TXPP19
J1.11 U17.AB8
*SIGNAL* CH-L52P7-49
U17.H1 J8.3
*SIGNAL* -TRST
JP1.3 R14.2
*SIGNAL* CH-L50N7-50
J8.16 U17.H4
*SIGNAL* CPU_VDDFLASH
U3.59 L4.2
*SIGNAL* CH-L89P3-1
J6.23 U17.M18
*SIGNAL* SATA_RXP0_C
P5.6 C17.2
*SIGNAL* TXD0_232C
U2.9 P1.3
*SIGNAL* VCC_6646
R65.1 C15.1 U19.1
*SIGNAL* CLK-L74P1-0
U17.F12 J6.3
*SIGNAL* SATA_TXP1_C
R109.1 P6.6
*SIGNAL* CH-L54P7-48
U17.J6 J8.1
*SIGNAL* R_USB_DP
R39.1 Q2.3
*SIGNAL* CH-L89N3-1
J6.24 U17.M19
*SIGNAL* RXPP19
U17.AB9 J1.8
*SIGNAL* CPU_VDDIO_2
L3.2 U3.58
*SIGNAL* SATA_TXP1
R109.2 U17.A8
*SIGNAL* CH-L50P7-50
U17.H3 J8.15
*SIGNAL* CH-L06P3-16
U17.V21 J6.53
*SIGNAL* RXNP19
U17.AB10 J1.7
*SIGNAL* VRN_5
R93.2 U17.W8
*SIGNAL* VBUS_R
R27.2 C11.1 R34.2 R40.2
*SIGNAL* CH-L85P3-3
J6.25 U17.N21
*SIGNAL* SATA_TXN1_C
R110.1 P6.5
*SIGNAL* TCK_2V5_FPGA
U20.7 R75.2 U17.B22 U22.6
*SIGNAL* CLK-L74P0-1
U17.E11 J6.17
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CLK-L75N4-3
U17.W12 J7.36
*SIGNAL* CPU_VDDIO_0
U3.18 L1.2
*SIGNAL* CPU_2V5_D2
U17.W16 U18.19
*SIGNAL* CH-L52N7-49
U17.H2 J8.4
*SIGNAL* USB_CON_DM
R41.2 U11.1 J5.2
*SIGNAL* VRP_1
R84.1 U17.D17
*SIGNAL* CLK-L74P4-2
U17.V12 J7.7
*SIGNAL* DXN
U17.C5 U19.3 C16.2
*SIGNAL* CLK-L74N0-1
U17.F11 J6.18
*SIGNAL* CH-L06P6-26
U17.V2 J7.5
*SIGNAL* XOUT
R1.1 Y1.1 U3.61
*SIGNAL* VP7_PWDWN
R55.1 U17.Y19
*SIGNAL* VRP_3
U17.AA1 R94.1
*SIGNAL* TDO_3V3
U3.49 R18.2 U5.4 JP1.13
*SIGNAL* CPU_2V5_D4
U17.Y7 U18.17
*SIGNAL* CH-L43P3-15
U17.U19 J6.37
*SIGNAL* VBUS
U11.5 J5.1 R40.1
*SIGNAL* CPU_2V5_D5
U17.W7 U18.16
*SIGNAL* CH-L57N3-6
J6.44 U17.P22
*SIGNAL* VRN_3
U17.AB2 R90.2
*SIGNAL* CH-L05P3-17
U17.V19 J6.39
*SIGNAL* USB_DP
R42.1 C13.1 R39.2 U3.57
*SIGNAL* CH-L56N2-20
U17.J21 J6.6
*SIGNAL* CH-L54N7-48
U17.H5 J8.2
*SIGNAL* TDO_2V5_FPGA
U22.4 R64.1 R77.2
*SIGNAL* CH-L55N3-7
J6.30 U17.P20
*SIGNAL* CH-L88N7-41
J7.50 U17.L5
*SIGNAL* RST_IN
W3.1 R24.2 U7.4
*SIGNAL* TDI_FPGA_CON
J2.10 U20.13 U21.1 R70.2
*SIGNAL* CH-L88P7-41
J7.49 U17.L4
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CPU_VDDIN
C1.1 U1.1 L9.1 D1.1
*SIGNAL* 1V8
L7.1 L6.1 L8.1 L5.1 TP1.1 C2.1 D1.2 U1.5
D1.3 C106.1 C112.1 C115.1 C107.1 C104.1 C105.1 C113.1
C114.1 C131.1 C130.1 C128.1 C129.1 R53.1
*SIGNAL* CH-L59P3-5
U17.P18 J6.27
*SIGNAL* CLK-L74N4-2
U17.U12 J7.8
*SIGNAL* -EN_PA16_USB_DP
U10.3 W6.1
*SIGNAL* CPU_2V5_D3
U17.Y16 U18.18
*SIGNAL* CH-L52P2-21
U17.H22 J6.19
*SIGNAL* CH-L90N7-40
J7.48 U17.L3
*SIGNAL* CPU_VDDCORE_1
U3.24 L6.2
*SIGNAL* CPU_2V5_D7
U18.14 U17.V6
*SIGNAL* CH-L58P7-45
J7.53 U17.K5
*SIGNAL* CPU_2V5_D1
U17.V16 U18.20
*SIGNAL* CH-L46P7-53
U17.G5 J8.17
*SIGNAL* TDO_FPGA_CON
U21.2 J2.8 U23.4
*SIGNAL* CH-L51N3-10
U17.R20 J6.48
*SIGNAL* CH-L90P7-40
J7.47 U17.L2
*SIGNAL* C1_P_3322
C4.1 U2.1
*SIGNAL* DIN_2V5_FPGA
U22.1 R79.1 U17.V17
*SIGNAL* CH-L51P6-29
U17.R4 J7.9
*SIGNAL* R_VP7_DONE
D5.K R81.1
*SIGNAL* V_P_3322
U2.2 C5.1
*SIGNAL* TCK_FPGA_CON
R78.2 J2.6 U21.4 U20.6
*SIGNAL* CH-L53N3-9
U17.R22 J6.32
*SIGNAL* CH-L60P6-35
J7.29 U17.N4
*SIGNAL* PA_R_0
D3.K R19.1
*SIGNAL* CH-L85N6-36
U17.N1 J7.44
*SIGNAL* DCD
P1.4 P1.6 P1.1
*SIGNAL* TMS_FPGA_CON
U21.5 J2.4 R68.2 U20.3
*SIGNAL* CH-L60P3-4
U17.N19 J6.13
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CH-L55N7-47
J7.56 U17.J4
*SIGNAL* XIN
R2.2 U3.62
*SIGNAL* TDO_3V3_XCF
R69.2 U23.2 U20.10
*SIGNAL* CH-L02P3-19
U17.Y21 J6.41
*SIGNAL* CH-L85P6-36
U17.N2 J7.43
*SIGNAL* CPU_VDDIO_1
L2.2 U3.45
*SIGNAL* CPU_2V5_D6
U17.V7 U18.15
*SIGNAL* CH-L90N2-23
U17.L20 J6.22
*SIGNAL* CH-L60N7-44
J7.40 U17.K4
*SIGNAL* N1686203
U1.4 C3.1
*SIGNAL* DONE_2V5_FPGA
R72.2 U22.10 U17.Y18 U24.2
*SIGNAL* SHDN_N
R3.2 U2.15 U2.16 U2.18
*SIGNAL* VRN_4
R91.2 U17.Y15
*SIGNAL* 3V3
U5.6 R3.1 R4.1 L3.1 L4.1 L2.1 L9.2 U2.20
U2.17 L1.1 W2.2 W1.2 R5.1 U8.8 R38.1 R37.1
U7.5 R23.1 U9.5 R22.1 R32.1 U10.14 R31.1 R30.1
R36.1 R29.1 R24.1 R12.1 R13.1 R10.1 R11.1 U4.6
D3.A JP1.1 R14.1 JP1.2 D4.A R18.1 R16.1 R17.1
R15.1 R44.1 Q2.2 R35.1 U6.12 U6.37 U6.38 R25.1
C71.1 C70.1 C68.1 C69.1 C82.1 C83.1 C80.1 C81.1
C96.1 C99.1 C97.1 C98.1 C119.1 C118.1 C116.1 C117.1
R106.1 R103.1 R102.1 R100.1 R105.1 R101.1 R99.1 J8.23
J8.24 J8.25 J8.26 J7.15 J7.16 J7.1 J7.2 R104.1
U28.14 U28.19 U28.30 U28.22 U28.27 U28.32 U28.1 U28.3
U28.6 U28.11 U27.6 U27.11 U27.14 U27.3 U27.1 U27.19
U27.22 U27.27 U27.30 U27.32 J1.25 J1.24 J1.23 J1.26
J6.2 J6.15 J6.1 J6.16 U22.18 R69.1 R68.1 D5.A
R65.2 U23.5 U24.5 R70.1 R56.1 R59.1 R61.1 J2.2
R60.1 U21.6 U18.1 R78.1 R58.1 R62.1 R57.1 R63.1
R67.1 R66.1 TP7.1 C41.1 L15.2 R135.1 R139.2 U30.4
L12.2 L10.1 L14.2 L13.1 C45.1 C46.1 CN3.1 R49.1
R50.1 U15.5 R48.1 R51.1 O1.4 U16.5
*SIGNAL* DXP
U17.C4 U19.2 C16.1
*SIGNAL* CH-L60P7-44
J7.39 U17.K3
*SIGNAL* USB_DM
C12.1 U3.56 R41.1
*SIGNAL* TDO_2V5_R_FPGA
R64.2 U17.D20
*SIGNAL* CH-L56N7-46
U17.J2 J7.42
*SIGNAL* C2_M_3322
C7.2 U2.5
*SIGNAL* VRN_1
R83.2 U17.D18
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CH-L87P6-37
U17.N6 J7.31
*SIGNAL* 125MHZ-I_N
U17.D11 U12.5
*SIGNAL* CCLK_2V5_FPGA
R73.2 U17.W20 U22.3
*SIGNAL* CH-L60N6-35
U17.N3 J7.30
*SIGNAL* 125MHZ-I_P
U17.C11 U12.4
*SIGNAL* TDI_2V5_FPGA
U17.D3 R76.2 U20.12
*SIGNAL* CPU_VDDCORE_2
U3.54 L7.2
*SIGNAL* 400MHZ_P
U17.D12 U14.4
*SIGNAL* VRP_3_50022
U17.AA22 R89.1
*SIGNAL* CH-L87N6-37
U17.M6 J7.32
*SIGNAL* 400MHZ_N
U17.C12 U14.5
*SIGNAL* CPU_2V5_D0
U17.W6 U18.21
*SIGNAL* CPU_2V5_A1
U17.U10 U26.15
*SIGNAL* 125MHZ-II_P
U17.W11 U13.4
*SIGNAL* INIT_B_2V5_FPGA
R71.2 U22.8 U17.W17
*SIGNAL* CH-L86P7-42
U17.L6 J7.37
*SIGNAL* RXD1_232C
U2.8 P2.2
*SIGNAL* 125MHZ-II_N
U17.Y11 U13.5
*SIGNAL* TDO_2V5_XCF
U20.9 U22.17
*SIGNAL* CH-L60N3-4
U17.N20 J6.14
*SIGNAL* CH-L90P3-0
U17.M20 J6.9
*SIGNAL* CH-L56P7-46
U17.J1 J7.41
*SIGNAL* PA5
U2.11 U3.35
*SIGNAL* CPU_2V5_A3
U17.Y10 U26.13
*SIGNAL* PA6
R5.2 U2.12 U3.34
*SIGNAL* CH-L85N3-3
J6.26 U17.N22
*SIGNAL* CLK-L75P4-3
J7.35 U17.Y12
*SIGNAL* PA7
R11.2 U3.32 U6.8 R102.2 U26.6
*SIGNAL* PA8
U3.31 R29.2 U10.11 U25.5
*SIGNAL* CH-L48P3-12
U17.T19 J6.49
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* PA9
U2.13 U3.30
*SIGNAL* CH-L45N3-14
U17.U22 J6.52
*SIGNAL* CPU_2V5_A0
U26.16 U17.V10
*SIGNAL* PA10
U3.29 R4.2 U2.14
*SIGNAL* CPU_2V5_A2
U26.14 U17.AA11
*SIGNAL* PA11
U3.28 U6.9 R30.2
*SIGNAL* CH-L55P7-47
J7.55 U17.J3
*SIGNAL* PA12
U3.27 R31.2 U6.16
*SIGNAL* CH-L55P3-7
J6.29 U17.P19
*SIGNAL* PA13
R25.2 Q1.C U10.1 U3.22
*SIGNAL* Y_VP7_DONE
R81.2 U24.4
*SIGNAL* CH-L57N6-33
U17.P1 J7.14
*SIGNAL* PA14
U3.21 U6.17 R32.2
*SIGNAL* CH-L85P7-43
U17.K1 J7.51
*SIGNAL* PA21
R12.2 U3.11 U18.2
*SIGNAL* 3V3_IN_2V5_AN
U34.2 C63.1 C62.1 L15.1
*SIGNAL* CH-L43N3-15
U17.U20 J6.38
*SIGNAL* PA22
U3.14 U6.7 R36.2
*SIGNAL* 3V3L
RTH8.2 L12.1 RTH6.2
*SIGNAL* CLK-L74N1-0
U17.E12 J6.4
*SIGNAL* CH-L85N7-43
J7.52 U17.K2
*SIGNAL* SRT6
RTH7.2 RTH8.1
*SIGNAL* VRP_5
R96.1 U17.Y8
*SIGNAL* L_LDO_1V5
R135.2 D9.A
*SIGNAL* CH-L43P7-54
J8.7 U17.F1
*SIGNAL* SRT5
RTH5.2 RTH6.1
*SIGNAL* CH-L87P3-2
U17.N17 J6.11
*SIGNAL* VRP_4
R95.1 U17.W15
*SIGNAL* 3V3_IN_2V5_D
U33.2 L14.1 C57.1 C58.1
*SIGNAL* CH-L90N3-0
U17.M21 J6.10
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CH-L06N7-55
J8.10 U17.F4
*SIGNAL* CH-L58N7-45
U17.J5 J7.54
*SIGNAL* 3V3_IN_1V5
C49.1 U31.2 C50.1 RTH7.1 RTH5.1
*SIGNAL* CH-L43N7-54
U17.F2 J8.8
*SIGNAL* Q_LDO_1V5
D9.K Q4.C
*SIGNAL* CH-L54N3-8
U17.P17 J6.46
*SIGNAL* CH-L06P7-55
U17.F3 J8.9
*SIGNAL* CH-L55P6-32
U17.P4 J7.25
*SIGNAL* CH-L48P6-27
U17.T4 J7.19
*SIGNAL* CLK_SDR
U17.D22 U29.J1
*SIGNAL* 1V5_EN
W13.2 U31.1 W12.2
*SIGNAL* CH-L03P6-25
J7.17 U17.W2
*SIGNAL* CKE_SDR
U17.E13 U29.J2
*SIGNAL* 5V_IN
C43.1 C42.1 U30.2 L11.1 C44.1
*SIGNAL* 3V3_EN
W11.2 U30.1
*SIGNAL* CH-L48N3-12
J6.50 U17.T20
*SIGNAL* CH-L55N6-32
J7.26 U17.P3
*SIGNAL* 2V5_EN
R139.1 U34.1 U33.1
*SIGNAL* CH-L03N3-18
J6.56 U17.W22
*SIGNAL* CH-L53N6-30
J7.24 U17.R1
*SIGNAL* CH-L06N3-16
U17.V22 J6.54
*SIGNAL* CH-L53P6-30
U17.R2 J7.23
*SIGNAL* CH-L59P6-34
J7.27 U17.P5
*SIGNAL* 3V3_EXT
J3.2 L10.2
*SIGNAL* CH-L49P6-28
U17.T2 J7.21
*SIGNAL* DQM0
U17.D16 U29.K9
*SIGNAL* SRT1
RTH1.2 RTH2.1
*SIGNAL* FP_LED0
U17.W9 R92.1
*SIGNAL* DQM1
U17.D13 U29.K1
*SIGNAL* 4V5R
RTH3.1 L11.2 RTH1.1
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CH-L03N6-25
J7.18 U17.W1
*SIGNAL* DQM2
U17.G20 U29.F8
*SIGNAL* 5V
J4.2 RTH2.2 RTH4.2
*SIGNAL* CH-L49N6-28
J7.22 U17.T1
*SIGNAL* DQM3
U17.F18 U29.F2
*SIGNAL* SRT3
RTH3.2 RTH4.1
*SIGNAL* CH-L59N6-34
U17.N5 J7.28
*SIGNAL* VRN_3_50058
U17.AB21 R88.2
*SIGNAL* CH-L02N6-24
U17.Y1 J7.4
*SIGNAL* N675846
U32.3 W14.2
*SIGNAL* CH-L02P6-24
J7.3 U17.Y2
*SIGNAL* VTRXPAD19
R131.1 R132.2 U17.AA9
*SIGNAL* DQ0
U17.E7 U29.R8
*SIGNAL* CH-L57P3-6
J6.43 U17.P21
*SIGNAL* CH-L90P6-39
J7.33 U17.M3
*SIGNAL* VTRXPAD16
R127.1 R128.2 U17.AA19
*SIGNAL* 2V5
C86.1 C88.1 C91.1 C87.1 C84.1 C85.1 C89.1 C90.1
C74.1 C73.1 C75.1 C72.1 C122.1 C120.1 C123.1 C121.1
U17.AA21 U17.G10 U17.F8 U17.G11 U17.G9 U17.F7 U17.G14 U17.G12
U17.F16 U17.G13 U17.F15 U17.G17 U17.K16 U17.H17 U17.L16 U17.J16
U17.N16 U17.T17 U17.R17 U17.M16 U17.P16 U17.T13 U17.U15 U17.U16
U17.T12 U17.T14 U17.T9 U17.U8 U17.T10 U17.U7 U17.T11 U17.P7
U17.N7 U17.R6 U17.M7 U17.T6 U17.J7 U17.K7 U17.L7 U17.H6
U17.G6 U17.B21 U17.L1 U17.A12 U17.B2 U17.M22 U17.AA2 U17.AB11
R93.1 U26.20 R97.1 R91.1 R90.1 R83.1 R86.1 U25.14
R82.1 R88.1 U29.F9 U29.L7 U29.R7 U29.B2 U29.C9 U29.B7
U29.A7 U29.L1 U29.N9 U29.M9 U29.P2 U29.P7 U29.E1 U29.D9
R55.2 U22.19 R77.1 R75.1 R76.1 R72.1 U18.24 U20.16
R73.1 R74.1 U18.23 R71.1 R80.1 R79.2 U22.20 U33.4
TP9.1 C55.1 R138.1 C56.1 R46.1 R47.1 U13.6 U12.6
R45.1 U14.6
*SIGNAL* DQ1
U17.E6 U29.N7
*SIGNAL* 3V3_PTH
C53.1 L13.2 U32.2
*SIGNAL* FP_LED1
U17.W10 D7.A
*SIGNAL* DQ2
U17.C7 U29.R9
*SIGNAL* BA_LDO_1V5
R136.2 Q4.B
*SIGNAL* CH-L05N3-17
J6.40 U17.V20
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
*SIGNAL* CH-L90N6-39
U17.M2 J7.34
*SIGNAL* VTRXPAD4
U17.B5 R120.2 R119.1
*SIGNAL* 2V5_AN
C102.1 C101.1 C110.1 C108.1 C111.1 C109.1 C103.1 C100.1
C126.1 C124.1 C127.1 C125.1 U17.B17 U17.B3 U17.AA7 U17.B13
U17.AA13 U17.B7 U17.AA3 U17.AA17 U17.B4 U17.B20 U17.B6 U17.B8
U17.B10 U17.B14 U17.B16 U17.B18 U17.AA4 U17.AA6 U17.AA18 U17.AA16
U17.AA14 U17.AA10 U17.AA8 U17.AA20 R127.2 R129.2 R133.2 R131.2
R121.2 R123.2 R125.2 R119.2 C59.1 U34.5 C60.1 R140.1
TP10.1 U34.4 C61.1 CN2.1
*SIGNAL* DQ3
U17.E8 U29.N8
*SIGNAL* CH-L89N6-38
U17.M4 J7.46
*SIGNAL* VTRXPAD7
U17.B15 R123.1 R124.2
*SIGNAL* DQ4
U17.C8 U29.P9
*SIGNAL* CH-L51N6-29
U17.R3 J7.10
*SIGNAL* 1V5
C67.1 C64.1 C76.1 C77.1 C66.1 C78.1 C65.1 C79.1
C93.1 C92.1 C94.1 C95.1 C133.1 C132.1 C135.1 C134.1
U17.T8 U17.R7 U17.R16 U17.T15 U17.T7 U17.U17 U17.U6 U17.T16
U17.F6 U17.H7 U17.G7 U17.G15 U17.G16 U17.H16 U17.F17 U17.G8
U32.5 C48.1 U31.4 R136.1 C47.1 TP8.1 C54.1 C51.1
C52.1 CN1.1
*SIGNAL* DQ5
U17.D8 U29.M8
*SIGNAL* CH-L54P6-31
U17.R5 J7.11
*SIGNAL* VTRXPAD6
U17.B9 R122.2 R121.1
*SIGNAL* DQ6
U17.D10 U29.M7
*SIGNAL* CH-L89P6-38
J7.45 U17.M5
*SIGNAL* DQ7
U17.D9 U29.L8
*SIGNAL* N676184
U32.4 R137.1
*SIGNAL* CH-L06N6-26
J7.6 U17.V1
*SIGNAL* VTRXPAD9
R126.2 R125.1 U17.B19
*SIGNAL* DQ8
U17.E10 U29.L2
*SIGNAL* VTRXPAD18
R129.1 R130.2 U17.AA15
*SIGNAL* DQ9
U17.F10 U29.M3
*SIGNAL* CH-L54N6-31
U17.P6 J7.12
*SIGNAL* VTRXPAD21
R133.1 R134.2 U17.AA5
*SIGNAL* DQ10
U17.B11 U29.M2
*SIGNAL* CH-L57P6-33
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U17.P2 J7.13
SIGNAL DQ11
U17.C10 U29.P1
SIGNAL 66MHZ
U25.9 O1.3
SIGNAL FP_LED2
U17.U9 D6.A
SIGNAL DQ12
U17.C13 U29.N2
SIGNAL DQ13
U17.B12 U29.R1
SIGNAL CH-L48N6-27
J7.20 U17.T3
SIGNAL DQ14
U17.C16 U29.N3
SIGNAL CH-L04N7-56
U17.E2 J8.12
SIGNAL DQ15
U17.C15 U29.R2
SIGNAL -RES_P7_AT91_2V5
U17.D7 U25.3
SIGNAL DQ16
U17.G18 U29.E8
SIGNAL CH-L04P7-56
U17.E1 J8.11
SIGNAL 66MHZ_2V5
U17.V4 U25.8
SIGNAL DQ17
U17.H18 U29.D7
SIGNAL CH-L49P7-51
U17.G1 J8.13
SIGNAL DQ18
U17.J20 U29.D8
SIGNAL 3V_UD-PROTECT
U8.7 U10.10 U9.4 U20.15
SIGNAL CH-L49N7-51
J8.14 U17.G2
SIGNAL DQ19
U17.K17 U29.B9
SIGNAL CH-L48N7-52
U17.G4 J8.6
SIGNAL DQ20
U17.K19 U29.C8
SIGNAL CH-L48P7-52
U17.G3 J8.5
SIGNAL DQ21
U17.L17 U29.A9
SIGNAL VRN_7
U17.C1 R97.2
SIGNAL DQ22
U17.J17 U29.C7
SIGNAL VRP_7
U17.C2 R98.1
SIGNAL DQ23
U17.L18 U29.A8
SIGNAL CH-L46N7-53
J8.18 U17.F5
SIGNAL DQ24
U17.L19 U29.A2
SIGNAL DQ25



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U17.J18 U29.C3
SIGNAL DQ26
U17.K20 U29.A1
SIGNAL DQ27
U17.J19 U29.C2
SIGNAL DQ28
U17.K18 U29.B1
SIGNAL DQ29
U17.H20 U29.D2
SIGNAL DQ30
U17.H19 U29.D3
SIGNAL DQ31
U17.G19 U29.E2
SIGNAL AQ0
U17.F20 U29.G8
SIGNAL PROG_B_2V5_FPGA
U25.6 U17.B1 U22.7 R80.2
SIGNAL AQ1
U17.F19 U29.G9
SIGNAL AQ2
U17.G21 U29.F7
SIGNAL RXPP18
U17.AB15 J1.1
SIGNAL AQ3
U17.G22 U29.F3
SIGNAL AQ4
U17.E20 U29.G1
SIGNAL AQ5
U17.E19 U29.G2
SIGNAL AQ6
U17.F22 U29.G3
SIGNAL AQ7
U17.E16 U29.H1
SIGNAL AQ8
U17.E17 U29.H2
SIGNAL AQ9
U17.F13 U29.J3
SIGNAL AQ10
U17.F21 U29.G7
SIGNAL AQ11
U17.E21 U29.H9
SIGNAL AQ12
U17.D21 U29.H3
SIGNAL AQ13
U17.E14 U29.J7
SIGNAL AQ14
U17.E22 U29.H8
SIGNAL PA2
U3.44 U4.2 R106.2 U26.2
SIGNAL PA3
U8.5 R38.2 U3.43 U19.7
SIGNAL PA4
U3.36 R10.2 U8.6 U19.8
SIGNAL PA15
U3.20 R105.2 U26.3
SIGNAL PA16
U10.2 U3.19
SIGNAL PA17
U3.9 U26.7 R101.2
SIGNAL PA18



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U3.10 R100.2 U26.8
SIGNAL PA20
U6.18 U3.16 U26.9 R99.2
SIGNAL PA19
U3.13 U19.6 R67.2
SIGNAL PA23
R13.2 U3.15 U20.1
SIGNAL PA24
U3.23 U6.29 R63.2 U18.3 U20.2
SIGNAL PA25
U6.30 U3.25 U20.14 U18.4 R62.2
SIGNAL PA26
U6.31 U3.26 U20.11 U18.5 R61.2
SIGNAL PA27
U6.32 U3.37 U20.5 U18.6 R60.2
SIGNAL PA28
U6.41 U3.38 R59.2 U18.7
SIGNAL PA29
U6.42 U3.41 R58.2 U18.8
SIGNAL PA30
U6.43 U3.42 R57.2 U18.9
SIGNAL PA31
U3.52 U6.44 U18.10 R56.2
SIGNAL PA0
U3.48 U4.4 R19.2 R104.2 U26.4
SIGNAL PA1
U4.5 R20.2 U3.47 R103.2 U26.5
SIGNAL 1V8_R_OFF
R54.2 U16.4
SIGNAL EG_OE2
W8.1 R46.2 U13.1
SIGNAL 1V8_TB_OFF
Q3.B R54.1
SIGNAL EG_OE3
W9.1 U14.1 R47.2
SIGNAL HARD_T_RES_AL
R52.2 SW2.1 SW2.2 W10.1
SIGNAL N1688027
Q3.C R53.2
SIGNAL HARD_MR_AL
U15.3 R52.1 C14.1 R50.2
SIGNAL EG_OE1
R45.2 W7.1 U12.1
SIGNAL SATA_TXN1
R110.2 U17.A7
SIGNAL SATA_TXN0_C
P5.3 R108.1
SIGNAL CONTROL_66
R51.2 O1.1
SIGNAL SATA_TXN0
R108.2 U17.A3
SIGNAL CIMP1
U27.9 TP4.1 R113.1 C30.1
SIGNAL INFINI_RXP1
C25.1 U27.4
SIGNAL INFINI_TXP1_C
P3.6 C23.2
SIGNAL SATA_RXN0_C
C18.2 P5.5
SIGNAL INFINI_RXN1



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C27.1 U27.5
SIGNAL SATA_RXN1_C
C20.2 P6.3
SIGNAL SATA_RXP1_C
C19.2 P6.2
SIGNAL INFINI_TXP0_C
P4.6 C35.2
SIGNAL RXNP6_C
C28.2 U27.12
SIGNAL XIN_Q
R1.2 R2.1 Y1.2
SIGNAL RXPP6_C
U27.13 C26.2
SIGNAL CS_FPGA_2V5_AL
U17.V11 U26.12
SIGNAL TXPP6
U17.A14 C22.1
SIGNAL IRQ0_FPGA_2V5_AL
U17.D2 U26.18
SIGNAL RXD0_232C
U2.10 P1.2
SIGNAL TXNP4
U17.A17 C36.1
SIGNAL WR_FPGA_2V5_AL
U17.U11 U26.11
SIGNAL C2_P_3322
C7.1 U2.4
SIGNAL VRN_2
R86.2 U17.C22
SIGNAL RXPP4_C
C31.2 U28.13
SIGNAL -BB_S_USB_DP
U10.9 R43.1
SIGNAL INFINI_TXN1_C
P3.5 C21.2
SIGNAL FP_R_LED0
R92.2 D8.A
SIGNAL SATA_TXP0_C
R107.1 P5.2
SIGNAL R_LED_FAF_L
R6.2 D2.A
SIGNAL RXNP4_C
U28.12 C32.2
SIGNAL -R_S_USB_DP
U10.8 U10.6
SIGNAL INFINI_RXP1_C
C25.2 P3.2
SIGNAL LOS_AL_0
U17.E3 U28.18
SIGNAL TXPP6_C
C22.2 U27.20
SIGNAL LOS_AL_1
U17.E4 U27.18
SIGNAL CIMN1
U27.8 TP3.1 R112.1 C29.1
SIGNAL TCK_3V3
U5.5 R17.2 U3.53 JP1.11 JP1.9
SIGNAL INFINI_TXN0_C
C33.2 P4.5
SIGNAL -T_RES



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
R26.2 SW1.1 SW1.2 W5.1
*SIGNAL* TXNP6_C
C24.2 U27.21
*SIGNAL* -EN_R_USB_DP
W6.2 U10.4 R44.2
*SIGNAL* HARD_RES_AL
U25.2 U15.4 R48.2
*SIGNAL* RMOD1
R111.WIPER R111.B R114.1 U27.25
*SIGNAL* TDI_3V3
U5.2 U3.33 R16.2 JP1.5
*SIGNAL* RXPP16
U17.AB19 J1.17
*SIGNAL* SATA_RXP0
C17.1 U17.A5
*SIGNAL* TXNP6
U17.A13 C24.1
*SIGNAL* INFINI_RXN1_C
C27.2 P3.3
*SIGNAL* VDDCORE_OFF_AL
U1.3 R49.2 U16.2 U15.1
*SIGNAL* RXNP6
U17.A16 C28.1
*SIGNAL* RXPP4
U17.A19 C31.1
*SIGNAL* INFINI_TXN1
U27.29 C21.1
*SIGNAL* -SRST
W3.2 JP1.15
*SIGNAL* OVERT-VP7_TMP_AL
U19.4 R66.2 W12.1
*END*
```



D 4 Netzliste

Netzliste **Version 1.3** für **Protel 2**, mit Datum vom 14. Juli 2007.

```
PROTEL NETLIST 2.0
[
DESIGNATOR
C1
FOOTPRINT
1µF/X7R
PARTTYPE
1µF/X7R
DESCRIPTION

Part Field 1.....
]
(
VRN_0
R82-2 49E9 /1%-2 PASSIVE
U17-D6 XC2VP7-6FG456C-IO_L01P_0/VRN_0 IO
)
(
INFINI_TXP1
U27-28 MAX3800UHJ-DOUT+ IO
C23-1 100nF/50V-X7R-1 PASSIVE
)
(
-RB_857
Q2-1 BC857-BASE INPUT
R35-2 3K3-2 PASSIVE
R43-2 3K3-2 PASSIVE
)
(
CIMPO
U28-9 MAX3800UHJ-CIM+ IO
R117-1 100K-1 PASSIVE
TP6-1 CIM0+ 1.32mm-1 PASSIVE
C40-1 100nF/50V-X7R-1 PASSIVE
)
(
RXNP4
C32-1 10nF/16V-X7R-1 PASSIVE
U17-A20 XC2VP7-6FG456C-RXNPAD9 INPUT
)
(
CS_SDR_AL
U17-F14 XC2VP7-6FG456C-IO_L07P_1/VREF_1 IO
U29-J8 K4S51323LC-MG/S1H-C\S\ INPUT
)
(
CH-L53P3-9
J6-31 QSE-028-01-F-D-DP-A-3_-2 PASSIVE
U17-R21 XC2VP7-6FG456C-IO_L53P_3 IO
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
SATA_RXP1
C19-1 10nF/50V-X7R-1 PASSIVE
U17-A9 XC2VP7-6FG456C-RXPPAD6 INPUT
)
(
WE_SDR_AL
U17-D15 XC2VP7-6FG456C-IO_L06P_1 IO
U29-K8 K4S51323LC-MG/S1H-W\E\ INPUT
)
(
CIMN0
U28-8 MAX3800UHJ-CIM- IO
C39-1 100nF/50V-X7R-1 PASSIVE
R116-1 100K-1 PASSIVE
TP5-1 CIM0- 1.32mm-1 PASSIVE
)
(
ERASE
R8-1 680E-1 PASSIVE
U3-55 AT91SAM7S64-AU-001-ERASE INPUT
TP2-1 TP_Yellow-1 PASSIVE
)
(
RAS_SDR_AL
U17-E15 XC2VP7-6FG456C-IO_L05_1/No_Pair IO
U29-J9 K4S51323LC-MG/S1H-R\A\S\ INPUT
)
(
CH-L02N3-19
J6-42 QSE-028-01-F-D-DP-A-14_-2 PASSIVE
U17-Y22 XC2VP7-6FG456C-IO_L02N_3 IO
)
(
RXPP6
C26-1 10nF/16V-X7R-1 PASSIVE
U17-A15 XC2VP7-6FG456C-RXPPAD7 INPUT
)
(
CAS_SDR_AL
U17-D14 XC2VP7-6FG456C-IO_L09P_1 IO
U29-K7 K4S51323LC-MG/S1H-C\A\S\ INPUT
)
(
CH-L51P3-10
J6-47 QSE-028-01-F-D-DP-A-19_-2 PASSIVE
U17-R19 XC2VP7-6FG456C-IO_L51P_3 IO
)
(
SATA_RXN0
U17-A6 XC2VP7-6FG456C-RXNPAD4 INPUT
C18-1 10nF/50V-X7R-1 PASSIVE
)
(
CPU_VDDCORE_0
L5-2 BLM15AG100SN1-2 PASSIVE
U3-12 AT91SAM7S64-AU-001-VDDCORE POWER
)
(
VRP_0
R85-1 49E9 /1%-1 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U17-D5 XC2VP7-6FG456C-IO_L01N_0/VRP_0 IO
)
(
SATA_TXP0
R107-2 0E-2 PASSIVE
U17-A4 XC2VP7-6FG456C-TXPPAD4 OUTPUT
)
(
V_M_3322
U2-6 MAX3322EEUP+-V- PASSIVE
C6-1 100nF/50V-X7R-1 PASSIVE
)
(
TXPP4
C34-1 10nF/16V-X7R-1 PASSIVE
U17-A18 XC2VP7-6FG456C-TXPPAD9 OUTPUT
)
(
CH-L47N3-13
J6-36 QSE-028-01-F-D-DP-A-8_-2 PASSIVE
U17-T18 XC2VP7-6FG456C-IO_L47N_3 IO
)
(
TXNP4_C
U28-21 MAX3800UHJ-DIN- INPUT
C36-2 10nF/16V-X7R-2 PASSIVE
)
(
-MR
R23-2 2K2-2 PASSIVE
C10-1 100nF/50V-X7R-1 PASSIVE
U7-3 MAX6306UK29D3+T-M\R\ OUTPUT
R26-1 10E-1 PASSIVE
)
(
CH-L47P3-13
J6-35 QSE-028-01-F-D-DP-A-7_-2 PASSIVE
U17-U18 XC2VP7-6FG456C-IO_L47P_3 IO
)
(
SATA_RXN1
C20-1 10nF/50V-X7R-1 PASSIVE
U17-A10 XC2VP7-6FG456C-RXNPAD6 INPUT
)
(
A0_FM24
R37-2 2K2-2 PASSIVE
U8-1 FM24CL04-G-A0 INPUT
)
(
CH-L45P3-14
U17-U21 XC2VP7-6FG456C-IO_L45P_3 IO
J6-51 QSE-028-01-F-D-DP-A-23_-2 PASSIVE
)
(
INFINI_RXN0_C
P4-3 HSSDC2-RX- PASSIVE
C38-2 100nF/50V-X7R-2 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
CH-L49P3-11
U17-T21 XC2VP7-6FG456C-IO_L49P_3 IO
J6-33 QSE-028-01-F-D-DP-A-5_-2 PASSIVE
)
(
INFINI_RXN0
C38-1 100nF/50V-X7R-1 PASSIVE
U28-5 MAX3800UHJ-EIN- INPUT
)
(
TMS_3V3
U3-51 AT91SAM7S64-AU-001-TMS INPUT
JP1-7 Male 2x10_180_2.54mm-7 PASSIVE
U5-1 PI7AT04CX-T0 PASSIVE
R15-2 10K-2 PASSIVE
)
(
CH-L52N2-21
U17-H21 XC2VP7-6FG456C-IO_L52N_2/VREF_2 IO
J6-20 QSE-028-01-F-D-DP-A-20_-1 PASSIVE
)
(
INFINI_RXP0_C
C37-2 100nF/50V-X7R-2 PASSIVE
P4-2 HSSDC2-RX+ PASSIVE
)
(
INFINI_TXN0
C33-1 100nF/50V-X7R-1 PASSIVE
U28-29 MAX3800UHJ-DOUT- IO
)
(
GND
C11-2 100nF/50V-X7R-2 PASSIVE
P1-11 SUBD9_90_MALE-Shield POWER
U3-3 AT91SAM7S64-AU-001-AD4 INPUT
JP1-4 Male 2x10_180_2.54mm-4 PASSIVE
SW1-3 SKHMPSE010-3 PASSIVE
JP1-6 Male 2x10_180_2.54mm-6 PASSIVE
JP1-8 Male 2x10_180_2.54mm-8 PASSIVE
JP1-12 Male 2x10_180_2.54mm-12 PASSIVE
JP1-14 Male 2x10_180_2.54mm-14 PASSIVE
U3-6 AT91SAM7S64-AU-001-AD7 INPUT
C6-2 100nF/50V-X7R-2 PASSIVE
U5-3 PI7AT04CX-GND POWER
U3-17 AT91SAM7S64-AU-001-GND POWER
D2-K LED-QTLP650C-E_orange-3216-K PASSIVE
U3-2 AT91SAM7S64-AU-001-GND POWER
U3-46 AT91SAM7S64-AU-001-GND POWER
C3-2 10nF/X7R-2 PASSIVE
U1-2 LP2985-18DBVTE4-GND POWER
R34-1 2k7-1 PASSIVE
J5-5 USB-B-S-S-W-SM-5 PASSIVE
J5-6 USB-B-S-S-W-SM-6 PASSIVE
SW1-5 SKHMPSE010-5 PASSIVE
JP1-16 Male 2x10_180_2.54mm-16 PASSIVE
JP1-18 Male 2x10_180_2.54mm-18 PASSIVE
JP1-20 Male 2x10_180_2.54mm-20 PASSIVE
W5-2 826629-2-2 PASSIVE
SW1-4 SKHMPSE010-4 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C10-2 100nF/50V-X7R-2 PASSIVE
C12-2 15pF/50V-COG-2 PASSIVE
U10-5 74CB3T3125DGVRE4-2A PASSIVE
U10-12 74CB3T3125DGVRE4-4A PASSIVE
U3-7 AT91SAM7S64-AU-001-VDDIN POWER
C2-2 2.2µF/X7R-2 PASSIVE
P1-5 SUBD9_90_MALE-5 PASSIVE
P2-5 Male 2x5_180_2.54mm-5 PASSIVE
P2-10 Male 2x5_180_2.54mm-10 PASSIVE
J5-4 USB-B-S-S-W-SM-4 PASSIVE
U3-5 AT91SAM7S64-AU-001-AD6 INPUT
U3-4 AT91SAM7S64-AU-001-AD5 INPUT
JP1-10 Male 2x10_180_2.54mm-10 PASSIVE
U11-2 SRV05-4.TCT-GND POWER
C13-2 15pF/50V-COG-2 PASSIVE
U8-4 FM24CL04-G-VSS POWER
P1-10 SUBD9_90_MALE-Shield POWER
C8-2 1nF/16V-X7R-2 PASSIVE
Q1-E BC847-E PASSIVE
U6-13 K9F1G08U0M-Y-GND POWER
U6-36 K9F1G08U0M-Y-GND POWER
U3-60 AT91SAM7S64-AU-001-GND POWER
U2-19 MAX3322EEUP+-GND POWER
C9-2 10nF/16V-X7R-2 PASSIVE
R8-2 680E-2 PASSIVE
U10-7 74CB3T3125DGVRE4-GND POWER
U4-3 PI7AT04CX-GND POWER
R7-2 680E-2 PASSIVE
C5-2 100nF/50V-X7R-2 PASSIVE
C1-2 1µF/X7R-2 PASSIVE
R21-2 680E-2 PASSIVE
U8-2 FM24CL04-G-A1 INPUT
U8-3 FM24CL04-G-A2 INPUT
W6-3 826629-3-3 PASSIVE
U3-1 AT91SAM7S64-AU-001-ADVREF INPUT
R33-2 1K-2 PASSIVE
U9-3 SN74AUP1G04DCKRE4-GND POWER
U7-2 MAX6306UK29D3+T-GND POWER
C69-2 --nF/X7R-2 PASSIVE
C71-2 --nF/X7R-2 PASSIVE
C70-2 --nF/X7R-2 PASSIVE
C68-2 4.7µF/10V-X7R-2 PASSIVE
C83-2 --nF/X7R-2 PASSIVE
C82-2 --nF/X7R-2 PASSIVE
C81-2 --nF/X7R-2 PASSIVE
C80-2 4.7µF/10V-X7R-2 PASSIVE
C99-2 --nF/X7R-2 PASSIVE
C98-2 --nF/X7R-2 PASSIVE
C97-2 --nF/X7R-2 PASSIVE
C96-2 4.7µF/10V-X7R-2 PASSIVE
C75-2 --nF/X7R-2 PASSIVE
C74-2 --nF/X7R-2 PASSIVE
C73-2 --nF/X7R-2 PASSIVE
C72-2 4.7µF/10V-X7R-2 PASSIVE
C87-2 --nF/X7R-2 PASSIVE
C86-2 --nF/X7R-2 PASSIVE
C85-2 --nF/X7R-2 PASSIVE
C84-2 4.7µF/10V-X7R-2 PASSIVE
C91-2 --nF/X7R-2 PASSIVE
C90-2 --nF/X7R-2 PASSIVE



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C89-2 --nF/X7R-2 PASSIVE
C88-2 4.7µF/10V-X7R-2 PASSIVE
C107-2 --nF/X7R-2 PASSIVE
C106-2 --nF/X7R-2 PASSIVE
C105-2 --nF/X7R-2 PASSIVE
C104-2 4.7µF/10V-X7R-2 PASSIVE
C115-2 --nF/X7R-2 PASSIVE
C114-2 --nF/X7R-2 PASSIVE
C113-2 --nF/X7R-2 PASSIVE
C112-2 4.7µF/10V-X7R-2 PASSIVE
C103-2 --nF/X7R-2 PASSIVE
C102-2 --nF/X7R-2 PASSIVE
C101-2 --nF/X7R-2 PASSIVE
C100-2 4.7µF/10V-X7R-2 PASSIVE
C111-2 --nF/X7R-2 PASSIVE
C110-2 --nF/X7R-2 PASSIVE
C109-2 --nF/X7R-2 PASSIVE
C108-2 4.7µF/10V-X7R-2 PASSIVE
C67-2 --nF/X7R-2 PASSIVE
C66-2 --nF/X7R-2 PASSIVE
C65-2 --nF/X7R-2 PASSIVE
C64-2 4.7µF/10V-X7R-2 PASSIVE
C79-2 --nF/X7R-2 PASSIVE
C78-2 --nF/X7R-2 PASSIVE
C77-2 --nF/X7R-2 PASSIVE
C76-2 4.7µF/10V-X7R-2 PASSIVE
C95-2 --nF/X7R-2 PASSIVE
C94-2 --nF/X7R-2 PASSIVE
C93-2 --nF/X7R-2 PASSIVE
C92-2 4.7µF/10V-X7R-2 PASSIVE
C133-2 47pF-2 PASSIVE
C134-2 47pF-2 PASSIVE
C135-2 47pF-2 PASSIVE
C132-2 47pF-2 PASSIVE
C116-2 47pF-2 PASSIVE
C117-2 47pF-2 PASSIVE
C118-2 47pF-2 PASSIVE
C119-2 47pF-2 PASSIVE
C121-2 47pF-2 PASSIVE
C120-2 47pF-2 PASSIVE
C123-2 47pF-2 PASSIVE
C122-2 47pF-2 PASSIVE
C127-2 47pF-2 PASSIVE
C124-2 47pF-2 PASSIVE
C125-2 47pF-2 PASSIVE
C126-2 47pF-2 PASSIVE
C128-2 47pF-2 PASSIVE
C129-2 47pF-2 PASSIVE
C130-2 47pF-2 PASSIVE
C131-2 47pF-2 PASSIVE
U17-D19 XC2VP7-6FG456C-GND_A POWER
U17-W4 XC2VP7-6FG456C-GND_A POWER
U17-W19 XC2VP7-6FG456C-GND_A POWER
U17-A1 XC2VP7-6FG456C-GND_A POWER
U17-Y6 XC2VP7-6FG456C-GNDA21 POWER
U17-Y17 XC2VP7-6FG456C-GNDA16 POWER
U17-C20 XC2VP7-6FG456C-GND_A POWER
U17-L10 XC2VP7-6FG456C-GND_A POWER
U17-C3 XC2VP7-6FG456C-GND_A POWER
U17-Y14 XC2VP7-6FG456C-GNDA18 POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U17-K14 XC2VP7-6FG456C-GND_A POWER
U17-L11 XC2VP7-6FG456C-GND_A POWER
U17-Y3 XC2VP7-6FG456C-GND_A POWER
U17-M11 XC2VP7-6FG456C-GND_A POWER
U17-K13 XC2VP7-6FG456C-GND_A POWER
U17-P11 XC2VP7-6FG456C-GND_A POWER
U17-P9 XC2VP7-6FG456C-GND_A POWER
U17-K9 XC2VP7-6FG456C-GND_A POWER
U17-P12 XC2VP7-6FG456C-GND_A POWER
U17-L12 XC2VP7-6FG456C-GND_A POWER
U17-C17 XC2VP7-6FG456C-GNDA9 POWER
U17-D4 XC2VP7-6FG456C-GND_A POWER
U17-M1 XC2VP7-6FG456C-GND_A POWER
U17-A11 XC2VP7-6FG456C-GND_A POWER
U17-V18 XC2VP7-6FG456C-GND_A POWER
U17-J13 XC2VP7-6FG456C-GND_A POWER
U17-K10 XC2VP7-6FG456C-GND_A POWER
U17-AB12 XC2VP7-6FG456C-GND_A POWER
U17-P13 XC2VP7-6FG456C-GND_A POWER
U17-Y20 XC2VP7-6FG456C-GND_A POWER
R128-1 1K/1%-1 PASSIVE
R130-1 1K/1%-1 PASSIVE
R132-1 1K/1%-1 PASSIVE
R134-1 1K/1%-1 PASSIVE
R124-1 1K/1%-1 PASSIVE
R126-1 1K/1%-1 PASSIVE
R120-1 1K/1%-1 PASSIVE
R122-1 1K/1%-1 PASSIVE
U17-N13 XC2VP7-6FG456C-GND_A POWER
U17-L13 XC2VP7-6FG456C-GND_A POWER
U17-C9 XC2VP7-6FG456C-GNDA6 POWER
U17-N11 XC2VP7-6FG456C-GND_A POWER
U17-J14 XC2VP7-6FG456C-GND_A POWER
U17-P10 XC2VP7-6FG456C-GND_A POWER
U17-E5 XC2VP7-6FG456C-GND_A POWER
U17-M13 XC2VP7-6FG456C-GND_A POWER
U17-J9 XC2VP7-6FG456C-GND_A POWER
U17-E18 XC2VP7-6FG456C-GND_A POWER
U17-K11 XC2VP7-6FG456C-GND_A POWER
U17-K12 XC2VP7-6FG456C-GND_A POWER
U17-J11 XC2VP7-6FG456C-GND_A POWER
U17-L22 XC2VP7-6FG456C-GND_A POWER
U17-C14 XC2VP7-6FG456C-GNDA7 POWER
U17-L14 XC2VP7-6FG456C-GND_A POWER
U17-P14 XC2VP7-6FG456C-GND_A POWER
U17-AB22 XC2VP7-6FG456C-GND_A POWER
U17-L9 XC2VP7-6FG456C-GND_A POWER
U17-V5 XC2VP7-6FG456C-GND_A POWER
U17-C6 XC2VP7-6FG456C-GNDA4 POWER
U17-N14 XC2VP7-6FG456C-GND_A POWER
U17-N12 XC2VP7-6FG456C-GND_A POWER
U17-J12 XC2VP7-6FG456C-GND_A POWER
U17-M12 XC2VP7-6FG456C-GND_A POWER
U17-J10 XC2VP7-6FG456C-GND_A POWER
U17-M9 XC2VP7-6FG456C-GND_A POWER
U17-Y9 XC2VP7-6FG456C-GNDA19 POWER
U17-N9 XC2VP7-6FG456C-GND_A POWER
U17-A22 XC2VP7-6FG456C-GND_A POWER
U17-AB1 XC2VP7-6FG456C-GND_A POWER
U17-M14 XC2VP7-6FG456C-GND_A POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U17-N10 XC2VP7-6FG456C-GND_A POWER
U17-M10 XC2VP7-6FG456C-GND_A POWER
R98-2 49E9 /1%-2 PASSIVE
R95-2 49E9 /1%-2 PASSIVE
R96-2 49E9 /1%-2 PASSIVE
U26-10 74CB3T3245DGVRE4-GND POWER
J7-59 QSE-028-01-F-D-DP-A-GND_-1 POWER
J7-58 QSE-028-01-F-D-DP-A-GND_-1 POWER
R94-2 49E9 /1%-2 PASSIVE
J8-30 QSE-014-01-F-D-DP-A-GND POWER
J8-29 QSE-014-01-F-D-DP-A-GND POWER
J8-32 QSE-014-01-F-D-DP-A-GND POWER
J7-61 QSE-028-01-F-D-DP-A-GND_-2 POWER
J7-62 QSE-028-01-F-D-DP-A-GND_-2 POWER
J8-21 QSE-014-01-F-D-DP-A-21 PASSIVE
D7-K LED-QTLP650C-E_orange-3216-K PASSIVE
D8-K LED-QTLP650C-R_rot-3216-K PASSIVE
U26-19 74CB3T3245DGVRE4-G INPUT
J8-22 QSE-014-01-F-D-DP-A-22 PASSIVE
J8-31 QSE-014-01-F-D-DP-A-GND POWER
J7-64 QSE-028-01-F-D-DP-A-GND_-2 POWER
J7-63 QSE-028-01-F-D-DP-A-GND_-2 POWER
J7-57 QSE-028-01-F-D-DP-A-GND_-1 POWER
J7-60 QSE-028-01-F-D-DP-A-GND_-1 POWER
J8-20 QSE-014-01-F-D-DP-A-20 PASSIVE
J8-27 QSE-014-01-F-D-DP-A-27 PASSIVE
J8-28 QSE-014-01-F-D-DP-A-28 PASSIVE
J8-19 QSE-014-01-F-D-DP-A-19 PASSIVE
D6-K LED-QTLP650C-Y_gelb-3216-K PASSIVE
P4-8 HSSDC2-SHIELD1 PASSIVE
P4-10 HSSDC2-SHIELD3 PASSIVE
P4-9 HSSDC2-SHIELD2 PASSIVE
P3-4 HSSDC2-GND POWER
P3-1 HSSDC2-GND POWER
P5-7 SATA-Host-GND POWER
J1-5 QSE-014-01-F-D-DP-A-5 PASSIVE
J1-9 QSE-014-01-F-D-DP-A-9 PASSIVE
J1-6 QSE-014-01-F-D-DP-A-6 PASSIVE
J1-10 QSE-014-01-F-D-DP-A-10 PASSIVE
R113-2 100K-2 PASSIVE
P4-13 HSSDC2-SHIELD6 PASSIVE
P4-11 HSSDC2-SHIELD4 PASSIVE
P4-12 HSSDC2-SHIELD5 PASSIVE
R118-2 6K8-2 PASSIVE
P5-8 SATA-Host-LOCK1 PASSIVE
P5-9 SATA-Host-LOCK2 PASSIVE
R114-2 6K8-2 PASSIVE
J1-29 QSE-014-01-F-D-DP-A-GND POWER
J1-30 QSE-014-01-F-D-DP-A-GND POWER
C30-2 100nF/50V-X7R-2 PASSIVE
P3-7 HSSDC2-GND POWER
P5-1 SATA-Host-GND POWER
P5-4 SATA-Host-GND POWER
P4-1 HSSDC2-GND POWER
P4-4 HSSDC2-GND POWER
P4-7 HSSDC2-GND POWER
R111-A 20K/2.54mm 3296W-1-203-A PASSIVE
U27-26 MAX3800UHJ-GND POWER
U27-2 MAX3800UHJ-GND POWER
U27-7 MAX3800UHJ-GND POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U27-10 MAX3800UHJ-GND POWER
U27-15 MAX3800UHJ-GND POWER
U27-23 MAX3800UHJ-GND POWER
U27-24 MAX3800UHJ-GND POWER
U27-31 MAX3800UHJ-GND POWER
U27-33 MAX3800UHJ-GND-EP POWER
R116-2 100K-2 PASSIVE
C39-2 100nF/50V-X7R-2 PASSIVE
P3-10 HSSDC2-SHIELD3 PASSIVE
P3-8 HSSDC2-SHIELD1 PASSIVE
P3-9 HSSDC2-SHIELD2 PASSIVE
P3-12 HSSDC2-SHIELD5 PASSIVE
P3-13 HSSDC2-SHIELD6 PASSIVE
P3-11 HSSDC2-SHIELD4 PASSIVE
R115-A 20K/2.54mm 3296W-1-203-A PASSIVE
C29-2 100nF/50V-X7R-2 PASSIVE
R112-2 100K-2 PASSIVE
U28-24 MAX3800UHJ-GND POWER
U28-26 MAX3800UHJ-GND POWER
U28-31 MAX3800UHJ-GND POWER
U28-33 MAX3800UHJ-GND-EP POWER
U28-23 MAX3800UHJ-GND POWER
U28-7 MAX3800UHJ-GND POWER
U28-10 MAX3800UHJ-GND POWER
U28-2 MAX3800UHJ-GND POWER
U28-15 MAX3800UHJ-GND POWER
P6-1 SATA-Device-GND POWER
P6-8 SATA-Device-LOCK1 PASSIVE
P6-4 SATA-Device-GND POWER
P6-9 SATA-Device-LOCK2 PASSIVE
P6-7 SATA-Device-GND POWER
J1-20 QSE-014-01-F-D-DP-A-20 PASSIVE
J1-19 QSE-014-01-F-D-DP-A-19 PASSIVE
J1-21 QSE-014-01-F-D-DP-A-21 PASSIVE
J1-22 QSE-014-01-F-D-DP-A-22 PASSIVE
J1-32 QSE-014-01-F-D-DP-A-GND POWER
J1-31 QSE-014-01-F-D-DP-A-GND POWER
R117-2 100K-2 PASSIVE
C40-2 100nF/50V-X7R-2 PASSIVE
R84-2 49E9 /1%-2 PASSIVE
J6-62 QSE-028-01-F-D-DP-A-GND_-2 POWER
R89-2 49E9 /1%-2 PASSIVE
R85-2 49E9 /1%-2 PASSIVE
R87-2 49E9 /1%-2 PASSIVE
J6-61 QSE-028-01-F-D-DP-A-GND_-2 POWER
U25-13 74CB3T3125DGVRE4-40\E\ INPUT
U25-7 74CB3T3125DGVRE4-GND POWER
U25-10 74CB3T3125DGVRE4-30\E\ INPUT
U25-4 74CB3T3125DGVRE4-20\E\ INPUT
U25-1 74CB3T3125DGVRE4-10\E\ INPUT
U25-11 74CB3T3125DGVRE4-4B PASSIVE
J6-59 QSE-028-01-F-D-DP-A-GND_-1 POWER
J6-64 QSE-028-01-F-D-DP-A-GND_-2 POWER
J6-63 QSE-028-01-F-D-DP-A-GND_-2 POWER
U25-12 74CB3T3125DGVRE4-4A PASSIVE
J6-58 QSE-028-01-F-D-DP-A-GND_-1 POWER
J6-57 QSE-028-01-F-D-DP-A-GND_-1 POWER
J6-60 QSE-028-01-F-D-DP-A-GND_-1 POWER
U29-P3 K4S51323LC-MG/S1H-VSSQ POWER
U29-P8 K4S51323LC-MG/S1H-VSSQ POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

U29-N1 K4S51323LC-MG/S1H-VSSQ POWER
U29-R3 K4S51323LC-MG/S1H-VSS POWER
U29-L3 K4S51323LC-MG/S1H-VSS POWER
U29-F1 K4S51323LC-MG/S1H-VSS POWER
U29-B3 K4S51323LC-MG/S1H-VSSQ POWER
U29-C1 K4S51323LC-MG/S1H-VSSQ POWER
U29-D1 K4S51323LC-MG/S1H-VSSQ POWER
U29-E9 K4S51323LC-MG/S1H-VSSQ POWER
U29-L9 K4S51323LC-MG/S1H-VSSQ POWER
U29-M1 K4S51323LC-MG/S1H-VSSQ POWER
U29-B8 K4S51323LC-MG/S1H-VSSQ POWER
U29-A3 K4S51323LC-MG/S1H-VSS POWER
U22-11 XCF01SVOG20C-GND POWER
U20-8 74CB3T3257DGVRE4-GND POWER
U17-Y5 XC2VP7-6FG456C-M2 INPUT
J2-5 Male 2x7_180_2.0mm-5 PASSIVE
U24-3 SN74AUP1G04DCKRE4-GND POWER
U19-5 MAX6646MUA-GND POWER
C15-2 100nF/X7R-2 PASSIVE
J2-1 Male 2x7_180_2.0mm-1 PASSIVE
U17-Y4 XC2VP7-6FG456C-M0 INPUT
U23-1 74AUP1G125DBVTE4-O\E\ INPUT
U17-W3 XC2VP7-6FG456C-M1 INPUT
J2-7 Male 2x7_180_2.0mm-7 PASSIVE
J2-11 Male 2x7_180_2.0mm-11 PASSIVE
U18-13 SN74AVCH8T245PWE4-GND POWER
U17-A2 XC2VP7-6FG456C-HSWAP_EN INPUT
U23-3 74AUP1G125DBVTE4-GND POWER
J2-13 Male 2x7_180_2.0mm-13 PASSIVE
J2-3 Male 2x7_180_2.0mm-3 PASSIVE
U18-12 SN74AVCH8T245PWE4-GND POWER
U21-3 PI7AT04CX-GND POWER
J2-9 Male 2x7_180_2.0mm-9 PASSIVE
U18-22 SN74AVCH8T245PWE4-O\E\ INPUT
U18-11 SN74AVCH8T245PWE4-GND POWER
CN2-2 BNC-SHIELD PASSIVE
CN1-2 BNC-SHIELD PASSIVE
CN3-2 BNC-SHIELD PASSIVE
TP11-1 GND 1.32mm-1 PASSIVE
Q4-E BC847B-E PASSIVE
C43-2 100µF/25V-Bipolar-S-RM3.5-2 PASSIVE
C42-2 100nF/50V-X7R-2 PASSIVE
C49-2 100nF/X7R-2 PASSIVE
C50-2 100µF/16V-Elko-Bf:D-2 PASSIVE
C57-2 100nF/X7R-2 PASSIVE
C55-2 100µF/16V-Elko-Bf:D-2 PASSIVE
C58-2 100µF/16V-Elko-Bf:D-2 PASSIVE
C59-2 220µF/10V-Elko-Bf:E-2 PASSIVE
C62-2 100nF/X7R-2 PASSIVE
C63-2 100µF/16V-Elko-Bf:D-2 PASSIVE
W11-1 826629-2-1 PASSIVE
C44-2 10µF/25V X5R-2 PASSIVE
C47-2 100µF/16V-Elko-Bf:D-2 PASSIVE
C60-2 220µF/10V-Elko-Bf:E-2 PASSIVE
C41-2 220µF/10V-Elko-Bf:E-2 PASSIVE
C48-2 100µF/16V-Elko-Bf:D-2 PASSIVE
R138-2 270-2 PASSIVE
R140-2 1K-2 PASSIVE
U34-3 LT1963AEQ-2.5-GND POWER
U30-3 MIC29301-3.3BU-GND POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
W14-1 826629-2-1 PASSIVE
C53-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C54-2 100uF/16V-Elko-Bf:D-2 PASSIVE
U33-3 MIC37151-2.5BR-GND POWER
U32-1 PTH03000W-GND POWER
J4-3 RAPC712-3 PASSIVE
J3-1 175781-1-1 PASSIVE
W13-1 826629-2-1 PASSIVE
J4-1 RAPC712-1 PASSIVE
J3-3 175781-1-3 PASSIVE
U31-3 MIC37301-1.5BR-GND POWER
R137-2 9K86-2 PASSIVE
C45-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C46-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C52-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C51-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C56-2 100uF/16V-Elko-Bf:D-2 PASSIVE
C61-2 100uF/16V-Elko-Bf:D-2 PASSIVE
SW2-4 SKHMPSE010-4 PASSIVE
SW2-3 SKHMPSE010-3 PASSIVE
C14-2 100nF/50V-X7R-2 PASSIVE
U14-3 EG-2121CA-400.0000M-LGPA-GND POWER
W9-2 826629-2-2 PASSIVE
W7-2 826629-2-2 PASSIVE
SW2-5 SKHMPSE010-5 PASSIVE
Q3-E BC847B-E PASSIVE
U12-3 EG-2121CA-125.0000M-LGPA-GND POWER
O1-2 O-66.0-VX3J-GND POWER
U13-3 EG-2121CA-125.0000M-LGPA-GND POWER
W8-2 826629-2-2 PASSIVE
U16-3 SN74AUP1G04DCKRE4-GND POWER
W10-2 826629-2-2 PASSIVE
U15-2 MAX6306UK29D3+T-GND POWER
)
(
TXPP4_C
C34-2 10nF/16V-X7R-2 PASSIVE
U28-20 MAX3800UHJ-DIN+ INPUT
)
(
CH-L59N3-5
U17-N18 XC2VP7-6FG456C-IO_L59N_3 IO
J6-28 QSE-028-01-F-D-DP-A-28_-1 PASSIVE
)
(
INFINI_RXPO
C37-1 100nF/50V-X7R-1 PASSIVE
U28-4 MAX3800UHJ-EIN+ INPUT
)
(
CH-L49N3-11
U17-T22 XC2VP7-6FG456C-IO_L49N_3 IO
J6-34 QSE-028-01-F-D-DP-A-6_-2 PASSIVE
)
(
RMOD0
U28-25 MAX3800UHJ-RMOD PASSIVE
R118-1 6K8-1 PASSIVE
R115-WIPER 20K/2.54mm 3296W-1-203-WIPER PASSIVE
R115-B 20K/2.54mm 3296W-1-203-B PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
PA_R_1
D4-K LED-QTLP650C-Y_gelb-3216-K PASSIVE
R20-1 82E-1 PASSIVE
)
(
RXNP16
J1-18 QSE-014-01-F-D-DP-A-18 PASSIVE
U17-AB20 XC2VP7-6FG456C-RXNPAD16 INPUT
)
(
CTS
P1-7 SUBD9_90_MALE-7 PASSIVE
P1-8 SUBD9_90_MALE-8 PASSIVE
)
(
TXNP16
J1-15 QSE-014-01-F-D-DP-A-15 PASSIVE
U17-AB17 XC2VP7-6FG456C-TXNPAD16 OUTPUT
)
(
PLLRC_R
R9-2 1K5-2 PASSIVE
C9-1 10nF/16V-X7R-1 PASSIVE
)
(
CH-L90P2-23
U17-L21 XC2VP7-6FG456C-IO_L90P_2 IO
J6-21 QSE-028-01-F-D-DP-A-21_-1 PASSIVE
)
(
TXPP21
J1-28 QSE-014-01-F-D-DP-A-28 PASSIVE
U17-AB4 XC2VP7-6FG456C-TXPPAD21 OUTPUT
)
(
IRQ1_FPGA_2V5_AL
U26-17 74CB3T3245DGVRE4-B2 PASSIVE
U17-D1 XC2VP7-6FG456C-IO_L02P_7 IO
)
(
TXNP21
U17-AB3 XC2VP7-6FG456C-TXNPAD21 OUTPUT
J1-27 QSE-014-01-F-D-DP-A-27 PASSIVE
)
(
CPU_VDDPLL
L8-2 BLM15AG100SN1-2 PASSIVE
U3-64 AT91SAM7S64-AU-001-VDDPLL POWER
)
(
CH-L56P2-20
U17-J22 XC2VP7-6FG456C-IO_L56P_2 IO
J6-5 QSE-028-01-F-D-DP-A-5_-1 PASSIVE
)
(
INFINI_TXP0
U28-28 MAX3800UHJ-DOUT+ IO
C35-1 100nF/50V-X7R-1 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
C1_M_3322
C4-2 100nF/50V-X7R-2 PASSIVE
U2-3 MAX3322EEUP+-C1- PASSIVE
)
(
TST
R6-1 56E-1 PASSIVE
W2-1 826629-2-1 PASSIVE
R7-1 680E-1 PASSIVE
U3-40 AT91SAM7S64-AU-001-TST INPUT
)
(
CH-L85N2-22
U17-K21 XC2VP7-6FG456C-IO_L85N_2 IO
J6-8 QSE-028-01-F-D-DP-A-8_-1 PASSIVE
)
(
TXNP18
U17-AB13 XC2VP7-6FG456C-TXNPAD18 OUTPUT
J1-4 QSE-014-01-F-D-DP-A-4 PASSIVE
)
(
VBUS_Q
R27-1 2k7-1 PASSIVE
Q1-B BC847-B INPUT
R33-1 1K-1 PASSIVE
)
(
CH-L85P2-22
U17-K22 XC2VP7-6FG456C-IO_L85P_2 IO
J6-7 QSE-028-01-F-D-DP-A-7_-1 PASSIVE
)
(
TXPP18
J1-3 QSE-014-01-F-D-DP-A-3 PASSIVE
U17-AB14 XC2VP7-6FG456C-TXPPAD18 OUTPUT
)
(
CH-L54P3-8
U17-R18 XC2VP7-6FG456C-IO_L54P_3 IO
J6-45 QSE-028-01-F-D-DP-A-17_-2 PASSIVE
)
(
TXPP16
J1-16 QSE-014-01-F-D-DP-A-16 PASSIVE
U17-AB18 XC2VP7-6FG456C-TXPPAD16 OUTPUT
)
(
-MRES
U10-13 74CB3T3125DGVRE4-40\E\ INPUT
U6-19 K9F1G08U0M-Y-W\P\ INPUT
U3-39 AT91SAM7S64-AU-001-R\S\T\ IO
U9-2 SN74AUP1G04DCKRE4-A INPUT
R22-2 1K5-2 PASSIVE
U7-1 MAX6306UK29D3+T-R\E\S\E\T\ IO
)
(
TMS_2V5_FPGA
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U20-4 74CB3T3257DGVRE4-1A PASSIVE
R74-2 10K-2 PASSIVE
U17-A21 XC2VP7-6FG456C-TMS INPUT
U22-5 XCF01SVOG20C-TMS INPUT
)
(
RXNP18
J1-2 QSE-014-01-F-D-DP-A-2 PASSIVE
U17-AB16 XC2VP7-6FG456C-RXNPAD18 INPUT
)
(
USB_CON_DP
R42-2 27E-2 PASSIVE
U11-6 SRV05-4.TCT-IO4 PASSIVE
J5-3 USB-B-S-S-W-SM-3 PASSIVE
)
(
RXPP21
U17-AB5 XC2VP7-6FG456C-RXPPAD21 INPUT
J1-14 QSE-014-01-F-D-DP-A-14 PASSIVE
)
(
JTAG_SEL
U3-50 AT91SAM7S64-AU-001-JTAGSEL INPUT
W1-1 826629-2-1 PASSIVE
R21-1 680E-1 PASSIVE
)
(
CH-L87N3-2
U17-M17 XC2VP7-6FG456C-IO_L87N_3/VREF_3 IO
J6-12 QSE-028-01-F-D-DP-A-12_-1 PASSIVE
)
(
RXNP21
U17-AB6 XC2VP7-6FG456C-RXNPAD21 INPUT
J1-13 QSE-014-01-F-D-DP-A-13 PASSIVE
)
(
PLLRC
C8-1 1nF/16V-X7R-1 PASSIVE
U3-63 AT91SAM7S64-AU-001-PLLRC OUTPUT
R9-1 1K5-1 PASSIVE
)
(
VRP_2
U17-C21 XC2VP7-6FG456C-IO_L01N_2/VRP_2 IO
R87-1 49E9 /1%-1 PASSIVE
)
(
TXNP19
U17-AB7 XC2VP7-6FG456C-TXNPAD19 OUTPUT
J1-12 QSE-014-01-F-D-DP-A-12 PASSIVE
)
(
CH-L86N7-42
U17-K6 XC2VP7-6FG456C-IO_L86N_7 IO
J7-38 QSE-028-01-F-D-DP-A-10_-2 PASSIVE
)
(
TXD1_232C
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U2-7 MAX3322EEUP+-TOUT2 OUTPUT
P2-3 Male 2x5_180_2.54mm-3 PASSIVE
)
(
CH-L03P3-18
U17-W21 XC2VP7-6FG456C-IO_L03P_3 IO
J6-55 QSE-028-01-F-D-DP-A-27_-2 PASSIVE
)
(
TXPP19
J1-11 QSE-014-01-F-D-DP-A-11 PASSIVE
U17-AB8 XC2VP7-6FG456C-TXPPAD19 OUTPUT
)
(
CH-L52P7-49
U17-H1 XC2VP7-6FG456C-IO_L52P_7 IO
J8-3 QSE-014-01-F-D-DP-A-3 PASSIVE
)
(
-TRST
JP1-3 Male 2x10_180_2.54mm-3 PASSIVE
R14-2 10K-2 PASSIVE
)
(
CH-L50N7-50
J8-16 QSE-014-01-F-D-DP-A-16 PASSIVE
U17-H4 XC2VP7-6FG456C-IO_L50N_7 IO
)
(
CPU_VDDFLASH
U3-59 AT91SAM7S64-AU-001-VDDFLASH POWER
L4-2 BLM15AG100SN1-2 PASSIVE
)
(
CH-L89P3-1
J6-23 QSE-028-01-F-D-DP-A-23_-1 PASSIVE
U17-M18 XC2VP7-6FG456C-IO_L89P_3 IO
)
(
SATA_RXP0_C
P5-6 SATA-Host-HRX+ PASSIVE
C17-2 10nF/50V-X7R-2 PASSIVE
)
(
TXD0_232C
U2-9 MAX3322EEUP+-TOUT1 OUTPUT
P1-3 SUBD9_90_MALE-3 PASSIVE
)
(
VCC_6646
R65-1 200E-1 PASSIVE
C15-1 100nF/X7R-1 PASSIVE
U19-1 MAX6646MUA-VCC POWER
)
(
CLK-L74P1-0
U17-F12 XC2VP7-6FG456C-IO_L74P_1/GCLK0S IO
J6-3 QSE-028-01-F-D-DP-A-3_-1 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
SATA_TXP1_C
R109-1 0E-1 PASSIVE
P6-6 SATA-Device-HRX+ PASSIVE
)
(
CH-L54P7-48
U17-J6 XC2VP7-6FG456C-IO_L54P_7 IO
J8-1 QSE-014-01-F-D-DP-A-1 PASSIVE
)
(
R_USB_DP
R39-1 1K5-1 PASSIVE
Q2-3 BC857-COLLECTOR PASSIVE
)
(
CH-L89N3-1
J6-24 QSE-028-01-F-D-DP-A-24_-1 PASSIVE
U17-M19 XC2VP7-6FG456C-IO_L89N_3 IO
)
(
RXPP19
U17-AB9 XC2VP7-6FG456C-RXPPAD19 INPUT
J1-8 QSE-014-01-F-D-DP-A-8 PASSIVE
)
(
CPU_VDDIO_2
L3-2 BLM15AG100SN1-2 PASSIVE
U3-58 AT91SAM7S64-AU-001-VDDIO POWER
)
(
SATA_TXP1
R109-2 0E-2 PASSIVE
U17-A8 XC2VP7-6FG456C-TXPPAD6 OUTPUT
)
(
CH-L50P7-50
U17-H3 XC2VP7-6FG456C-IO_L50P_7 IO
J8-15 QSE-014-01-F-D-DP-A-15 PASSIVE
)
(
CH-L06P3-16
U17-V21 XC2VP7-6FG456C-IO_L06P_3 IO
J6-53 QSE-028-01-F-D-DP-A-25_-2 PASSIVE
)
(
RXNP19
U17-AB10 XC2VP7-6FG456C-RXNPAD19 INPUT
J1-7 QSE-014-01-F-D-DP-A-7 PASSIVE
)
(
VRN_5
R93-2 49E9 /1%-2 PASSIVE
U17-W8 XC2VP7-6FG456C-IO_L06P_5/VRN_5 IO
)
(
VBUS_R
R27-2 2k7-2 PASSIVE
C11-1 100nF/50V-X7R-1 PASSIVE
R34-2 2k7-2 PASSIVE
R40-2 10E-2 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
CH-L85P3-3
J6-25 QSE-028-01-F-D-DP-A-25_-1 PASSIVE
U17-N21 XC2VP7-6FG456C-IO_L85P_3 IO
)
(
SATA_TXN1_C
R110-1 0E-1 PASSIVE
P6-5 SATA-Device-HRX- PASSIVE
)
(
TCK_2V5_FPGA
U20-7 74CB3T3257DGVRE4-2A PASSIVE
R75-2 10K-2 PASSIVE
U17-B22 XC2VP7-6FG456C-TCK INPUT
U22-6 XCF01SVOG20C-TCK INPUT
)
(
CLK-L74P0-1
U17-E11 XC2VP7-6FG456C-IO_L74P_0/GCLK6S IO
J6-17 QSE-028-01-F-D-DP-A-17_-1 PASSIVE
)
(
CLK-L75N4-3
U17-W12 XC2VP7-6FG456C-IO_L75N_4/GCLK1S IO
J7-36 QSE-028-01-F-D-DP-A-8_-2 PASSIVE
)
(
CPU_VDDIO_0
U3-18 AT91SAM7S64-AU-001-VDDIO POWER
L1-2 BLM15AG100SN1-2 PASSIVE
)
(
CPU_2V5_D2
U17-W16 XC2VP7-6FG456C-IO_L03N_4/D2 IO
U18-19 SN74AVCH8T245PWE4-B3 PASSIVE
)
(
CH-L52N7-49
U17-H2 XC2VP7-6FG456C-IO_L52N_7/VREF_7 IO
J8-4 QSE-014-01-F-D-DP-A-4 PASSIVE
)
(
USB_CON_DM
R41-2 27E-2 PASSIVE
U11-1 SRV05-4.TCT-IO1 PASSIVE
J5-2 USB-B-S-S-W-SM-2 PASSIVE
)
(
VRP_1
R84-1 49E9 /1%-1 PASSIVE
U17-D17 XC2VP7-6FG456C-IO_L01N_1/VRP_1 IO
)
(
CLK-L74P4-2
U17-V12 XC2VP7-6FG456C-IO_L74P_4/GCLK2P IO
J7-7 QSE-028-01-F-D-DP-A-7_-1 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
DXN
U17-C5 XC2VP7-6FG456C-DXN PASSIVE
U19-3 MAX6646MUA-DXN INPUT
C16-2 2200pF-2 PASSIVE
)
(
CLK-L74N0-1
U17-F11 XC2VP7-6FG456C-IO_L74N_0/GCLK7P IO
J6-18 QSE-028-01-F-D-DP-A-18_-1 PASSIVE
)
(
CH-L06P6-26
U17-V2 XC2VP7-6FG456C-IO_L06P_6 IO
J7-5 QSE-028-01-F-D-DP-A-5_-1 PASSIVE
)
(
XOUT
R1-1 10M-1 PASSIVE
Y1-1 Q-18.4320-JXG75P2-12-30/50-LF-1 PASSIVE
U3-61 AT91SAM7S64-AU-001-XOUT OUTPUT
)
(
VP7_PWDWN
R55-1 1K-1 PASSIVE
U17-Y19 XC2VP7-6FG456C-PWRDWN_B INPUT
)
(
VRP_3
U17-AA1 XC2VP7-6FG456C-IO_L01N_6/VRP_6 IO
R94-1 49E9 /1%-1 PASSIVE
)
(
TDO_3V3
U3-49 AT91SAM7S64-AU-001-TDO OUTPUT
R18-2 10K-2 PASSIVE
U5-4 PI7AT04CX-T2 PASSIVE
JP1-13 Male 2x10_180_2.54mm-13 PASSIVE
)
(
CPU_2V5_D4
U17-Y7 XC2VP7-6FG456C-IO_L03N_5/D4 IO
U18-17 SN74AVCH8T245PWE4-B5 PASSIVE
)
(
CH-L43P3-15
U17-U19 XC2VP7-6FG456C-IO_L43P_3 IO
J6-37 QSE-028-01-F-D-DP-A-9_-2 PASSIVE
)
(
VBUS
U11-5 SRV05-4.TCT-VCC POWER
J5-1 USB-B-S-S-W-SM-1 PASSIVE
R40-1 10E-1 PASSIVE
)
(
CPU_2V5_D5
U17-W7 XC2VP7-6FG456C-IO_L03P_5/D5 IO
U18-16 SN74AVCH8T245PWE4-B6 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
CH-L57N3-6
J6-44 QSE-028-01-F-D-DP-A-16_-2 PASSIVE
U17-P22 XC2VP7-6FG456C-IO_L57N_3/VREF_3 IO
)
(
VRN_3
U17-AB2 XC2VP7-6FG456C-IO_L01P_6/VRN_6 IO
R90-2 49E9 /1%-2 PASSIVE
)
(
CH-L05P3-17
U17-V19 XC2VP7-6FG456C-IO_L05P_3 IO
J6-39 QSE-028-01-F-D-DP-A-11_-2 PASSIVE
)
(
USB_DP
R42-1 27E-1 PASSIVE
C13-1 15pF/50V-COG-1 PASSIVE
R39-2 1K5-2 PASSIVE
U3-57 AT91SAM7S64-AU-001-DDP HIZ
)
(
CH-L56N2-20
U17-J21 XC2VP7-6FG456C-IO_L56N_2 IO
J6-6 QSE-028-01-F-D-DP-A-6_-1 PASSIVE
)
(
CH-L54N7-48
U17-H5 XC2VP7-6FG456C-IO_L54N_7 IO
J8-2 QSE-014-01-F-D-DP-A-2 PASSIVE
)
(
TDO_2V5_FPGA
U22-4 XCF01SVOG20C-TDI INPUT
R64-1 22E-1 PASSIVE
R77-2 10K-2 PASSIVE
)
(
CH-L55N3-7
J6-30 QSE-028-01-F-D-DP-A-2_-2 PASSIVE
U17-P20 XC2VP7-6FG456C-IO_L55N_3 IO
)
(
CH-L88N7-41
J7-50 QSE-028-01-F-D-DP-A-22_-2 PASSIVE
U17-L5 XC2VP7-6FG456C-IO_L88N_7/VREF_7 IO
)
(
RST_IN
W3-1 826629-2-1 PASSIVE
R24-2 4K7-2 PASSIVE
U7-4 MAX6306UK29D3+T-RST IN INPUT
)
(
TDI_FPGA_CON
J2-10 Male 2x7_180_2.0mm-10 PASSIVE
U20-13 74CB3T3257DGVRE4-4B2 PASSIVE
U21-1 PI7AT04CX-T0 PASSIVE
R70-2 10K-2 PASSIVE
)
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
(
CH-L88P7-41
J7-49 QSE-028-01-F-D-DP-A-21_-2 PASSIVE
U17-L4 XC2VP7-6FG456C-IO_L88P_7 IO
)
(
CPU_VDDIN
C1-1 1µF/X7R-1 PASSIVE
U1-1 LP2985-18DBVTE4-VIN POWER
L9-1 BLM18AG221SN1-1 PASSIVE
D1-1 BAT54C/SOT-A PASSIVE
)
(
1V8
L7-1 BLM15AG100SN1-1 PASSIVE
L6-1 BLM15AG100SN1-1 PASSIVE
L8-1 BLM15AG100SN1-1 PASSIVE
L5-1 BLM15AG100SN1-1 PASSIVE
TP1-1 1V8 1.32mm-1 PASSIVE
C2-1 2.2µF/X7R-1 PASSIVE
D1-2 BAT54C/SOT-C1 PASSIVE
U1-5 LP2985-18DBVTE4-VOUT POWER
D1-3 BAT54C/SOT-C2 PASSIVE
C106-1 --nF/X7R-1 PASSIVE
C112-1 4.7µF/10V-X7R-1 PASSIVE
C115-1 --nF/X7R-1 PASSIVE
C107-1 --nF/X7R-1 PASSIVE
C104-1 4.7µF/10V-X7R-1 PASSIVE
C105-1 --nF/X7R-1 PASSIVE
C113-1 --nF/X7R-1 PASSIVE
C114-1 --nF/X7R-1 PASSIVE
C131-1 47pF-1 PASSIVE
C130-1 47pF-1 PASSIVE
C128-1 47pF-1 PASSIVE
C129-1 47pF-1 PASSIVE
R53-1 47E-1 PASSIVE
)
(
CH-L59P3-5
U17-P18 XC2VP7-6FG456C-IO_L59P_3 IO
J6-27 QSE-028-01-F-D-DP-A-27_-1 PASSIVE
)
(
CLK-L74N4-2
U17-U12 XC2VP7-6FG456C-IO_L74N_4/GCLK3S IO
J7-8 QSE-028-01-F-D-DP-A-8_-1 PASSIVE
)
(
-EN_PA16_USB_DP
U10-3 74CB3T3125DGVRE4-1B PASSIVE
W6-1 826629-3-1 PASSIVE
)
(
CPU_2V5_D3
U17-Y16 XC2VP7-6FG456C-IO_L03P_4/D3 IO
U18-18 SN74AVCH8T245PWE4-B4 PASSIVE
)
(
CH-L52P2-21
U17-H22 XC2VP7-6FG456C-IO_L52P_2 IO
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
J6-19 QSE-028-01-F-D-DP-A-19_-1 PASSIVE
)
(
CH-L90N7-40
J7-48 QSE-028-01-F-D-DP-A-20_-2 PASSIVE
U17-L3 XC2VP7-6FG456C-IO_L90N_7 IO
)
(
CPU_VDDCORE_1
U3-24 AT91SAM7S64-AU-001-VDDCORE POWER
L6-2 BLM15AG100SN1-2 PASSIVE
)
(
CPU_2V5_D7
U18-14 SN74AVCH8T245PWE4-B8 PASSIVE
U17-V6 XC2VP7-6FG456C-IO_L02P_5/D7 IO
)
(
CH-L58P7-45
J7-53 QSE-028-01-F-D-DP-A-25_-2 PASSIVE
U17-K5 XC2VP7-6FG456C-IO_L58P_7 IO
)
(
CPU_2V5_D1
U17-V16 XC2VP7-6FG456C-IO_L02P_4/D1 IO
U18-20 SN74AVCH8T245PWE4-B2 PASSIVE
)
(
CH-L46P7-53
U17-G5 XC2VP7-6FG456C-IO_L46P_7 IO
J8-17 QSE-014-01-F-D-DP-A-17 PASSIVE
)
(
TDO_FPGA_CON
U21-2 PI7AT04CX-T1 PASSIVE
J2-8 Male 2x7_180_2.0mm-8 PASSIVE
U23-4 74AUP1G125DBVTE4-Y IO
)
(
CH-L51N3-10
U17-R20 XC2VP7-6FG456C-IO_L51N_3/VREF_3 IO
J6-48 QSE-028-01-F-D-DP-A-20_-2 PASSIVE
)
(
CH-L90P7-40
J7-47 QSE-028-01-F-D-DP-A-19_-2 PASSIVE
U17-L2 XC2VP7-6FG456C-IO_L90P_7 IO
)
(
C1_P_3322
C4-1 100nF/50V-X7R-1 PASSIVE
U2-1 MAX3322EEUP+-C1+ PASSIVE
)
(
DIN_2V5_FPGA
U22-1 XCF01SVOG20C-D0 IO
R79-1 4K7-1 PASSIVE
U17-V17 XC2VP7-6FG456C-IO_L02N_4/D0/DIN IO
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
CH-L51P6-29
U17-R4 XC2VP7-6FG456C-IO_L51P_6 IO
J7-9 QSE-028-01-F-D-DP-A-9_-1 PASSIVE
)
(
R_VP7_DONE
D5-K LED-QTLP650C-E_orange-3216-K PASSIVE
R81-1 82E-1 PASSIVE
)
(
V_P_3322
U2-2 MAX3322EEUP+-V+ PASSIVE
C5-1 100nF/50V-X7R-1 PASSIVE
)
(
TCK_FPGA_CON
R78-2 10K-2 PASSIVE
J2-6 Male 2x7_180_2.0mm-6 PASSIVE
U21-4 PI7AT04CX-T2 PASSIVE
U20-6 74CB3T3257DGVRE4-2B2 PASSIVE
)
(
CH-L53N3-9
U17-R22 XC2VP7-6FG456C-IO_L53N_3 IO
J6-32 QSE-028-01-F-D-DP-A-4_-2 PASSIVE
)
(
CH-L60P6-35
J7-29 QSE-028-01-F-D-DP-A-1_-2 PASSIVE
U17-N4 XC2VP7-6FG456C-IO_L60P_6 IO
)
(
PA_R_0
D3-K LED-QTLP650C-E_orange-3216-K PASSIVE
R19-1 82E-1 PASSIVE
)
(
CH-L85N6-36
U17-N1 XC2VP7-6FG456C-IO_L85N_6 IO
J7-44 QSE-028-01-F-D-DP-A-16_-2 PASSIVE
)
(
DCD
P1-4 SUBD9_90_MALE-4 PASSIVE
P1-6 SUBD9_90_MALE-6 PASSIVE
P1-1 SUBD9_90_MALE-1 PASSIVE
)
(
TMS_FPGA_CON
U21-5 PI7AT04CX-T3 PASSIVE
J2-4 Male 2x7_180_2.0mm-4 PASSIVE
R68-2 10K-2 PASSIVE
U20-3 74CB3T3257DGVRE4-1B2 PASSIVE
)
(
CH-L60P3-4
U17-N19 XC2VP7-6FG456C-IO_L60P_3 IO
J6-13 QSE-028-01-F-D-DP-A-13_-1 PASSIVE
)
(
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
CH-L55N7-47
J7-56 QSE-028-01-F-D-DP-A-28_-2 PASSIVE
U17-J4 XC2VP7-6FG456C-IO_L55N_7 IO
)
(
XIN
R2-2 22E-2 PASSIVE
U3-62 AT91SAM7S64-AU-001-XIN/PGMCK INPUT
)
(
TDO_3V3_XCF
R69-2 1K5-2 PASSIVE
U23-2 74AUP1G125DBVTE4-A INPUT
U20-10 74CB3T3257DGVRE4-3B2 PASSIVE
)
(
CH-L02P3-19
U17-Y21 XC2VP7-6FG456C-IO_L02P_3 IO
J6-41 QSE-028-01-F-D-DP-A-13_-2 PASSIVE
)
(
CH-L85P6-36
U17-N2 XC2VP7-6FG456C-IO_L85P_6 IO
J7-43 QSE-028-01-F-D-DP-A-15_-2 PASSIVE
)
(
CPU_VDDIO_1
L2-2 BLM15AG100SN1-2 PASSIVE
U3-45 AT91SAM7S64-AU-001-VDDIO POWER
)
(
CPU_2V5_D6
U17-V7 XC2VP7-6FG456C-IO_L02N_5/D6 IO
U18-15 SN74AVCH8T245PWE4-B7 PASSIVE
)
(
CH-L90N2-23
U17-L20 XC2VP7-6FG456C-IO_L90N_2 IO
J6-22 QSE-028-01-F-D-DP-A-22_-1 PASSIVE
)
(
CH-L60N7-44
J7-40 QSE-028-01-F-D-DP-A-12_-2 PASSIVE
U17-K4 XC2VP7-6FG456C-IO_L60N_7 IO
)
(
N1686203
U1-4 LP2985-18DBVTE4-Bypass PASSIVE
C3-1 10nF/X7R-1 PASSIVE
)
(
DONE_2V5_FPGA
R72-2 330E-2 PASSIVE
U22-10 XCF01SVOG20C-C\E\ INPUT
U17-Y18 XC2VP7-6FG456C-DONE IO
U24-2 SN74AUP1G04DCKRE4-A INPUT
)
(
SHDN_N
R3-2 1K-2 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U2-15 MAX3322EEUP+-TXENABLE INPUT
U2-16 MAX3322EEUP+-RXENABLE INPUT
U2-18 MAX3322EEUP+-S\H\D\N\ INPUT
)
(
VRN_4
R91-2 49E9 /1%-2 PASSIVE
U17-Y15 XC2VP7-6FG456C-IO_L06P_4/VRN_4 IO
)
(
3V3
U5-6 PI7AT04CX-VDD POWER
R3-1 1K-1 PASSIVE
R4-1 10K-1 PASSIVE
L3-1 BLM15AG100SN1-1 PASSIVE
L4-1 BLM15AG100SN1-1 PASSIVE
L2-1 BLM15AG100SN1-1 PASSIVE
L9-2 BLM18AG221SN1-2 PASSIVE
U2-20 MAX3322EEUP+-VCC POWER
U2-17 MAX3322EEUP+-VL POWER
L1-1 BLM15AG100SN1-1 PASSIVE
W2-2 826629-2-2 PASSIVE
W1-2 826629-2-2 PASSIVE
R5-1 10K-1 PASSIVE
U8-8 FM24CL04-G-VCC POWER
R38-1 1K5-1 PASSIVE
R37-1 2K2-1 PASSIVE
U7-5 MAX6306UK29D3+T-VCC POWER
R23-1 2K2-1 PASSIVE
U9-5 SN74AUP1G04DCKRE4-VCC POWER
R22-1 1K5-1 PASSIVE
R32-1 10K-1 PASSIVE
U10-14 74CB3T3125DGVRE4-VCC POWER
R31-1 10K-1 PASSIVE
R30-1 10K-1 PASSIVE
R36-1 1K2-1 PASSIVE
R29-1 10K-1 PASSIVE
R24-1 4K7-1 PASSIVE
R12-1 10K-1 PASSIVE
R13-1 10K-1 PASSIVE
R10-1 10K-1 PASSIVE
R11-1 10K-1 PASSIVE
U4-6 PI7AT04CX-VDD POWER
D3-A LED-QTLP650C-E_orange-3216-A PASSIVE
JP1-1 Male 2x10_180_2.54mm-1 PASSIVE
R14-1 10K-1 PASSIVE
JP1-2 Male 2x10_180_2.54mm-2 PASSIVE
D4-A LED-QTLP650C-Y_gelb-3216-A PASSIVE
R18-1 10K-1 PASSIVE
R16-1 10K-1 PASSIVE
R17-1 10K-1 PASSIVE
R15-1 10K-1 PASSIVE
R44-1 4K7-1 PASSIVE
Q2-2 BC857-EMITTER PASSIVE
R35-1 3K3-1 PASSIVE
U6-12 K9F1G08U0M-Y-VCC POWER
U6-37 K9F1G08U0M-Y-VCC POWER
U6-38 K9F1G08U0M-Y-PRE POWER
R25-1 4K7-1 PASSIVE
C71-1 --nF/X7R-1 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C70-1 --nF/X7R-1 PASSIVE
C68-1 4.7µF/10V-X7R-1 PASSIVE
C69-1 --nF/X7R-1 PASSIVE
C82-1 --nF/X7R-1 PASSIVE
C83-1 --nF/X7R-1 PASSIVE
C80-1 4.7µF/10V-X7R-1 PASSIVE
C81-1 --nF/X7R-1 PASSIVE
C96-1 4.7µF/10V-X7R-1 PASSIVE
C99-1 --nF/X7R-1 PASSIVE
C97-1 --nF/X7R-1 PASSIVE
C98-1 --nF/X7R-1 PASSIVE
C119-1 47pF-1 PASSIVE
C118-1 47pF-1 PASSIVE
C116-1 47pF-1 PASSIVE
C117-1 47pF-1 PASSIVE
R106-1 2K2-1 PASSIVE
R103-1 10K-1 PASSIVE
R102-1 10K-1 PASSIVE
R100-1 10K-1 PASSIVE
R105-1 2K2-1 PASSIVE
R101-1 10K-1 PASSIVE
R99-1 10K-1 PASSIVE
J8-23 QSE-014-01-F-D-DP-A-23 PASSIVE
J8-24 QSE-014-01-F-D-DP-A-24 PASSIVE
J8-25 QSE-014-01-F-D-DP-A-25 PASSIVE
J8-26 QSE-014-01-F-D-DP-A-26 PASSIVE
J7-15 QSE-028-01-F-D-DP-A-15_-1 PASSIVE
J7-16 QSE-028-01-F-D-DP-A-16_-1 PASSIVE
J7-1 QSE-028-01-F-D-DP-A-1_-1 PASSIVE
J7-2 QSE-028-01-F-D-DP-A-2_-1 PASSIVE
R104-1 10K-1 PASSIVE
U28-14 MAX3800UHJ-VCCE POWER
U28-19 MAX3800UHJ-VCCD POWER
U28-30 MAX3800UHJ-VCCD POWER
U28-22 MAX3800UHJ-VCCD POWER
U28-27 MAX3800UHJ-VCCD POWER
U28-32 MAX3800UHJ-VCCD POWER
U28-1 MAX3800UHJ-VCCE POWER
U28-3 MAX3800UHJ-VCCE POWER
U28-6 MAX3800UHJ-VCCE POWER
U28-11 MAX3800UHJ-VCCE POWER
U27-6 MAX3800UHJ-VCCE POWER
U27-11 MAX3800UHJ-VCCE POWER
U27-14 MAX3800UHJ-VCCE POWER
U27-3 MAX3800UHJ-VCCE POWER
U27-1 MAX3800UHJ-VCCE POWER
U27-19 MAX3800UHJ-VCCD POWER
U27-22 MAX3800UHJ-VCCD POWER
U27-27 MAX3800UHJ-VCCD POWER
U27-30 MAX3800UHJ-VCCD POWER
U27-32 MAX3800UHJ-VCCD POWER
J1-25 QSE-014-01-F-D-DP-A-25 PASSIVE
J1-24 QSE-014-01-F-D-DP-A-24 PASSIVE
J1-23 QSE-014-01-F-D-DP-A-23 PASSIVE
J1-26 QSE-014-01-F-D-DP-A-26 PASSIVE
J6-2 QSE-028-01-F-D-DP-A-2_-1 PASSIVE
J6-15 QSE-028-01-F-D-DP-A-15_-1 PASSIVE
J6-1 QSE-028-01-F-D-DP-A-1_-1 PASSIVE
J6-16 QSE-028-01-F-D-DP-A-16_-1 PASSIVE
U22-18 XCF01SVOG20C-VCCINT POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
R69-1 1K5-1 PASSIVE
R68-1 10K-1 PASSIVE
D5-A LED-QTLP650C-E_orange-3216-A PASSIVE
R65-2 200E-2 PASSIVE
U23-5 74AUP1G125DBVTE4-VCC POWER
U24-5 SN74AUP1G04DCKRE4-VCC POWER
R70-1 10K-1 PASSIVE
R56-1 1k-1 PASSIVE
R59-1 1k-1 PASSIVE
R61-1 1k-1 PASSIVE
J2-2 Male 2x7_180_2.0mm-2 PASSIVE
R60-1 1k-1 PASSIVE
U21-6 PI7AT04CX-VDD POWER
U18-1 SN74AVCH8T245PWE4-VCCA POWER
R78-1 10K-1 PASSIVE
R58-1 1k-1 PASSIVE
R62-1 1k-1 PASSIVE
R57-1 1k-1 PASSIVE
R63-1 1k-1 PASSIVE
R67-1 2K7-1 PASSIVE
R66-1 4K7-1 PASSIVE
TP7-1 3V3 1.32mm-1 PASSIVE
C41-1 220uF/10V-Elko-Bf:E-1 PASSIVE
L15-2 BLM31PG391SN1-2 PASSIVE
R135-1 68E-1 PASSIVE
R139-2 3K3-2 PASSIVE
U30-4 MIC29301-3.3BU-OUT POWER
L12-2 BLM41P600SPT-2 PASSIVE
L10-1 BLM41P600SPT-1 PASSIVE
L14-2 BLM41P600SPT-2 PASSIVE
L13-1 BLM41P600SPT-1 PASSIVE
C45-1 100uF/16V-Elko-Bf:D-1 PASSIVE
C46-1 100uF/16V-Elko-Bf:D-1 PASSIVE
CN3-1 BNC-CENTER PASSIVE
R49-1 5K6-1 PASSIVE
R50-1 2K2-1 PASSIVE
U15-5 MAX6306UK29D3+T-VCC POWER
R48-1 2K2-1 PASSIVE
R51-1 2K2-1 PASSIVE
O1-4 O-66.0-VX3J-VDC POWER
U16-5 SN74AUP1G04DCKRE4-VCC POWER
)
(
DXP
U17-C4 XC2VP7-6FG456C-DXP PASSIVE
U19-2 MAX6646MUA-DXP INPUT
C16-1 2200pF-1 PASSIVE
)
(
CH-L60P7-44
J7-39 QSE-028-01-F-D-DP-A-11_-2 PASSIVE
U17-K3 XC2VP7-6FG456C-IO_L60P_7 IO
)
(
USB_DM
C12-1 15pF/50V-COG-1 PASSIVE
U3-56 AT91SAM7S64-AU-001-DDM HIZ
R41-1 27E-1 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
TDO_2V5_R_FPGA
R64-2 22E-2 PASSIVE
U17-D20 XC2VP7-6FG456C-TDO OUTPUT
)
(
CH-L56N7-46
U17-J2 XC2VP7-6FG456C-IO_L56N_7 IO
J7-42 QSE-028-01-F-D-DP-A-14_-2 PASSIVE
)
(
C2_M_3322
C7-2 100nF/50V-X7R-2 PASSIVE
U2-5 MAX3322EEUP+-C2- PASSIVE
)
(
VRN_1
R83-2 49E9 /1%-2 PASSIVE
U17-D18 XC2VP7-6FG456C-IO_L01P_1/VRN_1 IO
)
(
CH-L87P6-37
U17-N6 XC2VP7-6FG456C-IO_L87P_6 IO
J7-31 QSE-028-01-F-D-DP-A-3_-2 PASSIVE
)
(
125MHZ-I_N
U17-D11 XC2VP7-6FG456C-IO_L75N_0/GCLK5P IO
U12-5 EG-2121CA-125.0000M-LGPA-O\U\T\ IO
)
(
CCLK_2V5_FPGA
R73-2 4K7-2 PASSIVE
U17-W20 XC2VP7-6FG456C-CCLK IO
U22-3 XCF01SVOG20C-CLK INPUT
)
(
CH-L60N6-35
U17-N3 XC2VP7-6FG456C-IO_L60N_6 IO
J7-30 QSE-028-01-F-D-DP-A-2_-2 PASSIVE
)
(
125MHZ-I_P
U17-C11 XC2VP7-6FG456C-IO_L75P_0/GCLK4S IO
U12-4 EG-2121CA-125.0000M-LGPA-OUT IO
)
(
TDI_2V5_FPGA
U17-D3 XC2VP7-6FG456C-TDI INPUT
R76-2 10K-2 PASSIVE
U20-12 74CB3T3257DGVRE4-4A PASSIVE
)
(
CPU_VDDCORE_2
U3-54 AT91SAM7S64-AU-001-VDDCORE POWER
L7-2 BLM15AG100SN1-2 PASSIVE
)
(
400MHZ_P
U17-D12 XC2VP7-6FG456C-IO_L75P_1/GCLK2S IO
U14-4 EG-2121CA-400.0000M-LGPA-OUT IO
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
VRP_3_50022
U17-AA22 XC2VP7-6FG456C-IO_L01N_3/VRP_3 IO
R89-1 49E9 /1%-1 PASSIVE
)
(
CH-L87N6-37
U17-M6 XC2VP7-6FG456C-IO_L87N_6/VREF_6 IO
J7-32 QSE-028-01-F-D-DP-A-4_-2 PASSIVE
)
(
400MHZ_N
U17-C12 XC2VP7-6FG456C-IO_L75N_1/GCLK3P INPUT
U14-5 EG-2121CA-400.0000M-LGPA-O\U\T\ IO
)
(
CPU_2V5_D0
U17-W6 XC2VP7-6FG456C-IO_L01N_5/RDWR_B INPUT
U18-21 SN74AVCH8T245PWE4-B1 PASSIVE
)
(
CPU_2V5_A1
U17-U10 XC2VP7-6FG456C-IO_L67P_5 IO
U26-15 74CB3T3245DGVRE4-B4 PASSIVE
)
(
125MHZ-II_P
U17-W11 XC2VP7-6FG456C-IO_L75P_5/GCLK6P IO
U13-4 EG-2121CA-125.0000M-LGPA-OUT IO
)
(
INIT_B_2V5_FPGA
R71-2 4K7-2 PASSIVE
U22-8 XCF01SVOG20C-O\E\ /R\E\S\E\T\ INPUT
U17-W17 XC2VP7-6FG456C-IO_L01P_4/INIT_B IO
)
(
CH-L86P7-42
U17-L6 XC2VP7-6FG456C-IO_L86P_7 IO
J7-37 QSE-028-01-F-D-DP-A-9_-2 PASSIVE
)
(
RXD1_232C
U2-8 MAX3322EEUP+-RIN2 INPUT
P2-2 Male 2x5_180_2.54mm-2 PASSIVE
)
(
125MHZ-II_N
U17-Y11 XC2VP7-6FG456C-IO_L75N_5/GCLK7S IO
U13-5 EG-2121CA-125.0000M-LGPA-O\U\T\ IO
)
(
TDO_2V5_XCF
U20-9 74CB3T3257DGVRE4-3A PASSIVE
U22-17 XCF01SVOG20C-TDO IO
)
(
CH-L60N3-4
U17-N20 XC2VP7-6FG456C-IO_L60N_3 IO
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
J6-14 QSE-028-01-F-D-DP-A-14_-1 PASSIVE
)
(
CH-L90P3-0
U17-M20 XC2VP7-6FG456C-IO_L90P_3 IO
J6-9 QSE-028-01-F-D-DP-A-9_-1 PASSIVE
)
(
CH-L56P7-46
U17-J1 XC2VP7-6FG456C-IO_L56P_7 IO
J7-41 QSE-028-01-F-D-DP-A-13_-2 PASSIVE
)
(
PA5
U2-11 MAX3322EEUP+-ROUT1 IO
U3-35 AT91SAM7S64-AU-001-PA5/PGMRDY IO
)
(
CPU_2V5_A3
U17-Y10 XC2VP7-6FG456C-IO_L69P_5 IO
U26-13 74CB3T3245DGVRE4-B6 PASSIVE
)
(
PA6
R5-2 10K-2 PASSIVE
U2-12 MAX3322EEUP+-TIN1 INPUT
U3-34 AT91SAM7S64-AU-001-PA6/PGMNOE IO
)
(
CH-L85N3-3
J6-26 QSE-028-01-F-D-DP-A-26_-1 PASSIVE
U17-N22 XC2VP7-6FG456C-IO_L85N_3 IO
)
(
CLK-L75P4-3
J7-35 QSE-028-01-F-D-DP-A-7_-2 PASSIVE
U17-Y12 XC2VP7-6FG456C-IO_L75P_4/GCLK0P IO
)
(
PA7
R11-2 10K-2 PASSIVE
U3-32 AT91SAM7S64-AU-001-PA7/PGMINVALID IO
U6-8 K9F1G08U0M-Y-R\E\ INPUT
R102-2 10K-2 PASSIVE
U26-6 74CB3T3245DGVRE4-A5 PASSIVE
)
(
PA8
U3-31 AT91SAM7S64-AU-001-PA8/PGMM0 IO
R29-2 10K-2 PASSIVE
U10-11 74CB3T3125DGVRE4-4B PASSIVE
U25-5 74CB3T3125DGVRE4-2A PASSIVE
)
(
CH-L48P3-12
U17-T19 XC2VP7-6FG456C-IO_L48P_3 IO
J6-49 QSE-028-01-F-D-DP-A-21_-2 PASSIVE
)
(
PA9
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U2-13 MAX3322EEUP+-ROUT2 IO
U3-30 AT91SAM7S64-AU-001-PA9/PGMM1 IO
)
(
CH-L45N3-14
U17-U22 XC2VP7-6FG456C-IO_L45N_3/VREF_3 IO
J6-52 QSE-028-01-F-D-DP-A-24_-2 PASSIVE
)
(
CPU_2V5_A0
U26-16 74CB3T3245DGVRE4-B3 PASSIVE
U17-V10 XC2VP7-6FG456C-IO_L67N_5 IO
)
(
PA10
U3-29 AT91SAM7S64-AU-001-PA10/PGMM2 IO
R4-2 10K-2 PASSIVE
U2-14 MAX3322EEUP+-TIN2 INPUT
)
(
CPU_2V5_A2
U26-14 74CB3T3245DGVRE4-B5 PASSIVE
U17-AA11 XC2VP7-6FG456C-IO_L69N_5/VREF_5 IO
)
(
PA11
U3-28 AT91SAM7S64-AU-001-PA11/PGMM3 IO
U6-9 K9F1G08U0M-Y-C\E\ INPUT
R30-2 10K-2 PASSIVE
)
(
CH-L55P7-47
J7-55 QSE-028-01-F-D-DP-A-27_-2 PASSIVE
U17-J3 XC2VP7-6FG456C-IO_L55P_7 IO
)
(
PA12
U3-27 AT91SAM7S64-AU-001-PA12/PGMD0 IO
R31-2 10K-2 PASSIVE
U6-16 K9F1G08U0M-Y-CLE INPUT
)
(
CH-L55P3-7
J6-29 QSE-028-01-F-D-DP-A-1_-2 PASSIVE
U17-P19 XC2VP7-6FG456C-IO_L55P_3 IO
)
(
PA13
R25-2 4K7-2 PASSIVE
Q1-C BC847-C PASSIVE
U10-1 74CB3T3125DGVRE4-10\E\ INPUT
U3-22 AT91SAM7S64-AU-001-PA13/PGMD1 IO
)
(
Y_VP7_DONE
R81-2 82E-2 PASSIVE
U24-4 SN74AUP1G04DCKRE4-Y IO
)
(
CH-L57N6-33
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U17-P1 XC2VP7-6FG456C-IO_L57N_6/VREF_6 IO
J7-14 QSE-028-01-F-D-DP-A-14_-1 PASSIVE
)
(
PA14
U3-21 AT91SAM7S64-AU-001-PA14/PGMD2 IO
U6-17 K9F1G08U0M-Y-ALE INPUT
R32-2 10K-2 PASSIVE
)
(
CH-L85P7-43
U17-K1 XC2VP7-6FG456C-IO_L85P_7 IO
J7-51 QSE-028-01-F-D-DP-A-23_-2 PASSIVE
)
(
PA21
R12-2 10K-2 PASSIVE
U3-11 AT91SAM7S64-AU-001-PA21/PGMD9 IO
U18-2 SN74AVCH8T245PWE4-DIR INPUT
)
(
3V3_IN_2V5_AN
U34-2 LT1963AEQ-2.5-IN INPUT
C63-1 100uF/16V-Elko-Bf:D-1 PASSIVE
C62-1 100nF/X7R-1 PASSIVE
L15-1 BLM31PG391SN1-1 PASSIVE
)
(
CH-L43N3-15
U17-U20 XC2VP7-6FG456C-IO_L43N_3 IO
J6-38 QSE-028-01-F-D-DP-A-10_-2 PASSIVE
)
(
PA22
U3-14 AT91SAM7S64-AU-001-PA22/PGMD10 IO
U6-7 K9F1G08U0M-Y-R/B\ IO
R36-2 1K2-2 PASSIVE
)
(
3V3L
RTH8-2 0R33-2 PASSIVE
L12-1 BLM41P600SPT-1 PASSIVE
RTH6-2 0R33-2 PASSIVE
)
(
CLK-L74N1-0
U17-E12 XC2VP7-6FG456C-IO_L74N_1/GCLK1P IO
J6-4 QSE-028-01-F-D-DP-A-4_-1 PASSIVE
)
(
CH-L85N7-43
J7-52 QSE-028-01-F-D-DP-A-24_-2 PASSIVE
U17-K2 XC2VP7-6FG456C-IO_L85N_7 IO
)
(
SRT6
RTH7-2 0R33-2 PASSIVE
RTH8-1 0R33-1 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
VRP_5
R96-1 49E9 /1%-1 PASSIVE
U17-Y8 XC2VP7-6FG456C-IO_L06N_5/VRP_5 IO
)
(
L LDO_1V5
R135-2 68E-2 PASSIVE
D9-A LED-QTLP650C-Y_gelb-3216-A PASSIVE
)
(
CH-L43P7-54
J8-7 QSE-014-01-F-D-DP-A-7 PASSIVE
U17-F1 XC2VP7-6FG456C-IO_L43P_7 IO
)
(
SRT5
RTH5-2 0R33-2 PASSIVE
RTH6-1 0R33-1 PASSIVE
)
(
CH-L87P3-2
U17-N17 XC2VP7-6FG456C-IO_L87P_3 IO
J6-11 QSE-028-01-F-D-DP-A-11_-1 PASSIVE
)
(
VRP_4
R95-1 49E9 /1%-1 PASSIVE
U17-W15 XC2VP7-6FG456C-IO_L06N_4/VRP_4 IO
)
(
3V3_IN_2V5_D
U33-2 MIC37151-2.5BR-VIN POWER
L14-1 BLM41P600SPT-1 PASSIVE
C57-1 100nF/X7R-1 PASSIVE
C58-1 100uF/16V-Elko-Bf:D-1 PASSIVE
)
(
CH-L90N3-0
U17-M21 XC2VP7-6FG456C-IO_L90N_3 IO
J6-10 QSE-028-01-F-D-DP-A-10_-1 PASSIVE
)
(
CH-L06N7-55
J8-10 QSE-014-01-F-D-DP-A-10 PASSIVE
U17-F4 XC2VP7-6FG456C-IO_L06N_7 IO
)
(
CH-L58N7-45
U17-J5 XC2VP7-6FG456C-IO_L58N_7/VREF_7 IO
J7-54 QSE-028-01-F-D-DP-A-26_-2 PASSIVE
)
(
3V3_IN_1V5
C49-1 100nF/X7R-1 PASSIVE
U31-2 MIC37301-1.5BR-VIN POWER
C50-1 100uF/16V-Elko-Bf:D-1 PASSIVE
RTH7-1 0R33-1 PASSIVE
RTH5-1 0R33-1 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
CH-L43N7-54
U17-F2 XC2VP7-6FG456C-IO_L43N_7 IO
J8-8 QSE-014-01-F-D-DP-A-8 PASSIVE
)
(
Q_LDO_1V5
D9-K LED-QTLP650C-Y_gelb-3216-K PASSIVE
Q4-C BC847B-C PASSIVE
)
(
CH-L54N3-8
U17-P17 XC2VP7-6FG456C-IO_L54N_3 IO
J6-46 QSE-028-01-F-D-DP-A-18_-2 PASSIVE
)
(
CH-L06P7-55
U17-F3 XC2VP7-6FG456C-IO_L06P_7 IO
J8-9 QSE-014-01-F-D-DP-A-9 PASSIVE
)
(
CH-L55P6-32
U17-P4 XC2VP7-6FG456C-IO_L55P_6 IO
J7-25 QSE-028-01-F-D-DP-A-25_-1 PASSIVE
)
(
CH-L48P6-27
U17-T4 XC2VP7-6FG456C-IO_L48P_6 IO
J7-19 QSE-028-01-F-D-DP-A-19_-1 PASSIVE
)
(
CLK_SDR
U17-D22 XC2VP7-6FG456C-IO_L02P_2 IO
U29-J1 K4S51323LC-MG/S1H-CLK INPUT
)
(
1V5_EN
W13-2 826629-2-2 PASSIVE
U31-1 MIC37301-1.5BR-EN INPUT
W12-2 826629-2-2 PASSIVE
)
(
CH-L03P6-25
J7-17 QSE-028-01-F-D-DP-A-17_-1 PASSIVE
U17-W2 XC2VP7-6FG456C-IO_L03P_6 IO
)
(
CKE_SDR
U17-E13 XC2VP7-6FG456C-IO_L67N_1 IO
U29-J2 K4S51323LC-MG/S1H-CKE INPUT
)
(
5V_IN
C43-1 100µF/25V-Bipolar-S-RM3.5-1 PASSIVE
C42-1 100nF/50V-X7R-1 PASSIVE
U30-2 MIC29301-3.3BU-IN POWER
L11-1 BLM41P600SPT-1 PASSIVE
C44-1 10µF/25V X5R-1 PASSIVE
)
(
3V3_EN
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
W11-2 826629-2-2 PASSIVE
U30-1 MIC29301-3.3BU-EN INPUT
)
(
CH-L48N3-12
J6-50 QSE-028-01-F-D-DP-A-22_-2 PASSIVE
U17-T20 XC2VP7-6FG456C-IO_L48N_3 IO
)
(
CH-L55N6-32
J7-26 QSE-028-01-F-D-DP-A-26_-1 PASSIVE
U17-P3 XC2VP7-6FG456C-IO_L55N_6 IO
)
(
2V5_EN
R139-1 3K3-1 PASSIVE
U34-1 LT1963AEQ-2.5-S\H\D\N\ IO
U33-1 MIC37151-2.5BR-EN INPUT
)
(
CH-L03N3-18
J6-56 QSE-028-01-F-D-DP-A-28_-2 PASSIVE
U17-W22 XC2VP7-6FG456C-IO_L03N_3/VREF_3 IO
)
(
CH-L53N6-30
J7-24 QSE-028-01-F-D-DP-A-24_-1 PASSIVE
U17-R1 XC2VP7-6FG456C-IO_L53N_6 IO
)
(
CH-L06N3-16
U17-V22 XC2VP7-6FG456C-IO_L06N_3 IO
J6-54 QSE-028-01-F-D-DP-A-26_-2 PASSIVE
)
(
CH-L53P6-30
U17-R2 XC2VP7-6FG456C-IO_L53P_6 IO
J7-23 QSE-028-01-F-D-DP-A-23_-1 PASSIVE
)
(
CH-L59P6-34
J7-27 QSE-028-01-F-D-DP-A-27_-1 PASSIVE
U17-P5 XC2VP7-6FG456C-IO_L59P_6 IO
)
(
3V3_EXT
J3-2 175781-1-2 PASSIVE
L10-2 BLM41P600SPT-2 PASSIVE
)
(
CH-L49P6-28
U17-T2 XC2VP7-6FG456C-IO_L49P_6 IO
J7-21 QSE-028-01-F-D-DP-A-21_-1 PASSIVE
)
(
DQM0
U17-D16 XC2VP7-6FG456C-IO_L03P_1 IO
U29-K9 K4S51323LC-MG/S1H-DQM0 INPUT
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
SRT1
RTH1-2 0R33-2 PASSIVE
RTH2-1 0R33-1 PASSIVE
)
(
FP_LED0
U17-W9 XC2VP7-6FG456C-IO_L09P_5 IO
R92-1 22-1 PASSIVE
)
(
DQM1
U17-D13 XC2VP7-6FG456C-IO_L09N_1/VREF_1 IO
U29-K1 K4S51323LC-MG/S1H-DQM1 INPUT
)
(
4V5R
RTH3-1 0R33-1 PASSIVE
L11-2 BLM41P600SPT-2 PASSIVE
RTH1-1 0R33-1 PASSIVE
)
(
CH-L03N6-25
J7-18 QSE-028-01-F-D-DP-A-18_-1 PASSIVE
U17-W1 XC2VP7-6FG456C-IO_L03N_6/VREF_6 IO
)
(
DQM2
U17-G20 XC2VP7-6FG456C-IO_L48P_2 IO
U29-F8 K4S51323LC-MG/S1H-DQM2 INPUT
)
(
5V
J4-2 RAPC712-2 PASSIVE
RTH2-2 0R33-2 PASSIVE
RTH4-2 0R33-2 PASSIVE
)
(
CH-L49N6-28
J7-22 QSE-028-01-F-D-DP-A-22_-1 PASSIVE
U17-T1 XC2VP7-6FG456C-IO_L49N_6 IO
)
(
DQM3
U17-F18 XC2VP7-6FG456C-IO_L46N_2/VREF_2 IO
U29-F2 K4S51323LC-MG/S1H-DQM3 INPUT
)
(
SRT3
RTH3-2 0R33-2 PASSIVE
RTH4-1 0R33-1 PASSIVE
)
(
CH-L59N6-34
U17-N5 XC2VP7-6FG456C-IO_L59N_6 IO
J7-28 QSE-028-01-F-D-DP-A-28_-1 PASSIVE
)
(
VRN_3_50058
U17-AB21 XC2VP7-6FG456C-IO_L01P_3/VRN_3 IO
R88-2 49E9 /1%-2 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
CH-L02N6-24
U17-Y1 XC2VP7-6FG456C-IO_L02N_6 IO
J7-4 QSE-028-01-F-D-DP-A-4_-1 PASSIVE
)
(
N675846
U32-3 PTH03000W-I\N\H\I\B\I\T\ INPUT
W14-2 826629-2-2 PASSIVE
)
(
CH-L02P6-24
J7-3 QSE-028-01-F-D-DP-A-3_-1 PASSIVE
U17-Y2 XC2VP7-6FG456C-IO_L02P_6 IO
)
(
VTRXPAD19
R131-1 390E/1%-1 PASSIVE
R132-2 1K/1%-2 PASSIVE
U17-AA9 XC2VP7-6FG456C-VTRXPAD19 POWER
)
(
DQ0
U17-E7 XC2VP7-6FG456C-IO_L02P_0 IO
U29-R8 K4S51323LC-MG/S1H-DQ0 IO
)
(
CH-L57P3-6
J6-43 QSE-028-01-F-D-DP-A-15_-2 PASSIVE
U17-P21 XC2VP7-6FG456C-IO_L57P_3 IO
)
(
CH-L90P6-39
J7-33 QSE-028-01-F-D-DP-A-5_-2 PASSIVE
U17-M3 XC2VP7-6FG456C-IO_L90P_6 IO
)
(
VTRXPAD16
R127-1 390E/1%-1 PASSIVE
R128-2 1K/1%-2 PASSIVE
U17-AA19 XC2VP7-6FG456C-VTRXPAD16 POWER
)
(
2V5
C86-1 --nF/X7R-1 PASSIVE
C88-1 4.7µF/10V-X7R-1 PASSIVE
C91-1 --nF/X7R-1 PASSIVE
C87-1 --nF/X7R-1 PASSIVE
C84-1 4.7µF/10V-X7R-1 PASSIVE
C85-1 --nF/X7R-1 PASSIVE
C89-1 --nF/X7R-1 PASSIVE
C90-1 --nF/X7R-1 PASSIVE
C74-1 --nF/X7R-1 PASSIVE
C73-1 --nF/X7R-1 PASSIVE
C75-1 --nF/X7R-1 PASSIVE
C72-1 4.7µF/10V-X7R-1 PASSIVE
C122-1 47pF-1 PASSIVE
C120-1 47pF-1 PASSIVE
C123-1 47pF-1 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

C121-1 47pF-1 PASSIVE
U17-AA21 XC2VP7-6FG456C-VCCAUX_A POWER
U17-G10 XC2VP7-6FG456C-VCCO_0_A POWER
U17-F8 XC2VP7-6FG456C-VCCO_0_A POWER
U17-G11 XC2VP7-6FG456C-VCCO_0_A POWER
U17-G9 XC2VP7-6FG456C-VCCO_0_A POWER
U17-F7 XC2VP7-6FG456C-VCCO_0_A POWER
U17-G14 XC2VP7-6FG456C-VCCO_1_A POWER
U17-G12 XC2VP7-6FG456C-VCCO_1_A POWER
U17-F16 XC2VP7-6FG456C-VCCO_1_A POWER
U17-G13 XC2VP7-6FG456C-VCCO_1_A POWER
U17-F15 XC2VP7-6FG456C-VCCO_1_A POWER
U17-G17 XC2VP7-6FG456C-VCCO_2_A POWER
U17-K16 XC2VP7-6FG456C-VCCO_2_A POWER
U17-H17 XC2VP7-6FG456C-VCCO_2_A POWER
U17-L16 XC2VP7-6FG456C-VCCO_2_A POWER
U17-J16 XC2VP7-6FG456C-VCCO_2_A POWER
U17-N16 XC2VP7-6FG456C-VCCO_3_A POWER
U17-T17 XC2VP7-6FG456C-VCCO_3_A POWER
U17-R17 XC2VP7-6FG456C-VCCO_3_A POWER
U17-M16 XC2VP7-6FG456C-VCCO_3_A POWER
U17-P16 XC2VP7-6FG456C-VCCO_3_A POWER
U17-T13 XC2VP7-6FG456C-VCCO_4_A POWER
U17-U15 XC2VP7-6FG456C-VCCO_4_A POWER
U17-U16 XC2VP7-6FG456C-VCCO_4_A POWER
U17-T12 XC2VP7-6FG456C-VCCO_4_A POWER
U17-T14 XC2VP7-6FG456C-VCCO_4_A POWER
U17-T9 XC2VP7-6FG456C-VCCO_5_A POWER
U17-U8 XC2VP7-6FG456C-VCCO_5_A POWER
U17-T10 XC2VP7-6FG456C-VCCO_5_A POWER
U17-U7 XC2VP7-6FG456C-VCCO_5_A POWER
U17-T11 XC2VP7-6FG456C-VCCO_5_A POWER
U17-P7 XC2VP7-6FG456C-VCCO_6_A POWER
U17-N7 XC2VP7-6FG456C-VCCO_6_A POWER
U17-R6 XC2VP7-6FG456C-VCCO_6_A POWER
U17-M7 XC2VP7-6FG456C-VCCO_6_A POWER
U17-T6 XC2VP7-6FG456C-VCCO_6_A POWER
U17-J7 XC2VP7-6FG456C-VCCO_7_A POWER
U17-K7 XC2VP7-6FG456C-VCCO_7_A POWER
U17-L7 XC2VP7-6FG456C-VCCO_7_A POWER
U17-H6 XC2VP7-6FG456C-VCCO_7_A POWER
U17-G6 XC2VP7-6FG456C-VCCO_7_A POWER
U17-B21 XC2VP7-6FG456C-VCCAUX_A POWER
U17-L1 XC2VP7-6FG456C-VCCAUX_A POWER
U17-A12 XC2VP7-6FG456C-VCCAUX_A POWER
U17-B2 XC2VP7-6FG456C-VCCAUX_A POWER
U17-M22 XC2VP7-6FG456C-VCCAUX_A POWER
U17-AA2 XC2VP7-6FG456C-VCCAUX_A POWER
U17-AB11 XC2VP7-6FG456C-VCCAUX_A POWER
R93-1 49E9 /1%-1 PASSIVE
U26-20 74CB3T3245DGVRE4-VCC POWER
R97-1 49E9 /1%-1 PASSIVE
R91-1 49E9 /1%-1 PASSIVE
R90-1 49E9 /1%-1 PASSIVE
R83-1 49E9 /1%-1 PASSIVE
R86-1 49E9 /1%-1 PASSIVE
U25-14 74CB3T3125DGVRE4-VCC POWER
R82-1 49E9 /1%-1 PASSIVE
R88-1 49E9 /1%-1 PASSIVE
U29-F9 K4S51323LC-MG/S1H-VDD POWER



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U29-L7 K4S51323LC-MG/S1H-VDD POWER
U29-R7 K4S51323LC-MG/S1H-VDD POWER
U29-B2 K4S51323LC-MG/S1H-VDDQ POWER
U29-C9 K4S51323LC-MG/S1H-VDDQ POWER
U29-B7 K4S51323LC-MG/S1H-VDDQ POWER
U29-A7 K4S51323LC-MG/S1H-VDD POWER
U29-L1 K4S51323LC-MG/S1H-VDDQ POWER
U29-N9 K4S51323LC-MG/S1H-VDDQ POWER
U29-M9 K4S51323LC-MG/S1H-VDDQ POWER
U29-P2 K4S51323LC-MG/S1H-VDDQ POWER
U29-P7 K4S51323LC-MG/S1H-VDDQ POWER
U29-E1 K4S51323LC-MG/S1H-VDDQ POWER
U29-D9 K4S51323LC-MG/S1H-VDDQ POWER
R55-2 1K-2 PASSIVE
U22-19 XCF01SVOG20C-VCCO POWER
R77-1 10K-1 PASSIVE
R75-1 10K-1 PASSIVE
R76-1 10K-1 PASSIVE
R72-1 330E-1 PASSIVE
U18-24 SN74AVCH8T245PWE4-VCCB POWER
U20-16 74CB3T3257DGVRE4-VCC POWER
R73-1 4K7-1 PASSIVE
R74-1 10K-1 PASSIVE
U18-23 SN74AVCH8T245PWE4-VCCB POWER
R71-1 4K7-1 PASSIVE
R80-1 4K7-1 PASSIVE
R79-2 4K7-2 PASSIVE
U22-20 XCF01SVOG20C-VCCJ POWER
U33-4 MIC37151-2.5BR-VOUT POWER
TP9-1 2V5 1.32mm-1 PASSIVE
C55-1 100uF/16V-Elko-Bf:D-1 PASSIVE
R138-1 270-1 PASSIVE
C56-1 100uF/16V-Elko-Bf:D-1 PASSIVE
R46-1 2K2-1 PASSIVE
R47-1 2K2-1 PASSIVE
U13-6 EG-2121CA-125.0000M-LGPA-VDC POWER
U12-6 EG-2121CA-125.0000M-LGPA-VDC POWER
R45-1 2K2-1 PASSIVE
U14-6 EG-2121CA-400.0000M-LGPA-VDC POWER
)
(
DQ1
U17-E6 XC2VP7-6FG456C-IO_L02N_0 IO
U29-N7 K4S51323LC-MG/S1H-DQ1 IO
)
(
3V3_PTH
C53-1 100uF/16V-Elko-Bf:D-1 PASSIVE
L13-2 BLM41P600SPT-2 PASSIVE
U32-2 PTH03000W-VCC POWER
)
(
FP_LED1
U17-W10 XC2VP7-6FG456C-IO_L09N_5/VREF_5 IO
D7-A LED-QTLP650C-E_orange-3216-A PASSIVE
)
(
DQ2
U17-C7 XC2VP7-6FG456C-IO_L03P_0/VREF_0 IO
U29-R9 K4S51323LC-MG/S1H-DQ2 IO
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
BA_LDO_1V5
R136-2 120E-2 PASSIVE
Q4-B BC847B-B INPUT
)
(
CH-L05N3-17
J6-40 QSE-028-01-F-D-DP-A-12_-2 PASSIVE
U17-V20 XC2VP7-6FG456C-IO_L05N_3 IO
)
(
CH-L90N6-39
U17-M2 XC2VP7-6FG456C-IO_L90N_6 IO
J7-34 QSE-028-01-F-D-DP-A-6_-2 PASSIVE
)
(
VTRXPAD4
U17-B5 XC2VP7-6FG456C-VTRXPAD4 POWER
R120-2 1K/1%-2 PASSIVE
R119-1 390E/1%-1 PASSIVE
)
(
2V5_AN
C102-1 --nF/X7R-1 PASSIVE
C101-1 --nF/X7R-1 PASSIVE
C110-1 --nF/X7R-1 PASSIVE
C108-1 4.7µF/10V-X7R-1 PASSIVE
C111-1 --nF/X7R-1 PASSIVE
C109-1 --nF/X7R-1 PASSIVE
C103-1 --nF/X7R-1 PASSIVE
C100-1 4.7µF/10V-X7R-1 PASSIVE
C126-1 47pF-1 PASSIVE
C124-1 47pF-1 PASSIVE
C127-1 47pF-1 PASSIVE
C125-1 47pF-1 PASSIVE
U17-B17 XC2VP7-6FG456C-VTTXPAD9 POWER
U17-B3 XC2VP7-6FG456C-VTTXPAD4 POWER
U17-AA7 XC2VP7-6FG456C-VTTXPAD19 POWER
U17-B13 XC2VP7-6FG456C-VTTXPAD7 POWER
U17-AA13 XC2VP7-6FG456C-VTTXPAD18 POWER
U17-B7 XC2VP7-6FG456C-VTTXPAD6 POWER
U17-AA3 XC2VP7-6FG456C-VTTXPAD21 POWER
U17-AA17 XC2VP7-6FG456C-VTTXPAD16 POWER
U17-B4 XC2VP7-6FG456C-AVCCAUXTX4 POWER
U17-B20 XC2VP7-6FG456C-AVCCAUXRX9 POWER
U17-B6 XC2VP7-6FG456C-AVCCAUXRX4 POWER
U17-B8 XC2VP7-6FG456C-AVCCAUXTX6 POWER
U17-B10 XC2VP7-6FG456C-AVCCAUXRX6 POWER
U17-B14 XC2VP7-6FG456C-AVCCAUXTX7 POWER
U17-B16 XC2VP7-6FG456C-AVCCAUXRX7 POWER
U17-B18 XC2VP7-6FG456C-AVCCAUXTX9 POWER
U17-AA4 XC2VP7-6FG456C-AVCCAUXTX21 POWER
U17-AA6 XC2VP7-6FG456C-AVCCAUXRX21 POWER
U17-AA18 XC2VP7-6FG456C-AVCCAUXTX16 POWER
U17-AA16 XC2VP7-6FG456C-AVCCAUXRX18 POWER
U17-AA14 XC2VP7-6FG456C-AVCCAUXTX18 POWER
U17-AA10 XC2VP7-6FG456C-AVCCAUXRX19 POWER
U17-AA8 XC2VP7-6FG456C-AVCCAUXTX19 POWER
U17-AA20 XC2VP7-6FG456C-AVCCAUXRX16 POWER
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
R127-2 390E/1%-2 PASSIVE
R129-2 390E/1%-2 PASSIVE
R133-2 390E/1%-2 PASSIVE
R131-2 390E/1%-2 PASSIVE
R121-2 390E/1%-2 PASSIVE
R123-2 390E/1%-2 PASSIVE
R125-2 390E/1%-2 PASSIVE
R119-2 390E/1%-2 PASSIVE
C59-1 220uF/10V-Elko-Bf:E-1 PASSIVE
U34-5 LT1963AEQ-2.5-SENSE POWER
C60-1 220uF/10V-Elko-Bf:E-1 PASSIVE
R140-1 1K-1 PASSIVE
TP10-1 2V5_AN 1.32mm-1 PASSIVE
U34-4 LT1963AEQ-2.5-OUT INPUT
C61-1 100uF/16V-Elko-Bf:D-1 PASSIVE
CN2-1 BNC-CENTER PASSIVE
)
(
DQ3
U17-E8 XC2VP7-6FG456C-IO_L05_0/No_Pair IO
U29-N8 K4S51323LC-MG/S1H-DQ3 IO
)
(
CH-L89N6-38
U17-M4 XC2VP7-6FG456C-IO_L89N_6 IO
J7-46 QSE-028-01-F-D-DP-A-18_-2 PASSIVE
)
(
VTRXPAD7
U17-B15 XC2VP7-6FG456C-VTRXPAD7 POWER
R123-1 390E/1%-1 PASSIVE
R124-2 1K/1%-2 PASSIVE
)
(
DQ4
U17-C8 XC2VP7-6FG456C-IO_L06P_0 IO
U29-P9 K4S51323LC-MG/S1H-DQ4 IO
)
(
CH-L51N6-29
U17-R3 XC2VP7-6FG456C-IO_L51N_6/VREF_6 IO
J7-10 QSE-028-01-F-D-DP-A-10_-1 PASSIVE
)
(
1V5
C67-1 --nF/X7R-1 PASSIVE
C64-1 4.7µF/10V-X7R-1 PASSIVE
C76-1 4.7µF/10V-X7R-1 PASSIVE
C77-1 --nF/X7R-1 PASSIVE
C66-1 --nF/X7R-1 PASSIVE
C78-1 --nF/X7R-1 PASSIVE
C65-1 --nF/X7R-1 PASSIVE
C79-1 --nF/X7R-1 PASSIVE
C93-1 --nF/X7R-1 PASSIVE
C92-1 4.7µF/10V-X7R-1 PASSIVE
C94-1 --nF/X7R-1 PASSIVE
C95-1 --nF/X7R-1 PASSIVE
C133-1 47pF-1 PASSIVE
C132-1 47pF-1 PASSIVE
C135-1 47pF-1 PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
C134-1 47pF-1 PASSIVE
U17-T8 XC2VP7-6FG456C-VCCINT_A POWER
U17-R7 XC2VP7-6FG456C-VCCINT_A POWER
U17-R16 XC2VP7-6FG456C-VCCINT_A POWER
U17-T15 XC2VP7-6FG456C-VCCINT_A POWER
U17-T7 XC2VP7-6FG456C-VCCINT_A POWER
U17-U17 XC2VP7-6FG456C-VCCINT_A POWER
U17-U6 XC2VP7-6FG456C-VCCINT_A POWER
U17-T16 XC2VP7-6FG456C-VCCINT_A POWER
U17-F6 XC2VP7-6FG456C-VCCINT_A POWER
U17-H7 XC2VP7-6FG456C-VCCINT_A POWER
U17-G7 XC2VP7-6FG456C-VCCINT_A POWER
U17-G15 XC2VP7-6FG456C-VCCINT_A POWER
U17-G16 XC2VP7-6FG456C-VCCINT_A POWER
U17-H16 XC2VP7-6FG456C-VCCINT_A POWER
U17-F17 XC2VP7-6FG456C-VCCINT_A POWER
U17-G8 XC2VP7-6FG456C-VCCINT_A POWER
U32-5 PTH03000W-VOUT POWER
C48-1 100uF/16V-Elko-Bf:D-1 PASSIVE
U31-4 MIC37301-1.5BR-VOUT POWER
R136-1 120E-1 PASSIVE
C47-1 100uF/16V-Elko-Bf:D-1 PASSIVE
TP8-1 1V5 1.32mm-1 PASSIVE
C54-1 100uF/16V-Elko-Bf:D-1 PASSIVE
C51-1 100uF/16V-Elko-Bf:D-1 PASSIVE
C52-1 100uF/16V-Elko-Bf:D-1 PASSIVE
CN1-1 BNC-CENTER PASSIVE
)
(
DQ5
U17-D8 XC2VP7-6FG456C-IO_L06N_0 IO
U29-M8 K4S51323LC-MG/S1H-DQ5 IO
)
(
CH-L54P6-31
U17-R5 XC2VP7-6FG456C-IO_L54P_6 IO
J7-11 QSE-028-01-F-D-DP-A-11_-1 PASSIVE
)
(
VTRXPAD6
U17-B9 XC2VP7-6FG456C-VTRXPAD6 POWER
R122-2 1K/1%-2 PASSIVE
R121-1 390E/1%-1 PASSIVE
)
(
DQ6
U17-D10 XC2VP7-6FG456C-IO_L09P_0/VREF_0 IO
U29-M7 K4S51323LC-MG/S1H-DQ6 IO
)
(
CH-L89P6-38
J7-45 QSE-028-01-F-D-DP-A-17_-2 PASSIVE
U17-M5 XC2VP7-6FG456C-IO_L89P_6 IO
)
(
DQ7
U17-D9 XC2VP7-6FG456C-IO_L09N_0 IO
U29-L8 K4S51323LC-MG/S1H-DQ7 IO
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
N676184
U32-4 PTH03000W-VoADJUST PASSIVE
R137-1 9K86-1 PASSIVE
)
(
CH-L06N6-26
J7-6 QSE-028-01-F-D-DP-A-6_-1 PASSIVE
U17-V1 XC2VP7-6FG456C-IO_L06N_6 IO
)
(
VTRXPAD9
R126-2 1K/1%-2 PASSIVE
R125-1 390E/1%-1 PASSIVE
U17-B19 XC2VP7-6FG456C-VTRXPAD9 POWER
)
(
DQ8
U17-E10 XC2VP7-6FG456C-IO_L67P_0 IO
U29-L2 K4S51323LC-MG/S1H-DQ8 IO
)
(
VTRXPAD18
R129-1 390E/1%-1 PASSIVE
R130-2 1K/1%-2 PASSIVE
U17-AA15 XC2VP7-6FG456C-VTRXPAD18 POWER
)
(
DQ9
U17-F10 XC2VP7-6FG456C-IO_L67N_0 IO
U29-M3 K4S51323LC-MG/S1H-DQ9 IO
)
(
CH-L54N6-31
U17-P6 XC2VP7-6FG456C-IO_L54N_6 IO
J7-12 QSE-028-01-F-D-DP-A-12_-1 PASSIVE
)
(
VTRXPAD21
R133-1 390E/1%-1 PASSIVE
R134-2 1K/1%-2 PASSIVE
U17-AA5 XC2VP7-6FG456C-VTRXPAD21 POWER
)
(
DQ10
U17-B11 XC2VP7-6FG456C-IO_L69P_0/VREF_0 IO
U29-M2 K4S51323LC-MG/S1H-DQ10 IO
)
(
CH-L57P6-33
U17-P2 XC2VP7-6FG456C-IO_L57P_6 IO
J7-13 QSE-028-01-F-D-DP-A-13_-1 PASSIVE
)
(
DQ11
U17-C10 XC2VP7-6FG456C-IO_L69N_0 IO
U29-P1 K4S51323LC-MG/S1H-DQ11 IO
)
(
66MHZ
U25-9 74CB3T3125DGVRE4-3A PASSIVE
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
O1-3 O-66.0-VX3J-C1k IO
)
(
FP_LED2
U17-U9 XC2VP7-6FG456C-IO_L07P_5 IO
D6-A LED-QTLP650C-Y_gelb-3216-A PASSIVE
)
(
DQ12
U17-C13 XC2VP7-6FG456C-IO_L69P_1 IO
U29-N2 K4S51323LC-MG/S1H-DQ12 IO
)
(
DQ13
U17-B12 XC2VP7-6FG456C-IO_L69N_1/VREF_1 IO
U29-R1 K4S51323LC-MG/S1H-DQ13 IO
)
(
CH-L48N6-27
J7-20 QSE-028-01-F-D-DP-A-20_-1 PASSIVE
U17-T3 XC2VP7-6FG456C-IO_L48N_6 IO
)
(
DQ14
U17-C16 XC2VP7-6FG456C-IO_L03N_1/VREF_1 IO
U29-N3 K4S51323LC-MG/S1H-DQ14 IO
)
(
CH-L04N7-56
U17-E2 XC2VP7-6FG456C-IO_L04N_7/VREF_7 IO
J8-12 QSE-014-01-F-D-DP-A-12 PASSIVE
)
(
DQ15
U17-C15 XC2VP7-6FG456C-IO_L06N_1 IO
U29-R2 K4S51323LC-MG/S1H-DQ15 IO
)
(
-RES_P7_AT91_2V5
U17-D7 XC2VP7-6FG456C-IO_L03N_0 IO
U25-3 74CB3T3125DGVRE4-1B PASSIVE
)
(
DQ16
U17-G18 XC2VP7-6FG456C-IO_L46P_2 IO
U29-E8 K4S51323LC-MG/S1H-DQ16 IO
)
(
CH-L04P7-56
U17-E1 XC2VP7-6FG456C-IO_L04P_7 IO
J8-11 QSE-014-01-F-D-DP-A-11 PASSIVE
)
(
66MHZ_2V5
U17-V4 XC2VP7-6FG456C-IO_L05P_6 IO
U25-8 74CB3T3125DGVRE4-3B PASSIVE
)
(
DQ17
U17-H18 XC2VP7-6FG456C-IO_L54N_2 IO
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U29-D7 K4S51323LC-MG/S1H-DQ17 IO
)
(
CH-L49P7-51
U17-G1 XC2VP7-6FG456C-IO_L49P_7 IO
J8-13 QSE-014-01-F-D-DP-A-13 PASSIVE
)
(
DQ18
U17-J20 XC2VP7-6FG456C-IO_L55P_2 IO
U29-D8 K4S51323LC-MG/S1H-DQ18 IO
)
(
3V_UD-PROTECT
U8-7 FM24CL04-G-WP INPUT
U10-10 74CB3T3125DGVRE4-30\E\ INPUT
U9-4 SN74AUP1G04DCKRE4-Y IO
U20-15 74CB3T3257DGVRE4-O\E\ INPUT
)
(
CH-L49N7-51
J8-14 QSE-014-01-F-D-DP-A-14 PASSIVE
U17-G2 XC2VP7-6FG456C-IO_L49N_7 IO
)
(
DQ19
U17-K17 XC2VP7-6FG456C-IO_L86N_2 IO
U29-B9 K4S51323LC-MG/S1H-DQ19 IO
)
(
CH-L48N7-52
U17-G4 XC2VP7-6FG456C-IO_L48N_7 IO
J8-6 QSE-014-01-F-D-DP-A-6 PASSIVE
)
(
DQ20
U17-K19 XC2VP7-6FG456C-IO_L60N_2 IO
U29-C8 K4S51323LC-MG/S1H-DQ20 IO
)
(
CH-L48P7-52
U17-G3 XC2VP7-6FG456C-IO_L48P_7 IO
J8-5 QSE-014-01-F-D-DP-A-5 PASSIVE
)
(
DQ21
U17-L17 XC2VP7-6FG456C-IO_L86P_2 IO
U29-A9 K4S51323LC-MG/S1H-DQ21 IO
)
(
VRN_7
U17-C1 XC2VP7-6FG456C-IO_L01P_7/VRN_7 IO
R97-2 49E9 /1%-2 PASSIVE
)
(
DQ22
U17-J17 XC2VP7-6FG456C-IO_L54P_2 IO
U29-C7 K4S51323LC-MG/S1H-DQ22 IO
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
VRP_7
U17-C2 XC2VP7-6FG456C-IO_L01N_7/VRP_7 IO
R98-1 49E9 /1%-1 PASSIVE
)
(
DQ23
U17-L18 XC2VP7-6FG456C-IO_L88N_2/VREF_2 IO
U29-A8 K4S51323LC-MG/S1H-DQ23 IO
)
(
CH-L46N7-53
J8-18 QSE-014-01-F-D-DP-A-18 PASSIVE
U17-F5 XC2VP7-6FG456C-IO_L46N_7/VREF_7 IO
)
(
DQ24
U17-L19 XC2VP7-6FG456C-IO_L88P_2 IO
U29-A2 K4S51323LC-MG/S1H-DQ24 IO
)
(
DQ25
U17-J18 XC2VP7-6FG456C-IO_L58N_2/VREF_2 IO
U29-C3 K4S51323LC-MG/S1H-DQ25 IO
)
(
DQ26
U17-K20 XC2VP7-6FG456C-IO_L60P_2 IO
U29-A1 K4S51323LC-MG/S1H-DQ26 IO
)
(
DQ27
U17-J19 XC2VP7-6FG456C-IO_L55N_2 IO
U29-C2 K4S51323LC-MG/S1H-DQ27 IO
)
(
DQ28
U17-K18 XC2VP7-6FG456C-IO_L58P_2 IO
U29-B1 K4S51323LC-MG/S1H-DQ28 IO
)
(
DQ29
U17-H20 XC2VP7-6FG456C-IO_L50P_2 IO
U29-D2 K4S51323LC-MG/S1H-DQ29 IO
)
(
DQ30
U17-H19 XC2VP7-6FG456C-IO_L50N_2 IO
U29-D3 K4S51323LC-MG/S1H-DQ30 IO
)
(
DQ31
U17-G19 XC2VP7-6FG456C-IO_L48N_2 IO
U29-E2 K4S51323LC-MG/S1H-DQ31 IO
)
(
AQ0
U17-F20 XC2VP7-6FG456C-IO_L06P_2 IO
U29-G8 K4S51323LC-MG/S1H-A0 INPUT
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
PROG_B_2V5_FPGA
U25-6 74CB3T3125DGVRE4-2B PASSIVE
U17-B1 XC2VP7-6FG456C-PROG_B INPUT
U22-7 XCF01SVOG20C-CF IO
R80-2 4K7-2 PASSIVE
)
(
AQ1
U17-F19 XC2VP7-6FG456C-IO_L06N_2 IO
U29-G9 K4S51323LC-MG/S1H-A1 INPUT
)
(
AQ2
U17-G21 XC2VP7-6FG456C-IO_L49N_2 IO
U29-F7 K4S51323LC-MG/S1H-A2 INPUT
)
(
RXPP18
U17-AB15 XC2VP7-6FG456C-RXPPAD18 INPUT
J1-1 QSE-014-01-F-D-DP-A-1 PASSIVE
)
(
AQ3
U17-G22 XC2VP7-6FG456C-IO_L49P_2 IO
U29-F3 K4S51323LC-MG/S1H-A3 INPUT
)
(
AQ4
U17-E20 XC2VP7-6FG456C-IO_L03P_2 IO
U29-G1 K4S51323LC-MG/S1H-A4 INPUT
)
(
AQ5
U17-E19 XC2VP7-6FG456C-IO_L03N_2 IO
U29-G2 K4S51323LC-MG/S1H-A5 INPUT
)
(
AQ6
U17-F22 XC2VP7-6FG456C-IO_L43P_2 IO
U29-G3 K4S51323LC-MG/S1H-A6 INPUT
)
(
AQ7
U17-E16 XC2VP7-6FG456C-IO_L02N_1 IO
U29-H1 K4S51323LC-MG/S1H-A7 INPUT
)
(
AQ8
U17-E17 XC2VP7-6FG456C-IO_L02P_1 IO
U29-H2 K4S51323LC-MG/S1H-A8 INPUT
)
(
AQ9
U17-F13 XC2VP7-6FG456C-IO_L67P_1 IO
U29-J3 K4S51323LC-MG/S1H-A9 INPUT
)
(
AQ10
U17-F21 XC2VP7-6FG456C-IO_L43N_2 IO
U29-G7 K4S51323LC-MG/S1H-A10 INPUT
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
)
(
AQ11
U17-E21 XC2VP7-6FG456C-IO_L04N_2/VREF_2 IO
U29-H9 K4S51323LC-MG/S1H-A11 INPUT
)
(
AQ12
U17-D21 XC2VP7-6FG456C-IO_L02N_2 IO
U29-H3 K4S51323LC-MG/S1H-A12 INPUT
)
(
AQ13
U17-E14 XC2VP7-6FG456C-IO_L07N_1 IO
U29-J7 K4S51323LC-MG/S1H-BA0 INPUT
)
(
AQ14
U17-E22 XC2VP7-6FG456C-IO_L04P_2 IO
U29-H8 K4S51323LC-MG/S1H-BA1 INPUT
)
(
PA2
U3-44 AT91SAM7S64-AU-001-PA2/PGMEN2 IO
U4-2 PI7AT04CX-T1 PASSIVE
R106-2 2K2-2 PASSIVE
U26-2 74CB3T3245DGVRE4-A1 PASSIVE
)
(
PA3
U8-5 FM24CL04-G-SDA IO
R38-2 1K5-2 PASSIVE
U3-43 AT91SAM7S64-AU-001-PA3 IO
U19-7 MAX6646MUA-SDA IO
)
(
PA4
U3-36 AT91SAM7S64-AU-001-PA4/PGMNCMD IO
R10-2 10K-2 PASSIVE
U8-6 FM24CL04-G-SCL IO
U19-8 MAX6646MUA-SCLK INPUT
)
(
PA15
U3-20 AT91SAM7S64-AU-001-PA15/PGMD3 IO
R105-2 2K2-2 PASSIVE
U26-3 74CB3T3245DGVRE4-A2 PASSIVE
)
(
PA16
U10-2 74CB3T3125DGVRE4-1A PASSIVE
U3-19 AT91SAM7S64-AU-001-PA16/PGMD4 IO
)
(
PA17
U3-9 AT91SAM7S64-AU-001-PA17/PGMD5/AD0 IO
U26-7 74CB3T3245DGVRE4-A6 PASSIVE
R101-2 10K-2 PASSIVE
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
PA18
U3-10 AT91SAM7S64-AU-001-PA18/PGMD6/AD1 IO
R100-2 10K-2 PASSIVE
U26-8 74CB3T3245DGVRE4-A7 PASSIVE
)
(
PA20
U6-18 K9F1G08U0M-Y-W\E\ INPUT
U3-16 AT91SAM7S64-AU-001-PA20/PGMD8/AD3 IO
U26-9 74CB3T3245DGVRE4-A8 PASSIVE
R99-2 10K-2 PASSIVE
)
(
PA19
U3-13 AT91SAM7S64-AU-001-PA19/PGMD7/AD2 IO
U19-6 MAX6646MUA-A\L\E\R\T\ IO
R67-2 2K7-2 PASSIVE
)
(
PA23
R13-2 10K-2 PASSIVE
U3-15 AT91SAM7S64-AU-001-PA23/PGMD11 IO
U20-1 74CB3T3257DGVRE4-S INPUT
)
(
PA24
U3-23 AT91SAM7S64-AU-001-PA24/PGMD12 IO
U6-29 K9F1G08U0M-Y-I/O0 IO
R63-2 1k-2 PASSIVE
U18-3 SN74AVCH8T245PWE4-A1 PASSIVE
U20-2 74CB3T3257DGVRE4-1B1 PASSIVE
)
(
PA25
U6-30 K9F1G08U0M-Y-I/O1 IO
U3-25 AT91SAM7S64-AU-001-PA25/PGMD13 IO
U20-14 74CB3T3257DGVRE4-4B1 PASSIVE
U18-4 SN74AVCH8T245PWE4-A2 PASSIVE
R62-2 1k-2 PASSIVE
)
(
PA26
U6-31 K9F1G08U0M-Y-I/O2 IO
U3-26 AT91SAM7S64-AU-001-PA26/PGMD14 IO
U20-11 74CB3T3257DGVRE4-3B1 PASSIVE
U18-5 SN74AVCH8T245PWE4-A3 PASSIVE
R61-2 1k-2 PASSIVE
)
(
PA27
U6-32 K9F1G08U0M-Y-I/O3 IO
U3-37 AT91SAM7S64-AU-001-PA27/PGMD15 IO
U20-5 74CB3T3257DGVRE4-2B1 PASSIVE
U18-6 SN74AVCH8T245PWE4-A4 PASSIVE
R60-2 1k-2 PASSIVE
)
(
PA28
U6-41 K9F1G08U0M-Y-I/O4 IO
U3-38 AT91SAM7S64-AU-001-PA28 IO
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
R59-2 1k-2 PASSIVE
U18-7 SN74AVCH8T245PWE4-A5 PASSIVE
)
(
PA29
U6-42 K9F1G08U0M-Y-I/O5 IO
U3-41 AT91SAM7S64-AU-001-PA29 IO
R58-2 1k-2 PASSIVE
U18-8 SN74AVCH8T245PWE4-A6 PASSIVE
)
(
PA30
U6-43 K9F1G08U0M-Y-I/O6 IO
U3-42 AT91SAM7S64-AU-001-PA30 IO
R57-2 1k-2 PASSIVE
U18-9 SN74AVCH8T245PWE4-A7 PASSIVE
)
(
PA31
U3-52 AT91SAM7S64-AU-001-PA31 IO
U6-44 K9F1G08U0M-Y-I/O7 IO
U18-10 SN74AVCH8T245PWE4-A8 PASSIVE
R56-2 1k-2 PASSIVE
)
(
PA0
U3-48 AT91SAM7S64-AU-001-PA0/PGMEN0 IO
U4-4 PI7AT04CX-T2 PASSIVE
R19-2 82E-2 PASSIVE
R104-2 10K-2 PASSIVE
U26-4 74CB3T3245DGVRE4-A3 PASSIVE
)
(
PA1
U4-5 PI7AT04CX-T3 PASSIVE
R20-2 82E-2 PASSIVE
U3-47 AT91SAM7S64-AU-001-PA1/PGMEN1 IO
R103-2 10K-2 PASSIVE
U26-5 74CB3T3245DGVRE4-A4 PASSIVE
)
(
1V8_R_OFF
R54-2 1K5-2 PASSIVE
U16-4 SN74AUP1G04DCKRE4-Y IO
)
(
EG_OE2
W8-1 826629-2-1 PASSIVE
R46-2 2K2-2 PASSIVE
U13-1 EG-2121CA-125.0000M-LGPA-OE INPUT
)
(
1V8_TB_OFF
Q3-B BC847B-B INPUT
R54-1 1K5-1 PASSIVE
)
(
EG_OE3
W9-1 826629-2-1 PASSIVE
U14-1 EG-2121CA-400.0000M-LGPA-OE INPUT
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
R47-2 2K2-2 PASSIVE
)
(
HARD_T_RES_AL
R52-2 10E-2 PASSIVE
SW2-1 SKHMPSE010-1 PASSIVE
SW2-2 SKHMPSE010-2 PASSIVE
W10-1 826629-2-1 PASSIVE
)
(
N1688027
Q3-C BC847B-C PASSIVE
R53-2 47E-2 PASSIVE
)
(
HARD_MR_AL
U15-3 MAX6306UK29D3+T-M\R\ OUTPUT
R52-1 10E-1 PASSIVE
C14-1 100nF/50V-X7R-1 PASSIVE
R50-2 2K2-2 PASSIVE
)
(
EG_OE1
R45-2 2K2-2 PASSIVE
W7-1 826629-2-1 PASSIVE
U12-1 EG-2121CA-125.0000M-LGPA-OE INPUT
)
(
SATA_TXN1
R110-2 0E-2 PASSIVE
U17-A7 XC2VP7-6FG456C-TXNPAD6 OUTPUT
)
(
SATA_TXN0_C
P5-3 SATA-Host-HTX- PASSIVE
R108-1 0E-1 PASSIVE
)
(
CONTROL_66
R51-2 2K2-2 PASSIVE
O1-1 O-66.0-VX3J-Control INPUT
)
(
SATA_TXN0
R108-2 0E-2 PASSIVE
U17-A3 XC2VP7-6FG456C-TXNPAD4 OUTPUT
)
(
CIMP1
U27-9 MAX3800UHJ-CIM+ IO
TP4-1 CIM1+ 1.32mm-1 PASSIVE
R113-1 100K-1 PASSIVE
C30-1 100nF/50V-X7R-1 PASSIVE
)
(
INFINI_RXP1
C25-1 100nF/50V-X7R-1 PASSIVE
U27-4 MAX3800UHJ-EIN+ INPUT
)
(
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
INFINI_TXP1_C
P3-6 HSSDC2-TX+ PASSIVE
C23-2 100nF/50V-X7R-2 PASSIVE
)
(
SATA_RXN0_C
C18-2 10nF/50V-X7R-2 PASSIVE
P5-5 SATA-Host-HRX- PASSIVE
)
(
INFINI_RXN1
C27-1 100nF/50V-X7R-1 PASSIVE
U27-5 MAX3800UHJ-EIN- INPUT
)
(
SATA_RXN1_C
C20-2 10nF/50V-X7R-2 PASSIVE
P6-3 SATA-Device-HTX- PASSIVE
)
(
SATA_RXP1_C
C19-2 10nF/50V-X7R-2 PASSIVE
P6-2 SATA-Device-HTX+ PASSIVE
)
(
INFINI_TXP0_C
P4-6 HSSDC2-TX+ PASSIVE
C35-2 100nF/50V-X7R-2 PASSIVE
)
(
RXNP6_C
C28-2 10nF/16V-X7R-2 PASSIVE
U27-12 MAX3800UHJ-EOUT- IO
)
(
XIN_Q
R1-2 10M-2 PASSIVE
R2-1 22E-1 PASSIVE
Y1-2 Q-18.4320-JXG75P2-12-30/50-LF-2 PASSIVE
)
(
RXPP6_C
U27-13 MAX3800UHJ-EOUT+ IO
C26-2 10nF/16V-X7R-2 PASSIVE
)
(
CS_FPGA_2V5_AL
U17-V11 XC2VP7-6FG456C-IO_L74N_5/GCLK5S IO
U26-12 74CB3T3245DGVRE4-B7 PASSIVE
)
(
TXPP6
U17-A14 XC2VP7-6FG456C-TXPPAD7 OUTPUT
C22-1 10nF/16V-X7R-1 PASSIVE
)
(
IRQ0_FPGA_2V5_AL
U17-D2 XC2VP7-6FG456C-IO_L02N_7 IO
U26-18 74CB3T3245DGVRE4-B1 PASSIVE
)
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
(
RXD0_232C
U2-10 MAX3322EEUP+-RIN1 INPUT
P1-2 SUBD9_90_MALE-2 PASSIVE
)
(
TXNP4
U17-A17 XC2VP7-6FG456C-TXNPAD9 OUTPUT
C36-1 10nF/16V-X7R-1 PASSIVE
)
(
WR_FPGA_2V5_AL
U17-U11 XC2VP7-6FG456C-IO_L74P_5/GCLK4P IO
U26-11 74CB3T3245DGVRE4-B8 PASSIVE
)
(
C2_P_3322
C7-1 100nF/50V-X7R-1 PASSIVE
U2-4 MAX3322EEUP+-C2+ PASSIVE
)
(
VRN_2
R86-2 49E9 /1%-2 PASSIVE
U17-C22 XC2VP7-6FG456C-IO_L01P_2/VRN_2 IO
)
(
RXPP4_C
C31-2 10nF/16V-X7R-2 PASSIVE
U28-13 MAX3800UHJ-EOUT+ IO
)
(
-BB_S_USB_DP
U10-9 74CB3T3125DGVRE4-3A PASSIVE
R43-1 3K3-1 PASSIVE
)
(
INFINI_TXN1_C
P3-5 HSSDC2-TX- PASSIVE
C21-2 100nF/50V-X7R-2 PASSIVE
)
(
FP_R_LED0
R92-2 22-2 PASSIVE
D8-A LED-QTLP650C-R_rot-3216-A PASSIVE
)
(
SATA_TXP0_C
R107-1 0E-1 PASSIVE
P5-2 SATA-Host-HTX+ PASSIVE
)
(
R_LED_FAFL
R6-2 56E-2 PASSIVE
D2-A LED-QTLP650C-E_orange-3216-A PASSIVE
)
(
RXNP4_C
U28-12 MAX3800UHJ-EOUT- IO
C32-2 10nF/16V-X7R-2 PASSIVE
)
```



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
(
-R_S_USB_DP
U10-8 74CB3T3125DGVRE4-3B PASSIVE
U10-6 74CB3T3125DGVRE4-2B PASSIVE
)
(
INFINI_RXP1_C
C25-2 100nF/50V-X7R-2 PASSIVE
P3-2 HSSDC2-RX+ PASSIVE
)
(
LOS_AL_0
U17-E3 XC2VP7-6FG456C-IO_L03P_7 IO
U28-18 MAX3800UHJ-L\O\S\ IO
)
(
TXPP6_C
C22-2 10nF/16V-X7R-2 PASSIVE
U27-20 MAX3800UHJ-DIN+ INPUT
)
(
LOS_AL_1
U17-E4 XC2VP7-6FG456C-IO_L03N_7 IO
U27-18 MAX3800UHJ-L\O\S\ IO
)
(
CIMN1
U27-8 MAX3800UHJ-CIM- IO
TP3-1 CIM1- 1.32mm-1 PASSIVE
R112-1 100K-1 PASSIVE
C29-1 100nF/50V-X7R-1 PASSIVE
)
(
TCK_3V3
U5-5 PI7AT04CX-T3 PASSIVE
R17-2 10K-2 PASSIVE
U3-53 AT91SAM7S64-AU-001-TCK INPUT
JP1-11 Male 2x10_180_2.54mm-11 PASSIVE
JP1-9 Male 2x10_180_2.54mm-9 PASSIVE
)
(
INFINI_TXN0_C
C33-2 100nF/50V-X7R-2 PASSIVE
P4-5 HSSDC2-TX- PASSIVE
)
(
-T_RES
R26-2 10E-2 PASSIVE
SW1-1 SKHMPSE010-1 PASSIVE
SW1-2 SKHMPSE010-2 PASSIVE
W5-1 826629-2-1 PASSIVE
)
(
TXNP6_C
C24-2 10nF/16V-X7R-2 PASSIVE
U27-21 MAX3800UHJ-DIN- INPUT
)
(
-EN_R_USB_DP
W6-2 826629-3-2 PASSIVE
```



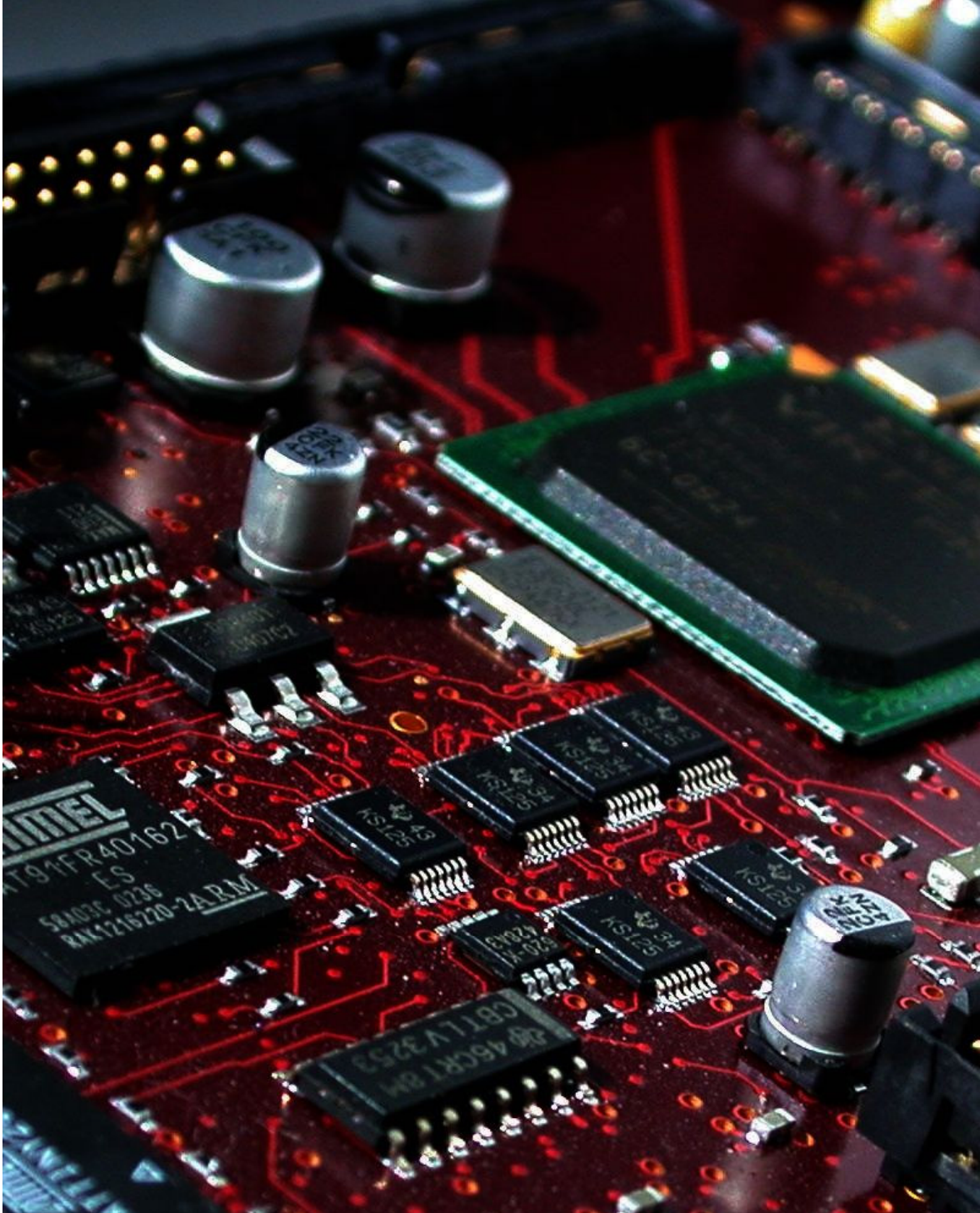
Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
U10-4 74CB3T3125DGVRE4-2O\E\ INPUT
R44-2 4K7-2 PASSIVE
)
(
HARD_RES_AL
U25-2 74CB3T3125DGVRE4-1A PASSIVE
U15-4 MAX6306UK29D3+T-RST IN INPUT
R48-2 2K2-2 PASSIVE
)
(
RMOD1
R111-WIPER 20K/2.54mm 3296W-1-203-WIPER PASSIVE
R111-B 20K/2.54mm 3296W-1-203-B PASSIVE
R114-1 6K8-1 PASSIVE
U27-25 MAX3800UHJ-RMOD PASSIVE
)
(
TDI_3V3
U5-2 PI7AT04CX-T1 PASSIVE
U3-33 AT91SAM7S64-AU-001-TDI INPUT
R16-2 10K-2 PASSIVE
JP1-5 Male 2x10_180_2.54mm-5 PASSIVE
)
(
RXPP16
U17-AB19 XC2VP7-6FG456C-RXPPAD16 INPUT
J1-17 QSE-014-01-F-D-DP-A-17 PASSIVE
)
(
SATA_RXP0
C17-1 10nF/50V-X7R-1 PASSIVE
U17-A5 XC2VP7-6FG456C-RXPPAD4 INPUT
)
(
TXNP6
U17-A13 XC2VP7-6FG456C-TXNPAD7 OUTPUT
C24-1 10nF/16V-X7R-1 PASSIVE
)
(
INFINI_RXN1_C
C27-2 100nF/50V-X7R-2 PASSIVE
P3-3 HSSDC2-RX- PASSIVE
)
(
VDDCORE_OFF_AL
U1-3 LP2985-18DBVTE4-ON/O\F\F\ INPUT
R49-2 5K6-2 PASSIVE
U16-2 SN74AUP1G04DCKRE4-A INPUT
U15-1 MAX6306UK29D3+T-R\E\S\E\T\ IO
)
(
RXNP6
U17-A16 XC2VP7-6FG456C-RXNPAD7 INPUT
C28-1 10nF/16V-X7R-1 PASSIVE
)
(
RXPP4
U17-A19 XC2VP7-6FG456C-RXPPAD9 INPUT
C31-1 10nF/16V-X7R-1 PASSIVE
)
```




Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

```
(  
INFINI_TXN1  
U27-29 MAX3800UHJ-DOUT- IO  
C21-1 100nF/50V-X7R-1 PASSIVE  
)  
(  
-SRST  
W3-2 826629-2-2 PASSIVE  
JP1-15 Male 2x10_180_2.54mm-15 PASSIVE  
)  
(  
OVERT-VP7_TMP_AL  
U19-4 MAX6646MUA-O\V\E\R\T\ IO  
R66-2 4K7-2 PASSIVE  
W12-1 826629-2-1 PASSIVE  
)
```



Leiterplatte

E





Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

E 2 Produktionsablauf

ILFA GmbH	Auftrag 210637	Liefertermin	29.03.2005		
F E R T I G U N G S - U N T E R L A G E N					
Annahme-Datum :	09.03.2005	Startdatum :	16.03.2005		
Kunde :	unitel	Telefon :	0043316-405515		
Codierung :	UNI 44	Fax :	0043316-99879412		
Kundenkontakt :	Herr Eigelsreiter				
Auftragstyp :	Sonderablauf/Neuauftrag	Referenz-Nr.:	47		
Eigenschaft :		Vertrieb :	Ilfa GmbH		
LP-Klasse :	Starr		Herr Wiemers		
Bestellnummer :	Herr Wiemers				
Platinenname :	Meltemi V3.3	Stueckzahl :	4		
Zeichnungs-Nr.:	Projekt Unitel - ILFA	Auflage :	18		
Artikelnummer :					
S P E Z I F I K A T I O N					
	MB	ML	Plu	Epr	Fra
Platinen-Mass :	100.00 x 140.00 mm		Lagen :	20-Lagen-Multila	
Oberflaeche :	Gold (Chemisch)		Endmaterial :	FR4	
Layout-Typ :	Mikrofeinleiter			2.200mm	25ym
CAD-Layout :	Kunde				
Liefervutzen :	1-fach		Liefermass :	100.00 x 140.00	
Produktion :	Nutzen 9 -fach a 1		Zuschnitt :	420.00 x 570.00	
Nutzenanzahl :	X: 3	Y: 3			
Nutzenabstand :	X: 110.00 Y: 150.00 mm		Fertigung :	Standard	
Information :	>>> Bitte das Pruefprotokoll fuer den Kunden ausfuellen				
F E R T I G U N G S A B L A U F					
Abteilung	Auszufuehrende Arbeiten			Bearbeitet	
Disposition	Laufzeit	:	41 h 36 min	ISW-Test	
	Ruestzeit	:	31 h 36 min	ISW-Test	
	Bearbeitungszeit	:	10 h 00 min	ISW-Test	
CAM	Unterlagen geprueft	:	KA		
	Datenarchiv	:	UNI5B038		
	Filmarchiv	:	4047		
	Information				

	dk-schlitze				
CAM	Bohrarchiv	:	04047		
	Bohrprogramm-CNC	:	von Diskette		
	Bohrungen/ Platine	:	2284	Via-Bohrung	* 0.20mm



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

ILFA GmbH	Auftrag 210637	Liefertermin	29.03.2005
F E R T I G U N G S A B L A U F			
Annahme-Datum : 09.03.2005	Startdatum		: 16.03.2005
	SMD-Pads / Platine	:	3500
	Bohrprogramm-ML	:	fuer Multilayer-Innenlagen
ZUS	Materialhersteller	:	???
	Multilayer-Bautyp	:	20M22FR4I5I10K17
	Dokumenten-Nummer	:	DOKU1886.MLT
	Anzahl Zuschnitte	:	2 Stueck
	Innenlagen-Laminate	:	8 Stueck FR4 0.050mm 17ym
	Innenlagen-Laminate	:	2 Stueck FR4 0.100mm 17ym
	Innenlagen-Laminate	:	8 Stueck FR4 0.150mm 17ym
	Innenlagen (gesamt)	:	18 Stueck
	ML-Innenlagenmass	:	420 x 570 mm
PT	Streckungsfaktoren	:	Festlegen / Pruefen
FOT	Fotoplotten (Innen)	:	Filme erstellen + pruefen
OFT	Innenlagen	:	Vorbehandlung (Entoxidieren)
FOT	Laminieren	:	Innenlagen
FOT	Leiterbild (Innen)	:	Belichten
	Belichtung	:	Fotodruck / Schwarzfilm
	Galvanotechnik	:	Kupfer
	Multilayer-Aufbau	:	innenliegende Kerne
FOT	Leiterbild (Innen)	:	Entwickeln
OFT	Innenlagen	:	Kupfer
	Innenlagen	:	Aetzen und Strippen
QP	AOI-Test	:	
	Innenlagen	:	Pruefen
MLT	Innenlagen	:	Stanzen
OFT	Braunoxidation	:	Innenlagen
	Braunoxidation	JA :	2 Stueck FR4 0.100mm 17ym
	Braunoxidation	JA :	8 Stueck FR4 0.050mm 17ym
	Braunoxidation	JA :	8 Stueck FR4 0.150mm 17ym
MLT	Tempern	:	Innenlagen
	Tempern	JA :	2 Stueck FR4 0.100mm 17ym
	Tempern	JA :	8 Stueck FR4 0.050mm 17ym
	Tempern	JA :	8 Stueck FR4 0.150mm 17ym
MLT	Multilayer-Bautyp	:	20M22FR4I5I10K17
	Dokumenten-Nummer	:	DOKU1886.MLT
	Innenlagen	:	Verpressen
BFT	Roentgenbohren	:	
BFT	Umsaeumen	:	



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

ILFA GmbH	Auftrag 210637	Liefertermin 29.03.2005
	F E R T I G U N G S A B L A U F	
Annahme-Datum : 09.03.2005		Startdatum : 16.03.2005
	Information ----- dk-schlitze	
BFT	Bohren :	
	Gebohrte Stueckzahl :	
FOT	Fotoplotten (Aussen):	Filme erstellen + pruefen
OFT	Kontaktieren Kupferauftrag	: bei VORHANDENER Cu-Schutzfolie : 8ym (Cu-Schutzfolie)
OFT	Schutzfolie	: Cu-Schutzfolie pruefen/entfernen
OFT	Kontaktieren Kupferauftrag	: : 15-18ym (Pluggen)
SID	Pluggen Pluggingsubstrat Pluggingverfahren	: doppelseitig : Pluggingpaste : Siebdruck
SID	Pluggen	: Oberflaeche schleifen
FOT	Laminieren	: Aussenlagen
FOT	Laminieren Leiterbild (Aussen) Belichtung	: Fotoresist : Belichten : Fotodruck / Schwarzfilm
FOT	Leiterbild (Aussen)	: Entwickeln
OFT	Nachverstaerkung	: LBA mit Zinn
OFT	Strippen und Aetzen Zinn strippen	: :
QP	Adapter-Erstellung	: 2 SMD-Adapter
QP	Adapterarchiv Adapterbau Pruefklasse Archiv EP.-File	: : 2 SMD-Adapter : Referenz : AE4047
	Elektronische Prfg. Geprueft von	: :
OFT	Entoxidieren	: Aussenlagen
SID	Loetstoplack Lack-Typ Farbe	: Lackbeschichtung : Fotolack : rot
	Information	



Die Leiterplatte 2010 – ein zukunftsweisendes Projekt

ILFA GmbH	Auftrag 210637	Liefertermin 29.03.2005
	F E R T I G U N G S A B L A U F	
Annahme-Datum : 09.03.2005		Startdatum : 16.03.2005
	----- 12/05mbn	
FOT	Loetstoplack	: Filmbelichtung doppelseitig
	-> Pruefen	: Entwicklungsergebnis
	-> Pruefen	: Passgenauigkeit
OFT	Oberflaeche	: Entoxidieren
Extern	Fa. Brautmeier Oberflaeche	: Gold (Chemisch)
QP	Elektronische Prfg. : Geprueft von :	
BFT	Platinenumschnitt NDK's	: Fraesen : NDK's im 2. Durchgang pruefen
BFT	Lieferumschnitt	: Fraesen
WAK	Warenausgang	: Endkontrolle
VES	Versandweg	: UPS Express Saver
	Ueberlieferung	: nicht erlaubt
	Unterlieferung	: nicht erlaubt
	Anlagen	: Das Pruefprotokoll beilegen
	Loetmuster	: Loetmuster beilegen



E 3 Lagenaufbau des Multilayers

Material (mm)		Stack-Up	File	Assembly
(0.050 Prepreg-Type : 106) (0.060 Prepreg-Type : 1080)				
0.025 Copper plated			*.BS	SIG
0.005 Copper				
0.060 Prepreg				
0.060 Prepreg				
0.017 Copper			*.i2(N)	GND
0.050 FR4			*.i3(N)	VCC
0.017 Copper			*.i4(N)	GND
0.050 HF-Prepreg			*.i5(N)	VCC
0.017 Copper			*.i6(N)	GND
0.050 FR4			*.i7(N)	VCC
0.017 Copper			*.i8(N)	GND
0.050 HF-Prepreg			*.i9(N)	VCC
0.017 Copper			*.10(N)	GND
0.150 FR4				
0.017 Copper			*.11(N)	SIG
0.060 Prepreg				
0.060 Prepreg				
0.017 Copper			*.12(N)	SIG
0.150 FR4				
0.017 Copper			*.13(N)	GND
0.060 Prepreg				
0.060 Prepreg				
0.017 Copper			*.14(N)	SIG
0.100 FR4				
0.017 Copper			*.15(N)	SIG
0.060 Prepreg				
0.060 Prepreg				
0.017 Copper			*.16(N)	GND
0.150 FR4				
0.017 Copper			*.17(N)	SIG
0.060 Prepreg				
0.060 Prepreg				
0.017 Copper			*.18(N)	SIG
0.150 FR4				
0.017 Copper			*.19(N)	GND
0.060 Prepreg				
0.060 Prepreg				
0.060 Prepreg				
0.005 Copper			*.LS	SIG
0.025 Copper plated				

Thickness	Bare Board	2.12 mm - 2.40 mm	Information
(including soldermask and copperplating)	Imm. Tin	2.21 mm - 2.50 mm	
	Hot-Air	2.24 mm - 2.52 mm	
	Imm. Gold	2.20 mm - 2.48 mm	

Multilayer-Stack-Up-Modules are protected by patent

© 2005 by ILFA Feinsteuertechnik GmbH



CAM

Document
Drawing
Revision

DOKU1886.MLT
09.03.2005 / Wi
